

用于制备 SOI 材料的 RF-ZMR 技术研究

· 张鹏飞 钱佩信 林惠旺 柳连俊

(清华大学微电子所,北京,100084)

1990 年 11 月 1 日收到, 1991 年 6 月 19 日修改定稿

开发了一种新型的 RF-ZMR 技术, 其主要特点是高频感应加热器的石墨板和双石墨条位于 SOI 样品的同侧。这样可提高垂直于硅片表面方向的温度梯度, 有利于防止背面熔化, 并能采用较厚氧化隔离层。实验证明, 采用热沉结构的样品经该系统再结晶处理, 可以得到完美的无缺陷晶膜。

硅膜熔化后收球是目前进一步发展 SOI-ZMR 技术的一个技术难点, 实验研究表明, 简便的 RTN 技术能有效地抑制硅膜收球。

引 言

SOI (Silicon-on-Insulator) 是指在绝缘衬底上得到的硅单晶薄膜。采用该材料制备的半导体器件与常规体硅器件相比, 具有高速度、抗辐照、短沟特性好等优点: 在 SOI 材料上, 器件之间可采用光刻硅岛或选择氧化的办法实现完全隔离, 因而消除了 CMOS 电路中的 Latch-up 效应, 并使混合功能(数字、模拟、传感器、高压)集成易于实现; 另外, SOI 结构也是实现三维集成的一条必由之路。

为了得到高质量的 SOI 薄膜, 自六十年代初期以来, 人们已对多种 SOI 技术进行研究分析, 国内外已见报道的制备技术主要有: 埋层隔离法^[1,2], 外延生长法^[3,4]区熔再结晶^[5-10]等。这些方法各有所长, 有的已经得到了质量很好的硅单晶薄膜, 并测到可与体硅相比拟的电学特性。我们就设备复杂程度, 生产效率和成本等方面考察了各种 SOI 技术, 并主要对所形成的 SOI 晶体质量进行了认真的比较鉴别。确信采用高频感应石墨条作热源的 ZMR 技术具有更大的发展潜力, 适当改进工艺水平, 可望得到一种实用化的 SOI 制备技术。

采用炽热石墨条作为红外辐射热源以实现区熔再结晶的技术, 是早于 1980 年由 E. W. Maby 等人^[9]提出的(图 1)。最初采用的系统其加热器由石墨条和石墨板组成, 直接通以较大电流加热至适当温度; 待结晶 SOI 样片平放于石墨板上, 当硅片温度升至约 1200℃ 左右, 将白炽的石墨条缓慢扫过 SOI 样片上方, 即可对多晶硅薄膜实现区熔再结晶。

这一技术(以下简称上条下板结构)问世以来, 人们已作了大量的理论分析和实验研究, 但始终停留在实验水平, 不能推向实用, 原因是该区熔再结晶(ZMR)系统存在许多致命弱点:

(1) 由于直接通大电流加热石墨加热器, 存在高温石墨与金属电极的接触问题, 不仅难以控制, 而且容易沾污。

(2) 该区熔再结晶系统中 SOI 样片同时受到石墨条和石墨板在两侧的辐射加热, 垂直于硅片表面方向的温度梯度小, 极易出现背面熔化, 并使热沉结构难以有效地限制晶界。

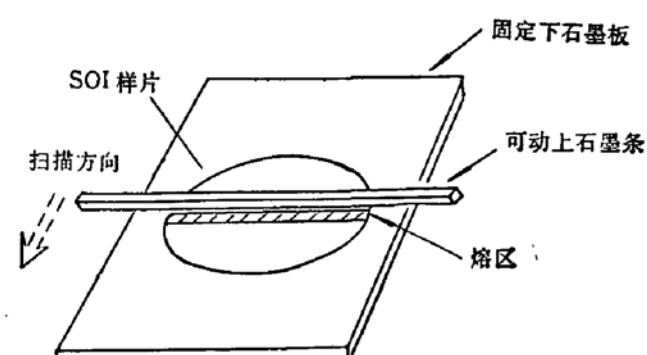


图 1 上条下板结构 ZMR 系统
发展。

(3) 熔区宽度对加热功率的变化过于敏感, 因而该 ZMR 系统功率容差范围小, 难以得到良好的工艺重复性。

另外, 由于融熔硅膜与二氧化硅浸润性不好, 在 ZMR 过程中常出现硅膜收球现象, 也妨碍了该技术的进一步发展。

RF-ZMR 技术的改进

一种新型的采用高频感应石墨单面加热的区熔再结晶结构(图 2)在一定程度上解决了上述问题。改进后的区熔再结晶系统(以下简称条板同侧结构)主要特点是采用高频感应石墨单面加热, 由于改变了加热方式, 使得再结晶所需温度场易于调节和控制, 并使系统特别抗沾污; 且由于将上条下板结构中位于 SOI 样片背面一侧用于对样片预热的石墨板置于条状加热器同侧, 因而增强了辐射加热并提高 SOI 样片纵向(垂直于硅片表面方向)温度梯度。

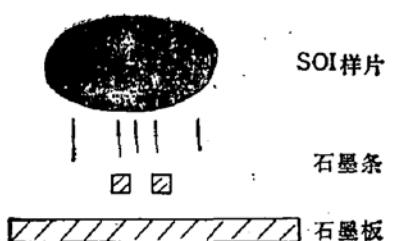


图 2 条板同侧结构 ZMR 系统

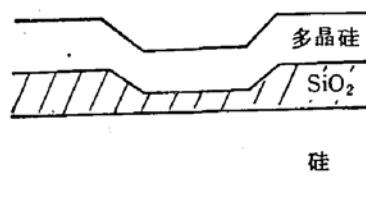


图 3 SOI 样品热沉结构

该加热器采用双上石墨条结构, 目的是在不增大辐射密度的前提下, 增大辐射总能量, 使硅膜在较短的时间里得到足以熔化的热量, 以提高再结晶扫描速度, 而防止采用升高加热温度的方法提高扫描速度所引起的熔区温度过高和硅片热损伤等^[10]。

再结晶实验的基本过程是: 利用频率为 400 kC 的高频交变电磁场将石墨加热器感应加热至适当温度, 产生易于实现区熔的温度场, 即双石墨条 2000°C 左右, 石墨板约 1400°C, 高温石墨保护在氮气气氛中以防止氧化。再结晶过程由一次扫描完成, 首先将样片放在石英片架上, 快速(如 20 mm/s)送至石墨板一端预热区, 待升至与石墨板等温后, 以较慢的速度(如 7 mm/s)匀速从石墨条上方通过, 再结晶的区熔过程在此时完成。

实验所采用的 SOI 样品为直径 50mm 的硅片, 硅基片上的氧化硅隔离层、多晶硅薄膜及二氧化硅覆盖层全部采用化学气相沉积得到。其中用于隔离硅基片和 SOI 薄膜的

氧化层采用薄厚相间的条状区域周期排列, 薄隔离层区宽度为 $22\mu\text{m}$, 厚隔离层区宽度为 $28\mu\text{m}$, 形成所谓热沉结构(图 3)。

采用热沉结构的目的在于将 ZMR 工艺制备的 SOI 材料存在的晶界和小晶粒等缺陷限制在预先指定的区域, 其基本思想是, 利用不同厚度的隔离氧化层具有不同大小的热阻, 较薄 SiO_2 热阻小, 其上方硅膜温度低, 在 ZMR 过程中先固化结晶, 厚 SiO_2 热阻大, 上方硅膜温度高, 固化较晚, 因而可将晶界、小晶粒等缺陷吸收到高温区, 使低温区无缺陷^[11]。

实验结果与讨论

我们采用条板同侧结构 ZMR 系统制备了 SOI 样片, 样品的 SEM 分析(图 4)表明: 再结晶后出现的晶界等缺陷被完全限制在特定区域, 而在预先指定的低温区得到了完美的无缺陷晶体薄膜。并且由于新的加热器结构对高频功率及扫描速度等参数的要求相对来说不太苛刻, 因而较易实现良好的工艺重复性, 实验发现, 当采用 7 mm/s 的扫描速度时, 我们可以在 8% 的功率范围内得到无亚晶界单晶, 而在上条下板结构中, 功率的容差范围只有 4% 。

在采用上条下板结构进行区熔再结晶实验时我们发现, 用于预热硅片的下石墨板一般要升温至 1200°C 以上, 否则, 低于这个温度, 单靠提高上石墨条温度, 难以在多晶硅薄膜上产生熔区; 但相反, 若下石墨板温度偏高, 由于待结晶 SOI 样品同时受到来自上条和下板从两侧的辐射加热, 纵向温度梯度小, 当多晶薄膜出现熔区时, 硅片的背面也熔化了。因此, 上条下板结构对温度场要求很严格, 对加热器形状及高频功率要求很苛刻, 功率容差范围小, 难以实现良好的工艺重复性。

同时在采用上条下板结构的 ZMR 系统中, 由于垂直于硅片表面方向温度梯度小, 当采用热沉结构以实现定域无缺陷时, 要想在高低温区建立足够大的温度差, 低温区必须采用很薄的隔离氧化层(如 1000 \AA), 这样不仅引入了非常敏感的背栅, 影响电路正常工作; 而且 ZMR 高温过程中易出现隔离氧化层的穿通^[12]。

而在条板同侧 ZMR 结构中, 由于 SOI 样品背面与加热器之间距离增大, 没有高温石墨的直接加热, 而是暴露在温度较低的环境中, 可实现良好的背面散热, 纵向温度梯度增大, 可更好地避免背面熔化, 同时在低温区采用较厚的隔离氧化层也能建立足够大的温度差, 这样就可以在消除敏感背栅、避免隔离氧化层穿通的前提下, 充分发挥热沉结构限制晶界等缺陷的作用。

由于石墨板移至与双石墨条同侧, 这样 SOI 薄膜将得到更多的辐射热, 使得硅片表面的温度梯度降低, 同时由于硅基片背面的充分散热, 消除了对衬底熔化的顾虑, 可以适当提高石墨板温度, 这样使熔区固液界面处的温度梯度大大降低, 从而显著提高再结晶质量。

更重要的是, 在条板同侧结构中, 由于纵向温度梯度大, 因而高频功率的变化对熔区宽度的影响较小, 易于保持较窄熔区, 因而功率容差范围大, 同时对扫描速度、预热温度等要求不再过分严格, 能够更方便地重复实验, 工艺稳定性有显著提高。

抑制硅膜收球的 RTN 技术

在对 SOI 的区熔再结晶制备技术的实验研究中发现, 由于熔融 Si 膜对上下两层 SiO_2 薄膜的浸润性差, 熔区液相 Si 表面张力过大, ZMR 后常出现硅膜收球现象。而在采用改进后的 RF-ZMR 技术制备 SOI 样品的实验中发现, 由于新型加热结构易于保持较窄熔区, 因而收球现象有所改善, 但仍不能完全消除, 若这一问题得不到解决, 要得到完美的 SOI 晶膜是不可能的。

M. W. Geis^[13]等人采用 $2\mu\text{m} \text{SiO}_2 + 300\text{\AA}$ 溅射 Si_3N_4 作硅膜覆盖层以改善结晶膜的平整性并防止收球。C.K. Chen^[14]等人进一步研究表明, 上述的覆盖层实验重复性差, 提出了采用 $2\mu\text{m} \text{SiO}_2 + 3\text{h}$ 氮化($\text{NH}_3, 1100^\circ\text{C}$) + $2\text{hO}_2 + 3\text{h}$ 氮化的办法, 取得了较好的效果, 遗憾的是其工艺过程太复杂, 难以推广采用。

为了解决这一问题, 我们对很多抑制硅膜收球的技术作了实验研究, 分析比较表明: 快速热氮化(RTN)技术能够有效地抑制硅膜收球, 并且具有简便易行、效果明显等特点, 对于低成本、高质量地制备 SOI 材料具有重要意义。

我们的区熔再结晶(ZMR)实验所用 SOI 样品是在直径为 50mm 的 Si 片上淀积形成的 Si 基片- SiO_2 隔离层-多晶 Si 膜- SiO_2 覆盖层的多层结构。RTN 是在 SiO_2 覆盖层淀积之前进行的。多晶硅薄膜由于自然氧化, 会在表面形成厚度约几十埃的很薄的氧化层。此时, 将样品置于 NH_3 气氛中, 在 1150°C 的高温下, 作 120s 左右的快速热氮化。

我们分别对经过 RTN 处理和未经处理的样品作区熔再结晶, 实验发现, 未作过 RTN 的 SOI 样品, ZMR 后收球现象严重, 晶膜表面极不平整(图 5); 而作过氮化的样品, 再结晶情况良好, 没有发现收球, 并且表面覆盖层容易去除, 能够得到十分平整的晶膜(图 6)。

为了弄清 RTN 抑制收球的原因, 我们分别对作过快速氮化和未经处理的 SOI 样品作俄歇电子扫描探针(AES)分析, 由实验结果可以看到, 对于作过 RTN 的样品(再结晶后无收球现象) $\text{Si}-\text{SiO}_2$ 界面明显, 过渡区极薄, 只有几十埃, 界面处有 10% 左右(原子

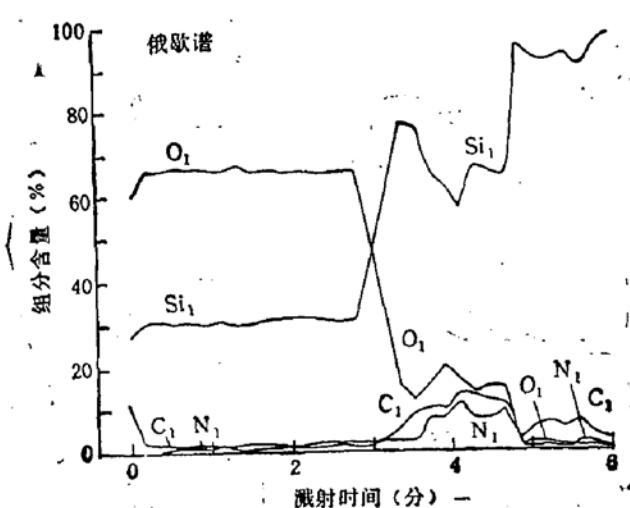


图 7 作过 RTN 样品 AES 谱

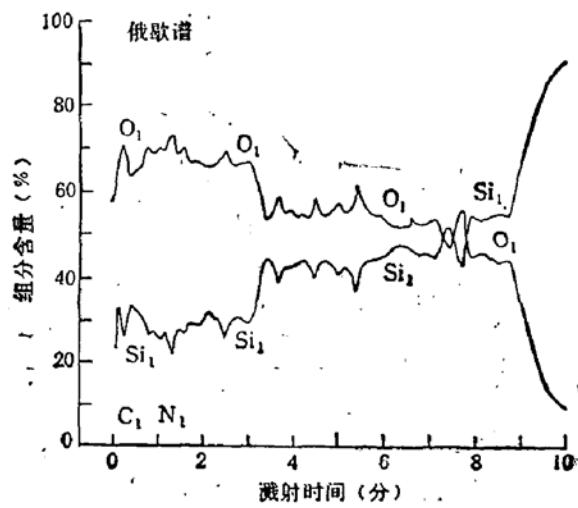


图 8 未作 RTN 样品 AES 谱

数比)的氮元素分布(图 7), 而未作过 RTN 的样品(再结晶后出现收球) Si-SiO₂ 界面模糊, 过渡区有 2000 Å 之厚, 界面处无氮元素分布(图 8)。

我们认为, SOI 样品再结晶要经过 Si 膜熔融的高温过程, 此时不可避免地存在熔融硅膜与上层 SiO₂ 的相互作用, 反应的最终结果使得 Si-SiO₂ 的明显界面消失(图 8)。

对于作过 RTN 的样品, 由于多晶 Si 表面的自然氧化薄层经氮化处理而在 Si-SiO₂ 界面上形成一个有效的阻挡层, 阻止了 Si 膜与 SiO₂ 覆盖层的相互作用, 因而经再结晶的高温处理后, 仍维持了明显的 Si-SiO₂ 界面。使熔融 Si 膜能对覆盖层有良好的浸润, 并得到了平整的 Si 膜表面。

结 论

理论分析和实验结果均表明, 采用高频感应单面加热 ZMR 技术具有辐射加热增强、有利于提高晶膜质量, 垂直于硅片表面温度梯度大, 可防止背面熔化, 易限制晶界, 利于采用较厚的 SiO₂ 隔离层等优点。

在再结晶过程中存在的熔融硅膜收球问题, 可采用简便快速的 RTN 技术予以解决。俄歇电子扫描探针 (AES) 分析表明, RTN 之所以能有效地抑制硅膜收球, 是因为这一过程在 Si-SiO₂ 界面引入了一定浓度的氮元素, 形成有效的阻挡层, 防止了高温下 Si 与 SiO₂ 的相互作用, 抑制了再结晶过程中容易出现的硅膜收球, 显著地提高了晶膜质量。这就为 SOI 材料在集成电路生产中得到应用提供了前提条件。

实验工作得到了清华大学微电子学研究所戚兆吉、费圭甫、刘荣华、马淑兰、梁七妹等老师和有色金属研究院袁建明工程师的技术指导和无私帮助, 在此谨表诚挚谢意。

参 考 文 献

- [1] K. Lmai, et al., *Proceedings of VLSI Symp.*, 166(1982).
- [2] K. Lmai, et al., *J. Crys. Growth*, 63, 547(1983).
- [3] Y. Kumi, et al., *J. Appl. Phys.*, 54, 2847(1983).
- [4] H. M. Manasevit, et al., *J. Appl. Phys.*, 35, 1349(1964).
- [5] D. Dutartre, et al., *J. Appl. Phys.*, 52, 166(1980).
- [6] J. R. Davis, et al., *J. Electrochem. Soc.*, 3, 265(1985).
- [7] E. H. Lee, et al., *Mater. Lett.*, 3, 73(1985).
- [8] B. Y. Tsaur, et al., *Appl. Phys. Lett.*, 39, 93(1981).
- [9] E. W. Maby, et al., *IEEE Elec. Dev. Lett.*, EDL-2, 241(1981).
- [10] Lianjun Liu, Pei-Hsin Tsien and Zhijian Li, *IEEE Trans. Electr. Dev.* 37, 957(1990).
- [11] Lianjun Liu, Peiyi Chen, Pei-Hsin Tsien, Zhijian Li, *Electr. Lett.*, 24, 1420(1988).
- [12] 张鹏飞, 清华大学硕士论文, 1990.
- [13] M. W. Geis, et al., *J. Electronchem. Soc.*, 129, 2813(1982).
- [14] C. K. Chen, et al., *App. Phys. Lett.*, 48, 1300(1986).

RF-ZMR Technology Used for SOI Preparation

Zhang Pengfei, Tsien Pei-Hsin, Lin Huiwang, and Liu Lianjun

(Institute of Microelectronics, Tsinghua University)

Abstract

A novel RF-ZMR technology has been developed. The key feature is the RF-induced graphite heater with double stripes and graphite board standing to the same side of SOI sample. This gives higher temperature gradient in the direction perpendicular to the surface of SOI wafer, thus prevents the back of the wafer from melting and makes it possible to use thicker isolation SiO_2 layer while the Heat-Sink structure works effectively in localizing crystal defects. Defect-free SOI films have been obtained after recrystallization in the RF-ZMR system.

It is one of the most important issues to prevent the molten Si from agglomerating. Experiments show that RTN (Rapid-Thermal-Nitridation) is a brief and efficient approach to solve this problem. This insures the further development towards practical manufacture of the RF-ZMR system.