

用于薄介质栅的 PECVD 法低温形成 SiO_xN_y 薄膜及其电学特性*

陈蒲生¹ 冯文修¹ 王 川² 王 锋¹ 刘小阳³ 田万廷¹ 曾绍鸿¹

(1 华南理工大学应用物理系 广州 510641)

(2 南方四通公司信息研究所 广州 510630)

(3 华南理工大学测试分析中心 广州 510641)

摘要 研究了用作薄介质栅的等离子体增强化学气相淀积(PECVD)方法低温形成的 SiO_xN_y 薄膜与其电学特性. 探索该薄膜电学特性与微观组分, 反应室气压, 衬底工作温度, 退火致密和金属化后退火等的相互关系. 给出了获得电学特性优良的 SiO_xN_y 薄膜的优化 PECVD 工艺条件, 同时对实验结果进行了理论分析与讨论.

PACC: 7755, 7360H, 7360, 7700

1 引言

近年来, PECVD 方法低温形成薄栅介质膜在薄膜晶体管大面积集成、亚微米 CMOS 工艺和 SiGe/Si 异质结构 MOSFET 中日益受到关注, 获取高质量薄栅介质膜及其物理电学特性研究深受重视^[1~5], 已有文献^[6,7]对该方法形成的 SiO_xN_y 薄膜与热氧化薄介质膜的特性比较作了报道. 现在研究的焦点集中在 PECVD 法低温形成这种薄膜的电学特性上^[8,9]. 本文工作正是研究这个热点问题.

2 实验

PECVD 法形成 SiO_xN_y 薄膜实验使用的是 SiH_4 、 N_2O 、 NH_3 , 混合气体系统, 反应过程表达式是: $\text{SiH}_4 + \text{N}_2\text{O} + \text{NH}_3 \xrightarrow{200-500^\circ\text{C}} \text{SiO}_x\text{N}_y + \text{N}_2 + \text{H}_2$. 随着混合气体系统中 N_2O 与 $(\text{SiH}_4$

* 国家自然科学基金与广东省自然科学基金资助课题

陈蒲生 男, 1939 年生, 副教授, 硕士生导师, 从事半导体与微电子学专业教学、科研工作, 目前主要研究方向是半导体表面、界面与新型薄膜, 薄膜敏感器件

冯文修 男, 1945 年生, 副教授, 硕士生导师, 从事半导体与微电子学专业教学、科研工作, 目前主要研究方向是半导体器件物理

1996 年 7 月 5 日收到初稿, 1996 年 12 月 18 日收到修改稿

+ NH_3) 比例的变化,导致了 SiO_xN_y 膜中氮氧的含量发生变化,从而调制了薄膜的电学特性.

2.1 样品制备

选用 N 型(100)晶向,电阻率为 $7\sim 12\Omega\cdot\text{cm}$ 的硅抛光晶片,硅晶片采用标准工艺清洗,并加上浓 HNO_3 煮, HF 溶液(1:40)腐蚀,以利于获得良好的界面电学特性^[8~10]. 洗后的硅晶片置于英国 DP-80 型平板式 PECVD 反应系统,低温淀积 SiO_xN_y 薄膜. 淀积时使用的射频频率为 13.56MHz,功率密度为 $0.011\text{W}/\text{cm}^2$,硅衬底的工作温度分别是 250°C 、 300°C 、 350°C . 反应室导入比例可调制的 SiH_4 、 NH_3 、 N_2O 混和气体,气压分别控制在 33.25Pa,46.55Pa,66.50Pa;淀积反应时间为几分钟,以保证形成的膜厚在 30nm 左右. 制成的薄介质膜经退火致密,电子束溅射蒸铝,反刻铝,制成栅面积为 $0.04\sim 0.64\text{mm}^2$ 的 MIS 结构样品. 最后样品用卤素灯光照射加热,在 N_2 气保护下退火合金化(450°C ,15 分钟).

2.2 测试分析

对制得的 MIS 结构薄栅 SiO_xN_y 介质膜,使用椭圆光谱偏振仪测量薄膜的厚度与折射率;通过俄歇电子能谱仪(AES)及红外光谱仪分析薄膜的结构成分;再由集成测试系统进行准静态 C-V、高频 C-V 以及 I-V 特性测试,获得膜的陷阱密度,固定电荷密度及击穿场强等电学特性参数;借助计算机处理数据并绘制实验结果曲线.

3 结果与讨论

对于由 SiH_4 和 NH_3 (比例为 10sccm : 100sccm)混合气体(此时 $\text{N}_2\text{O}/(\text{N}_2\text{O}+\text{NH}_3)=0$)作为反应物,采用标准 PECVD 工艺制成的 SiO_xN_y 膜,从测得的俄歇电子能谱成分随深度变化曲线及红外吸收光谱图^[13]看到薄膜的组分是均匀分布的,薄膜中氧的原子百分比约占 55%,硅的原子百分比约占 35%,氮的原子百分比约占 10%;红外光谱图中 888.86cm^{-1} 有较强的吸收,这是一个与 Si-N 键对应的吸收峰,较强的峰值说明膜中氮含量较多. 上述测试分析表明,该薄膜中氮含量较多、氧含量较少,属富氮贫氧型薄膜.

研究 PECVD 法制作并经退火致密的 SiO_xN_y 薄膜,通常是对薄膜禁带中央的界面陷阱(密度为 D_{it})感兴趣,因为它对载流子的复合与产生起主导作用,对器件与集成电路的性能与可靠性起决定性影响^[11,12]. 所以人们研究界面陷阱时,只把注意力集中于这些陷阱.

图 1 示出界面态陷阱密度 D_{it} 在禁带中分布随反应气体比例的变化. 可以看到,在 $\text{N}_2\text{O}/(\text{N}_2\text{O}+\text{NH}_3)=0$ 的情形下, $D_{\text{it}}=3.7\times 10^{11}\text{cm}^{-2}\cdot\text{eV}^{-1}$,具最低值. 同时测得其它的电学特性也较好:固定电荷密度较低($N_f\approx 1.01\times 10^{12}\text{cm}^{-2}$),平带电压漂移较小($|\Delta V_{\text{FB}}|=1.16\text{V}$). 此外,实验得到其物理光学性能也比较良好:折射率 $n_t=1.79$,介电常数 $\epsilon=5.28$. 分析认为,该膜组成成分较接近 Si_3N_4 ,所以 N_f 较低,由它引起的 ΔV_{FB} 值也较小,与 N_f 相关的 D_{it} 也较低^[14],因而具有较优良的电学特性. 实验还发现,反应气体中逐渐增加 N_2O 的含量时,膜的电学特性要变差. 其中当 $\text{N}_2\text{O}/(\text{N}_2\text{O}+\text{NH}_3)=0.2$ 时,薄膜中氮的原子百分比为 45%,氧约为 20%,硅约为 35%, $D_{\text{it}}\approx 7.8\times 10^{11}\text{cm}^{-2}\cdot\text{eV}^{-1}$, $N_f\approx 5.70\times 10^{12}\text{cm}^{-2}$, $|\Delta V_{\text{FB}}|=1.84\text{V}$. 可见,PECVD 法低温形成的 SiO_xN_y 薄膜时,富氮贫氧薄膜的电学特性较好. 这与快速热氮化工艺制作的 SiO_xN_y 膜在富氧贫氮时具有较好的电学特性^[15,16]不一样. 造成这

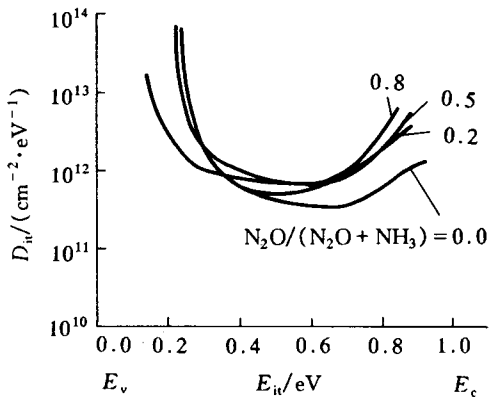


图1 界面陷阱密度在禁带中分布随气体比例的变化

种差别的原因可能是由于制膜的方法不同,成膜的机制有异:PECVD法是利用电能将能量耦合到反应气体中去,使气体处于包含大量正、负离子的等离子态,从而以均匀速率低温淀积形成 SiO_xN_y 薄膜;而快速热氮化工艺则是在 SiO_2 成膜后,高温扩散氮化形成 SiO_xN_y 薄膜,氮扩进 SiO_2 膜(在膜体与界面处)代替氧的位置,形成缺陷,所以氮多缺陷就多,即 D_{itm} 就高,相应地 $|\Delta V_{\text{FB}}|$ 及 N_t 的值也就大,故电学特性变差.这两种制膜方法电学特性上存在巨大的差异,我们还将作计算机模拟,进行更系统的研究.

图2给出在合适温度(350°C)淀积时,反应室内导入气体压力不同时,获得的 D_{it} 在禁带中的分布姿态.

表1示出了在不同气压下测得的固定电荷密度与平带电压漂移的数值.

表1 电荷密度与平带电压漂移随反应气压的变化

反应室气压/Pa	33.25	46.55	66.50
固定电荷密度 N_t/cm^{-2}	1.5×10^{12}	1.0×10^{12}	2.7×10^{12}
平带漂移电压 $\Delta V_{\text{FB}}/\text{V}$	-1.70	-1.18	-2.70

从图2和表1看到,在反应室气压力选取在46.55Pa附近较合适,形成的薄膜具有良好电学特性: D_{itm} 较低($\approx 3.9 \times 10^{11} \text{cm}^{-2} \cdot \text{eV}^{-1}$), N_t 也较低($\approx 1.0 \times 10^{12} \text{cm}^{-2}$), ΔV_{FB} 较小($\approx -1.18\text{V}$).我们从薄膜形成过程,提出以下物理解释:PECVD应尽量抑制在反应室中发生氮化反应,而使反应尽可能发生在衬底表面上,这样可获得界面等电学特性比较好的薄膜.当反应室气压过高,室中气体浓度大,等离子体激发的高能电子与气体分子碰撞的几率也大,导致在反应室空间中分解出大量的硅、氮、氧原子.由于这些原子很活泼,很快地就在反应室空间中反应生成硅、氮、氧的化合物,最后落到衬底表面被吸附.这一部分物质不能形成正常的 SiO_xN_y 结构,还由于块体较大、不易“迁移”到合适的位置.因此,在 SiO_xN_y 薄膜中造成较多结构缺陷,使正常的 SiO_xN_y 膜与衬底间界面处不完整结合状态加剧.由于界面缺陷和界面附近的过剩硅离子增多,所以 D_{itm} 和 N_t 增大^[17], N_t 引起的 $|\Delta V_{\text{FB}}|$ 也增大.而在反应室气压偏低时,由于反应室空间中气体分子稀薄,由等离子体激发产生的活性硅、氮、氧原子就少,在衬底上缓慢地沉积生长 SiO_xN_y 薄膜,且结构较

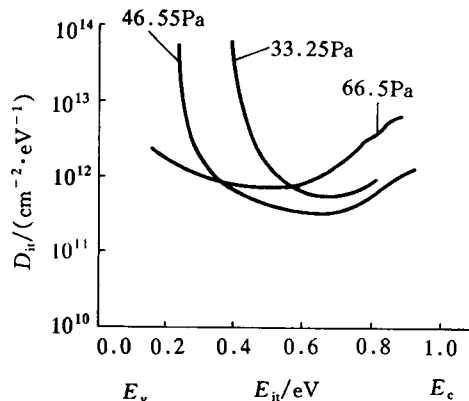


图2 反应室气压对界面陷阱在禁带中分布的影响

疏松,由于衬底温度低,不易“迁移”到合适位置形成完整结构,因而 SiO_xN_y 薄膜与硅衬底界面的缺陷与其附近的过剩硅离子就高,所以薄膜的 D_{it} , N_f 和 $|\Delta V_{FB}|$ 也较大,电学特性同样不好。

图 3 示出 D_{it} 在禁带中分布随衬底工作温度的变化关系。从图中看出,低温范围衬底温度 T_{sub} 适当提高,膜的界面电学特性明显改善: T_{sub} 从 250°C 上升至 350°C 时, D_{it} 可降低一个数量级,降为 $3.8 \times 10^{11} \text{cm}^{-2} \cdot \text{eV}^{-1}$,而且,此时膜的其它电特性也较好,实验测得: $N_f \approx 1.0 \times 10^{12} \text{cm}^{-2}$, $|\Delta V_{FB}| = 1.17\text{V}$ 。分析认为:低温淀积时适当提高 T_{sub} ,可使反应生成的硅、氮、氧原子在吸附于衬底表面后容易“迁移”到稳定位置,从而使膜的缺陷与过剩硅离子减少,所以 D_{it} 与 N_f 都明显下降, $|\Delta V_{FB}|$ 也减少。另一方面,适当提高 T_{sub} ,可使等离子体中的高能电子更容易激发反应气体,又可使衬底表面与反应室内的温度差增大,有利于衬底表面与附近较高浓度的氮原子和氧原子发生化学反应,故表面处与薄膜结合的完整性提高,缺陷与过剩硅离子也就比较少,即 D_{it} , N_f , $|\Delta V_{FB}|$ 就比较低,膜的电学性能比较好。

表 2 表出了 $\text{N}_2\text{O}/(\text{N}_2\text{O}+\text{NH}_3)=0$,衬底温度为 350°C ,反应室气压为 46.55Pa 工艺条件下制成的薄膜在不同的退火条件下的电学特性实验数据。

表 2 退火工艺对 SiO_xN_y 薄膜电学特性的影响

($\text{N}_2\text{O}/(\text{N}_2\text{O}+\text{NH}_3)=0$,衬底温度 350°C ,反应室气压 46.55Pa)

退火条件	电学特性			
	N_f/cm^{-2}	N_m/cm^{-2}	$ \Delta V_{FB} /\text{V}$	$D_{it}/(\text{cm}^{-2} \cdot \text{eV}^{-1})$
未退火	2.34×10^{12}	1.8×10^{12}	2.55	5.95×10^{11}
1100°C , 30s	1.39×10^{12}	1.7×10^{12}	1.64	4.80×10^{11}
1000°C , 3min	1.23×10^{12}	1.4×10^{12}	1.43	3.24×10^{11}
850°C , 5min	1.01×10^{12}	1.0×10^{12}	1.16	3.68×10^{11}
800°C , 10min	1.40×10^{12}	1.1×10^{12}	1.56	3.38×10^{11}

表 2 中看出,干氧保护数分钟高温退火致密,能较有效改善膜的电学特性,其中在 850°C 退火致密 5 分钟可较明显地降低 N_f , $|\Delta V_{FB}|$, N_m (可动离子密度) 和 D_{it} 的值。这是由于:退火致密过程,氧扩散进介质膜内,气从膜中逸出,所以使得薄膜更加均匀完整,界面附近过剩硅离子和界面缺陷降低,故 N_f 用 ΔV_{FB} 就比较小, N_m 也较低, D_{it} 也不大。实验还得到,适当的退火增密处理,膜的击穿场强提高(达到 $7.1 \times 10^7 \text{V/cm}$),漏电流减少(反偏置 5V ,面积 0.64mm^2 膜的漏电流为 $4.9 \times 10^{12} \text{A}$),呈现出膜的电特性比较好。

另外,电子束真空蒸铝金属化过程会在界面处产生辐射损伤^[18],导致界面陷阱密度增加,平带电压漂移加大。通过用卤素灯光照加热合金退火(450°C , 15 分钟),能较有效减少辐

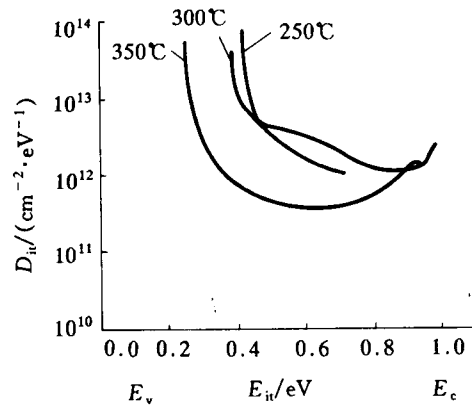


图 3 衬底温度对界面态陷阱密度在禁带中分布的影响

射损伤,可把 D_{im} 控制在较低数值 ($\approx 3.2 \sim 3.9 \times 10^{11} \text{cm}^{-2} \cdot \text{eV}^{-1}$), N_f 也降到较低数值 ($\approx 0.98 \sim 1.12 \times 10^{12} \text{cm}^{-2}$, $|\Delta V_{\text{FB}}|$ 也较小 ($\approx 1.10 \sim 1.19 \text{V}$), 也即电特性得到了改善.

根据以上实验结果,可以获得,PECVD 法低温形成电学特性优良 SiO_xN_y 薄膜的优化工艺条件:淀积过程射频频率为 13.56MHz ,功率密度为 0.011W/cm^2 ,衬底温度为 350°C ,反应室气压为 46.55Pa ,在反应气体 ($\text{SiH}_4 : \text{NH}_3 = 10 \text{sccm} : 100 \text{sccm}$) 中淀积 6 分钟,退火致密(干氧 850°C)5 分钟,卤素灯光照加热退火合金化(450°C)15 分钟.

4 结 论

1. 选择合适配比的 SiH_4 和 NH_3 作为 PECVD 的混合反应气体,可获得电学特性与光学性能比较优良的富氮贫氧的 SiO_xN_y 薄膜;

2. 在 PECVD 法低温制备 SiO_xN_y 薄膜工艺中,适当提高衬底温度,选取适宜低的气压室工作气压,有益于获得电学特性良好的薄膜;

3. 合适的高温干氧退火致密处理,可降低膜的固定电荷,可动离子和平带电压漂移的数值.同时可提高膜的界面特性,改善膜的击穿与漏电性能;

4. 合金化后适当的热退火,能有效地减少电子束蒸铝带来的辐射损伤,提高膜的界面特性,同时也改善膜的其他电学性能;

5. 实验还给出 PECVD 法低温形成富氮贫氧的 SiO_xN_y 薄膜的工艺条件,该优化工艺制成膜具有良好电学特性与物理光学性能.其电学等特性已达到或接近热生长介质膜的水平.PECVD 法低温形成薄膜有它广泛的发展优势和应用前景.

致谢 作者对复旦大学於伟峰,文杰老师在样品制备上给予支持与帮助表示感谢.

参 考 文 献

- [1] J. C. Bruyere *et al.*, Thin Solid Films, 1992, **221**:65.
- [2] J. H. Kung *et al.*, Thin Solid Films, 1992, **216**:137.
- [3] D. G. Esaev *et al.*, Thin Solid Films, 1992, **221**:160.
- [4] A. A. Bright *et al.*, Appl. Phys. Lett., 1991, **58**(6):619.
- [5] W. F. Yu, B. Z. Li *et al.*, Chinese Journal of Infrared & Milimeter Waves, 1989, **8**(6):491.
- [6] 元文杰,於伟峰,等,全国第八届半导体集成电路与硅材料学术会议论文集,杭州:1993,256.
- [7] W. J. Qi, W. F. Yu *et al.*, SPIE, 1994, **2364**:470.
- [8] Z. Chen, K. Yasutake *et al.*, Appl. Phys. Lett., 1993, **63**(15):2117.
- [9] L. K. Wang, D. S. Wen *et al.*, IEDM 1989, **89**:463.
- [10] G. G. Fourtain, R. A. Rudder *et al.*, J. Appl. Phys., 1988, **63**(9):4744.
- [11] T. Hori, Y. Naito *et al.*, IEEE Electron Device Lett., 1986, **EDL-7**:669.
- [12] P. Pan, J. Appl. Phys., 1987, **61**(1):284.
- [13] 陈蒲生,王川,等,固体电子学研究进展,待发表.
- [14] 郭维廉,硅-二氧化硅界面物理,北京:国防工业出版社,1982,79.
- [15] 陈蒲生,杨光有,刘百勇,等,半导体学报,1990, **11**(6):465.

- [16] P. S. Chen and J. Yang, SPIE, 1991, **1519**:258.
[17] A. S. 格罗夫著, 齐建译, 半导体器件物理与工艺, 北京: 科学出版社, 1976, 335.
[18] B. E. Deal, J. Electrochem. Soc., 1974, **121**(6):198.

SiO_xN_y Thin Film Formed by Low Temperature PECVD and Its Electrical Characteristics for Thin Dielectric Gate Application

Chen Pusheng¹, Feng Wenxiu¹, Wang Chuan², Wang Feng¹, Liu Xiaoyang³,
Tian Wanting¹ and Zeng Shaohong¹

(1 *Department of Applied Physics, South China University of Technology, Guang Zhou 510641*)

(2 *Information Research Institute, South Stone Company, Guang Zhou 510630*)

(3 *Analytical & Testing Center, South China University of Technology, Guang Zhou 510641*)

Received 5 July 1996, revised manuscript received 18 December 1996

Abstract SiO_xN_y thin film formed by low temperature Plasma Enhanced Chemical Vapour Deposition (PECVD) and its electrical characteristics for thin dielectric gate application have been studied. The inter-relationships of the electrical characteristics of the thin film with the microscopical composition, chamber pressure, substrate work temperature, annealing densification and post-metallization annealing have been explored. The PECVD better process condition to acquire the SiO_xN_y thin film with better electrical characteristics is given. Some theoretical analyses and discussions of these experimental results are also made.

PACC: 7755, 7360H, 7360, 7700