

一种新的 MOS 器件亚阈值表面势分析方法*

陈之昫 刘晓卫 卫建林 谭长华 许铭真

(北京大学微电子研究所 北京 100871)

摘要 本文根据 MOS 器件亚阈值转移特性函数强收敛的特点,提出了一种直接利用 MOS 器件转移特性确定亚阈值表面势的新方法.并讨论了界面陷阱的影响.研究表明,对于长沟器件,该方法的系统误差小于 1.3%.与 C-V 法的对照实验表明,两者的结果偏差小于 5%.

PACC: 7340Q, 7390

1 引言

我们知道, MOS 器件的亚阈值特性是十分重要的.例如,对于高速器件其速度主要取决于亚阈值特性;又如,在研究器件高场退化特性时,亚阈值特性是对器件退化最敏感的,可以作为表征器件退化程度的参数.于是,人们深入研究 MOSFET 器件的亚阈值 $I-V$ 特性,并借用亚阈值摆幅定义来研究界面陷阱对 $I-V$ 特性的影响,从而能直接由 MOS 器件 $I-V$ 特性来确定界面陷阱密度^[1,2].为了能方便、直接地确定界面陷阱的动态参数(产生/俘获截面)提出了电子流量相关亚阈值栅电压摆幅差值方法(DSSA)^[3].最近文献[3]的作者们以周期应力为技术框架,在高场应力周期,实现氧化层电流/电压弛豫谱分析^[4,5].在低场应力期间完成栅电压摆幅差值分析^[3],进而推出了动态电流/电压弛豫谱方法^[6,7],从而实现了界面陷阱与氧化层体陷阱的分离与确定.动态弛豫谱^[6,7]不仅保留了静态弛豫谱^[4,5]直接确定陷阱动态参数的特点和谱分析方法优点,而且实现了一次测量就能做到体陷阱与界面陷阱分离检测,以及体陷阱密度与其荷心矩的分离检测,避免了双注入方法带来的不确定性,并大大简化了测试流程.但是,在分析界面陷阱时,其表面势的确定是较繁琐的,若能从 $I-V$ 特性曲线直接确定表面势,须反复迭代,是不方便的.常规的方法是利用 C-V 技术来确定.然而, C-V 与 $I-V$ 是两种测量技术.由 C-V 提供的表面势结果总会带来相应的系统转换误差,并且这种误差与电压扫描速度相关.为了接近亚阈值的实际工作状态,通常仅用 C-V 法提供平带电压,再利用相应的栅电压-表面势关系来确定亚阈值的表面势^[8].这仅仅在无界面陷阱的理想情况下可行.而实际上, Si/SiO₂ 界面陷阱已成为小尺寸 MOS 器件亚阈值特性退化

* 国家“八·五”攻关项目子课题

陈之昫 男,1972年生,硕士,1996年毕业于北京大学微电子研究所.现在美国攻读博士学位

刘晓卫 男,1966年生,博士,1993年毕业于北京大学微电子研究所.现主要从事 MOS 器件高场可靠性研究和多媒体通信设备研究

卫建林 男,1972年生,硕士研究生,现就读于北京大学微电子研究所
1996年9月26日收到初稿,1996年11月17日收到修改稿

的主要原因之一. 由于界面陷阱的数量与能量分布在器件退化过程中是变化的, 从而使表面势的确定更加复杂化. 因此, 找到一种基于 I - V 测试技术的简便的表面势确定方法是十分必要的. 本文根据亚阈值 MOS 器件沟道电流与表面势之间的强收敛函数特性, 给出了表面势与沟道电流之间简单的解析表达式, 从而使得 I - V 测量条件下亚阈值表面势的确定和解析分析成为可能.

2 理论分析

根据能带理论, 在理想情况下, 沟道载流子浓度由沟道表面势确定, 而漏电流与沟道载流子浓度之间又存在着对应的关系. 因此, 漏电流与沟道表面势之间有着确定的函数关系. 但是, 由于函数形式的复杂使得表面势无法由含有漏电流的解析式所表达, 给表面势及相关的表面参数的分析造成困难. 然而, 在亚阈值区由于该函数的强收敛特性, 可以采用精度较高的近似表达式. 下面是依据 Brews 提出的片电荷模型^[9], 以 NMOS 器件为例 (PMOS 的情况可以类推), 得到亚阈值漏电流表达式为:

$$I_{DS} = I_0 e^{\beta\phi_s} (\beta\phi_s - 1)^{-1/2} \quad (1)$$

其中

$$I_0 = \mu_0 (W/L) \left(\frac{qC_{ox}}{2\beta^2} \right) (n_i/N_A)^2 (1 - e^{-\beta V_{DS}})$$

$$\alpha = \sqrt{2} (C_{FB}/C_{OX}) = \sqrt{2} (\epsilon_s/\epsilon_{OX}) (T_{OX}/L_B), \quad \beta = q/(kT)$$

$$L_B = \sqrt{\frac{\epsilon_s}{q\beta N_A}} \quad \text{为非本征德拜长度.}$$

式中 μ_0 为载流子迁移率; W/L 为器件宽长比; C_{ox} 与 C_{FB} 各为 MOS 结构氧化层与平带电容值; ϵ_{ox} 与 ϵ_s 各为氧化层与半导体介电常数; V_{DS} 为器件漏源偏压; ϕ_s 为亚阈值沟道表面势, 其余符号为惯用符号.

在亚阈值区, 由于沟道电流很小, 可以认为沟道表面具有统一的表面势:

$$\beta\phi_s = \beta\phi_{sat}$$

其中 ϕ_{sat} 为沟道夹断点表面势, 可由下式决定^[9]:

$$C_{OX}(V_G - V_{FB} - \phi_{sat}) = qN_A L_B \sqrt{2(\beta\phi_{sat} - 1)} \quad (2)$$

(1)式两边取自然对数可得

$$\ln(I_{DS}/I_0) = \beta\phi_{sat} - (1/2)\ln(\beta\phi_{sat} - 1)$$

所以

$$\beta\phi_{sat} = \ln(I_{DS}/I_0) + (1/2)\ln(\beta\phi_{sat} - 1)$$

做一次迭代

$$\begin{aligned} \beta\phi_{sat} &= \ln(I_{DS}/I_0) + (1/2)\ln[\ln(I_{DS}/I_0) - 1] + R_0 \\ &\approx \ln(I_{DS}/I_0) + (1/2)\ln[\ln(I_{DS}/I_0) - 1] \end{aligned} \quad (3)$$

其中

$$R_0 = (1/2)\ln\left\{1 + \frac{\ln(\beta\phi_{sat} - 1)}{2[\ln(I_{DS}/I_0) - 1]}\right\} \approx (1/2)\ln\left[1 + \frac{\ln(\beta\phi_{sat} - 1)}{2(\beta\phi_{sat} - 1)}\right] \quad (4)$$

可以看出, 如果(1)式强收敛, 那么经过一次迭代以后 R_0 在整个亚阈值范围内将是一个

小量,表面势与漏电流的关系就可以由(3)式解析地确定.

3 误差分析

上一部分我们给出的(3)式是基于片电荷模型得到的. 为了使其能够应用于实际测量, 必须对其进行误差分析. 影响(3)式精确度的因素除了 R_0 以外, 我们还要讨论一下界面陷阱引起的表面迁移率退化的影响.

3.1 截断误差 R_0

对于亚阈区: 由(4)式可以看出, 在一定的测试条件下, R_0 是与器件参数无关的量, 这也是此方法的一个优点. 在整个亚阈区范围内计算相对误差 $R_0/\beta\varphi_{sat}$ 得到图 1 (φ_B 是费米势). 从图中可见, 在整个亚阈区范围内 R_0 小于 1%. 也就是说, 在理想情况下, (3)式的精度是很高的^[10].

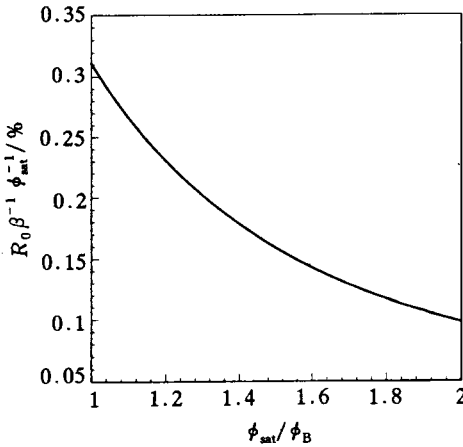


图 1 相对截断误差 $R_0/\beta\varphi_{sat}$ 与 φ_{sat} 的关系

在上述讨论中, 仅强调方法的误差, 即理论误差的分析, 所以将 I_0 认作理想值. 因为 I_0 的最终值是由 $I_D \propto V_D(V_g)$ 曲线来确定的, 其中 $\mu_0, T_{ox}, N_a, W/L$ 等是使 $I_D \propto V_D(V_g)$ 曲线得以理论与实验相拟合的机动参数最佳值. 如果在(3)式被确认的条件下, 要考虑这诸多机动参数精度的影响, 可以用常规的误差叠加原理来处理. 例如: 在典型的实验条件下, $(\Delta T_{ox}/T_{ox} \cong \pm 1\%, \Delta N_a/N_a \cong \pm 3\%, \Delta \mu_0/\mu_0 \cong \pm 5\%, \Delta(W/L)/(W/L) \cong \pm 5\%)$. 不难由(3)式得到 $\Delta\beta\varphi_{sat} \cong \pm 0.17$, 即 $\Delta\varphi_{sat} \leq \pm 5\text{mV}$. 加上

以上讨论过的截断误差, 就可以得到总的测量方法误差.

3.2 迁移率退化的影响

在实际的器件中, 界面态会导致沟道迁移率退化, 从而影响(3)式的精确度. 但界面态与迁移率之间的理论关系很难得到, 目前大都采用经验公式. 因为我们是进行误差分析, 只需确定迁移率变化的范围, 其与界面态的准确关系不十分重要. 我们采用下式决定的沟道迁移率与界面态密度的经验关系^[11]:

$$\mu^* = \mu_0 / (1 + K\bar{N}_{it}) \tag{5}$$

其中 K 为一常数, 一般可取 $2.4 \times 10^{-12} \text{cm}^2$ ^[12]. \bar{N}_{it} 为平均界面电荷面密度, 可由下式估算^[8]:

$$\bar{N}_{it} \approx qD_{it} \left(\frac{E_g}{2q} - \varphi_B + \varphi_{sat} \right) \tag{6}$$

其中 D_{it} 为界面能态密度.

由(1)、(3)、(5)、(6)式可得:

$$\begin{aligned} \beta\varphi_{sat}^* &= \ln(I_{DS}/I_0) + (1/2)\ln[\ln(I_{DS}/I_0) - 1] + \ln(1 + K\bar{N}_{it}) \\ &\approx \ln(I_{DS}/I_0) + (1/2)\ln[\ln(I_{DS}/I_0) - 1] + K\bar{N}_{it} \\ &= \ln(I_{DS}/I_0) + (1/2)\ln[\ln(I_{DS}/I_0) - 1] + KqD_{it} \left(\frac{E_g}{2q} - \varphi_B + \varphi_{sat}^* \right) \end{aligned} \tag{7}$$

所以

$$\beta\varphi_{sat}^* = (1 + \frac{KqD_{it}}{\beta})\ln(I_{DS}/I_0) + (1/2)\ln[\ln(I_{DS}/I_0) - 1] + KqD_{it}(\frac{E_g}{2q} - \varphi_B) \quad (8)$$

令

$$R_1 = \beta(\varphi_{sat}^* - \varphi_{sat}) \quad (9)$$

在整个亚阈区范围内计算由迁移率退化造成的相对误差得到图 2. 从图中可以看到, 在给定范围内, 界面态对(3)式产生的影响同样是很小的. 其实, 这个结果在“3.1”分析的例证中, 已见端倪. 由于 $\beta\varphi_{sat}$ 与 I_{DS}/I_0 具有对数函数的依赖关系, 包含在 I_0 中参量变化的影响理应是较小的.

4 实验

为了验证亚阈电流法的准确性, 我们将其与 C-V 法进行了比较. 所采用的样品为 0.8 微米 CMOS 工艺制造的 PMOS 管, 栅氧化层厚度为 22nm, 衬底掺杂浓度为 $5 \times 10^{16} \text{cm}^{-3}$, 宽长比为 $525\mu\text{m}/300\mu\text{m}$. 该样品的费米势 $\varphi_B = 0.38\text{V}$, 平带电压 $V_{FB} = -0.75\text{V}$. 所

用仪器为 HP4145B 半导体参数测试仪和 PAR410 C-V 测试仪以及 RS414 数字高阻表. 首先由高频 C-V 法得到器件的有效栅氧化层厚度和衬底掺杂浓度. 然后由归一化的准静态 C-V 曲线就可以得到表面势与栅电压的关系^[8]:

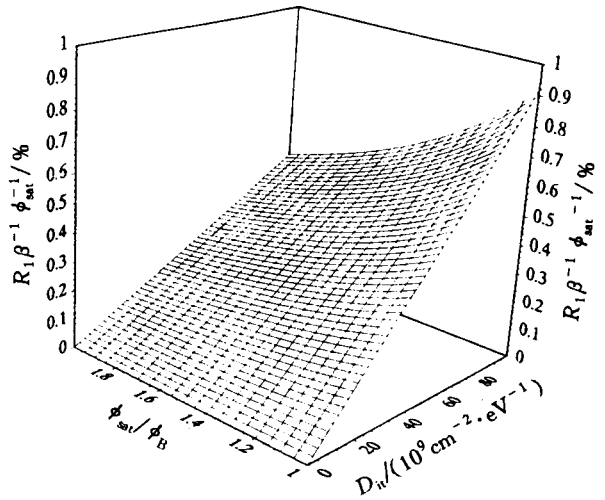


图 2 迁移率退化引起的相对误差 $R_1/\beta\varphi_{sat}$ 与 D_{it} 和 φ_{sat} 的关系

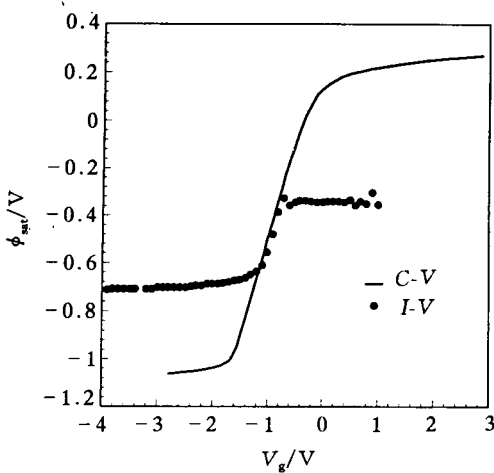


图 3 I-V 法与 C-V 法结果比较

$$\varphi_s = \int_{V_A}^{V_G} [1 - \frac{C_{LF}(V_G)}{C_{ox}}] dV_G + \Delta \quad (10)$$

$$\Delta = \frac{2kT}{q} \ln(N_A/n_i) - \int_{V_A}^{V_{inv}} [1 - \frac{C_{LF}(V_G)}{C_{ox}}] dV_G \quad (11)$$

其中 V_A 和 V_{inv} 分别为积累和反型电压.

测量 PMOS 管的转移特性时, MOS 管的源极和衬底接地, 漏极电压为 0.1V. 用(3)式确定表面势与栅电压的关系. 分析结果如图 3 所示. 从图 3 可以看出, 在亚阈区范围内, 两者的偏差小于 5%. 从上述的讨论中我们可以看出, 本文提出的由亚阈区 I-V 特性直接确定相关表面势的方法有其明显的优点. 与传统的借用 C-V 技术来确定表面势相比更接近实际的值; 因

为 I - V 测量与 C - V 测量毕竟是两种不同的工作模式. I - V 测量即使是在亚阈区, 满足肖克莱缓变沟道近似, 总是有沟道电场的. 因此, C - V 所得的 φ_{sat} 结果对于 I - V 特性来讲仍然是间接的. 其次, C - V 测量较为繁琐与费时. 至于, 两种测量系统带来的误差更是不可避免的. 与常规的 I - V 反复拟合方法相比较, 显然, 式(3)是简捷的, 大大地缩短了处理程序.

5 结 论

本文提出了一种直接利用 MOS 器件转移特性来确定亚阈区表面势的方法. 从前面的讨论可以得出结论, 在亚阈区范围内, (3)式的总系统误差小于 1.3%. 由于其具有简单, 可用解析式表达, 可在 I - V 测试条件下直接使用等优点, 使其可能在 MOSFET 器件亚阈区特性的测试分析与电路设计中应用.

参 考 文 献

- [1] S. M. Sze, *Physics of Semiconductor Devices*, New York, Wiley, 1982, 447.
- [2] S. Hariguchi, T. Kobayashi and K. Saito, *J. Appl. Phys.*, 1985, **58**: 387.
- [3] Tan Changhua, Xu Mingzhen and Wang Yangyuan, *IEEE Electron Device Lett.*, 1994, **15**(7): 257.
- [4] Mingzhen Xu, Changhua Tan and Yangyuan Wang, *J. Appl. Phys.*, 1990, **67**: 6924.
- [5] Mingzhen Xu, Changhua Tan, and Yangyuan Wang, *IEEE Electron Device Lett.*, 1991, **12**: 122.
- [6] Tan Changhua, Xu Mingzhen, Liu Xiaowei *et al.*, *J. Appl. Phys.*, 1995, **77**(6): 2576.
- [7] Xu Mingzhen, Tan Changhua, He Yandong *et al.*, *IEEE Trans. Electron Devices*, 1996, **ED-43**: 628.
- [8] E. H. Nicollian and J. R. Brews, *MOS Physics and Technology*, Wiley, New York, 1982, 94~481.
- [9] J. R. Brews, *Applied Solid Science, Supplement 2A*, 1981. 1~120.
- [10] 刘晓卫, 北京大学博士论文, 1994, 第四章: 68.
- [11] S. Sun and J. Plummer, *IEEE Trans. Electron Devices*, 1980, **ED-27**: 1497.
- [12] J. E. Chung, P. K. Ko and C. Hu, *IEEE Trans. Electron Devices*, 1991, **ED-38**: 1362.

New Method for Analysis of Surface Potential of MOSFET in Subthreshold Zone

Chen Zhiyun, Liu Xiaowei, Wei Jianlin, Tan Changhua and Xu Mingzhen

(*Institute of Microelectronics, Peking University, Beijing 100871*)

Received 26 September 1996, revised manuscript received 17 October 1996

Abstract A new method for the determination of surface potential of MOSFET under subthreshold condition is introduced. Noting that the function between channel current and the surface potential possesses the property of strong conversion in subthreshold zone, we can use subthreshold current to express surface potential simply and analytically. The total system error including that caused by interface traps is less than 1.3%. Compared with the results measured with C - V method, there is a difference less than 5%.

PACC: 7340Q, 7390