

开关电容阵列滤波器的设计*

姜 黎 李 联

(复旦大学专用集成电路和系统实验室 上海 200433)

摘要 本文论述了开关电容阵列滤波器的设计. 它可以通过改变一块铝版使同一块模版布局不同种类和不同性能指标的开关电容滤波器, 从而可以用计算机辅助的半定制设计方法设计, 缩短了设计周期, 并满足多用户对开关电容滤波器不同品种与性能指标的要求, 降低了生产成本, 便于大规模生产.

EEACC: 1270, 2220

1 引言

开关电容滤波器已经日益发展成为一个成熟而应用广泛的技术, 但与大部分的模拟系统一样, 它的电路设计和版图设计是靠手工完成的, 或者说是全定制的, 这样不仅浪费了大量的时间和精力, 而且所设计的电路也与设计者本身的水平有很大关系, 尤其是因为开关电容滤波器是一个采样系统, 又是数模混合的, 它的版图设计需要更加精心的考虑. 为了能够改变上述缺点, 最好是采用计算机辅助设计, 使开关电容滤波器的设计成为半定制. 这就需要使开关电容滤波器(SCF)的版图结构具有计算机容易布局的统一的规划, 开关电容阵列滤波器的设计正是为此目的而提出的.

众所周知, 开关电容滤波器是一种包括运算放大器、MOS 开关和电容的有源滤波器. 开关电容滤波器的电路性能仅由电容的相对比值及运放、电容、开关三者的联接来决定. 阵列化的开关电容滤波器是希望找到一个共用的模版, 而仅由铝版来改变运放、电容、开关三者的联接及电容比值, 从而使同一块模版, 可以分别布局出不同种类(高通、低通、带阻或带通)及不同性能指标的开关电容滤波器. 这样经过开关电容滤波器电路综合而由计算机或人工手工输入的电路网表, 在布线规则下, 就可以通过计算机的版图生成程序产生对应的铝版. 从而缩短了设计周期, 可以方便地仅由改变一块铝版满足用户多变的用途, 这种设想非常适合于开关电容滤波器的计算机辅助设计与生产.

在文献[1]中, R. P. Sigg 也提出了类似的思想, 但在该文中, 对如何设计具体的模版却未提及. 从另一个角度说, 模版的设计相当于库的设计, 它必须针对国内具体的厂家的工艺参数, 只有在已有自己的模版的情况下, 计算机的辅助设计才会成为可能. 由于模版的设计

* 本课题由上海市科委项目资助

姜 黎 男, 1968 年生, 博士生, 主要从事开关电容阵列滤波器及集成电路研制
李 联 男, 1935 年生, 教授, 主要从事集成电路设计及模拟电子线路教学工作
1993 年 12 月 6 日收到初稿, 1994 年 1 月 20 日收到修改稿

及优化是阵列化开关电容滤波器设计的关键,它是一项需要很多经验和尝试去完成的繁重的技术性工作.

2 开关电容阵列滤波器的设计原则

模版的合理设计应符合如下的几个原则:①对主要结构的几种开关电容滤波器电路类型可布;②对不同种类的开关电容滤波器,如高通、低通、带阻或带通可布;③在一定范围内,对不同的性能指标可布;④面积不至于过于浪费;⑤布局走线基本合理,不存在不合理线条穿插,如会引起正反馈的或有大量时钟信号馈入的线条交叠.

(1)对于第一条原则,众所周知,开关电容阵列滤波器的设计最常用的方法有两种:一种是对无源网络进行信号流图模拟的方法;另一种以双二阶为基本单元,级联而得到高阶的开关电容阵列滤波器,不失一般性,对于第一种情况它的一般的结构见图 1(a),某个实际应用中可能不需要其中的一些元件,但是我们的模版中却必须包含尽量多的可能出现的电路形式.即必须包含一些冗余.

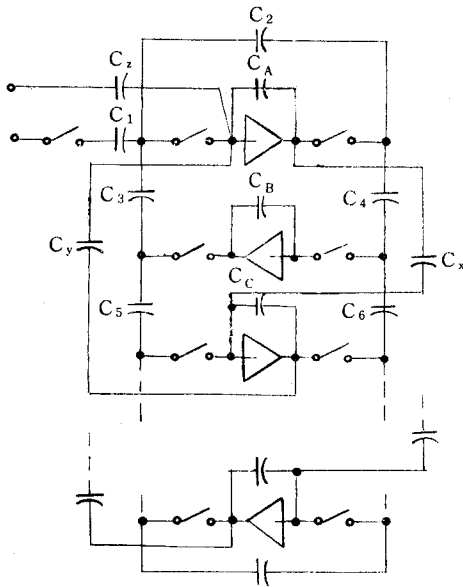


图 1(a) 信号流图模拟无源网络的方法

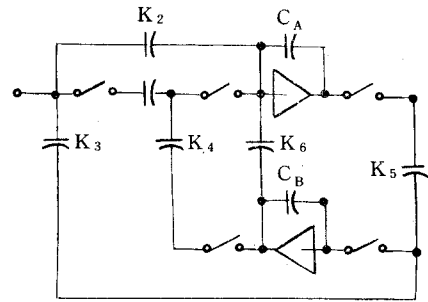


图 1(b) 双二阶结构

从图中我们将电容分为三类:

1)积分电容,如图中的 $C_A, C_B \dots$,由于开关电容滤波器主要是音频应用,所以积分电容较大.

2)开关电容,如图中的 $C_1, C_2 \dots$,它们即起模拟 RC 滤波器中电阻的作用.有 $C = T/R$, T 是采样周期,低频应用时, R 很大,所以 C 很小.

3)耦合电容,如图中的 C_x, C_y ,它们的数值大小不定,有时来自于椭圆函数中为实现有限远传输零点的 LC 并臂.

对于第二种用双二阶实现的情况,在以往已总结出的各种的双二阶的形式中,图 1(b)的一种可以实现所有稳定的 Z 域的二阶传输函数.并且开关对寄生不灵敏,是较常用的一

种形式. 其中 C_A 、 C_B 是积分电容, K_1 、 K_3 、 K_4 是开关电容, K_6 、 K_2 和 K_5 是耦合电容.

对于以上两种形式, 我们已可看出它们具有相同的特性, 正是根据这种电路结构上的共同的特点, 才可能得出较合理的模版. 也才有可能进行计算机的辅助设计.

(2) 对于第二条原则: 即适用于不同种类的滤波器(如高通、带通等), 如果用双二阶实现则作到这一点很容易, 而且布局也容易有规律性, 只要我们对上面的双二阶的最一般形式的每一个元件都可以布, 那么对于不同的种类的开关电容滤波器当然可以布. 而对其它结构则在电路连接上存在不一致和复杂性, 但对大部分的采用 LDI 的设计或结构类似的情况, 从以后我们具体的例子将会看到, 我们的模版布局给出了多种灵活布局的可能性.

(3) 要满足在一定的范围内, 对不同特性指标可布. 比如开关电容滤波器中的时钟频率与滤波器转折频率的比值 f_{ck}/f_c , 就是很重要的参数, 另一些滤波器的参数如通带波动, 衰减等. 对于这些参数的不同要求, 可以在一定的范围内可布, 这一范围决定于单位电容的数目, 运放的数目, 开关的数目. 如果模版非常大, 那么可布的范围也就大, 如果模版非常小, 可布的范围就小. 我们选择模版的大小是根据实际中常用的要求作实际、适中、合理的选择. 而且提供了采用 T-cell 等效时的空间, 增加了可布范围.

(4) 对于面积不过于浪费的原则: 因为模版不是针对不变的特性和性能指标的, 所以它在应用时, 必然有些电容和开关空余出来. 合理的布局应使不用的电容和开关占尽量少的比例, 即提高模版的使用效率, 事实证明: 我们的布局具有比较好的模版使用效率.

(5) 布局走线合理. 我们在设计时把数字部分(开关)和模拟部分(运放)的电源分开, 以减少时钟馈入, 并减少开关管尺寸以减少数字噪声从开关管寄生电容的馈漏. 为防止运放的反向输入端受噪声的干扰, 运放输入端至任何电容或开关的连线应尽可能的短, 而且这些连线要尽量采用金属层, 以减少它们与衬底间的容性耦合, 连到运放输入端的走线应避免与任何(数字或模拟)信号线相交, 正反馈的走线应远离输入端, 而且, 运放输入端连接的开关数应尽可能的少用, 以减少开关时钟经开关交叠电容的馈入, 最后运放的版图也应合理.

下面我们将根据这五条原则完成具体的模版优化.

3 开关电容阵列滤波器的模版布局

根据以上五条原则, 下面讨论以下具体的布局: 第一, 因为常用的是六阶或七阶开关电容滤波器, 所以准备作七个运放的模版. 对于更高的阶数可以用串接两块滤波器而成. 第二, 在前面已分析过, 电容分为三类: 积分电容、开关电容和耦合电容, 进一步可以把这些电容分为连接开关的和 not 连接开关的. 开关电容是连接开关的, 又通过开关连接运放的输入和输出端. 可见, 开关电容放在开关与运放间较为合理. 积分电容和耦合电容都不接开关, 只在输入与输出或运放输入与输出间连接. 可一起在离运放较近的地方布局. 第三, 阵列化的布局应具有规则、易布的特点. 在设计模版时, 对多种情况的走线, 应预先估计和按排. 这样整个模版可分为四大阵列: 运放阵列、开关阵列、积分电容及耦合电容阵列和开关电容阵列. 四大阵列的安排正如上面所说的, 应使开关电容阵列靠近开关阵列和运放阵列, 而积分电容、耦合电容阵列靠近运放阵列, 一种很自然想到的而且合理的模版布局如图 2 所示. 它包含七个运放, 以及与运放对应的七块积分电容、开关电容、开关. 模版面积为 $2300\mu\text{m} \times 1900\mu\text{m}$.

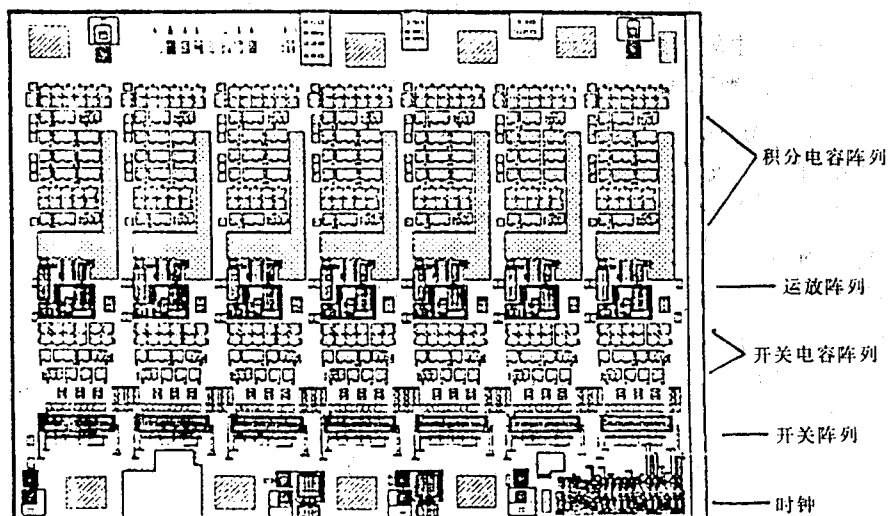


图2 实际模版(无铝版)

最后经过对实际应用常用特性范围的各种情况的计算,给出了:

积分电容+耦合电容:一块 45 个单位电容,二块修正小数电容,共七块;

开关电容:一块 19 个单位电容. 另外由于模版上电容是双层多晶硅电容,两层都在模版上,一旦作好就不能改变,所以不可能作到精确的小数位,我们的小数电容修正通过做了 $1/2$ 、 $1/4$ 、 $1/8$ 、 $1/16$ 和 $1/32$ 倍的单位电容完成的,所以最小有效电容是 $1/32 \approx 0.03$ 的单位电容. 因此一块中还包含了二块修正电容. 实际上,每块开关电容中也为双二阶形式保留了两个耦合电容 K_2 和 K_3 的大小. 所以开关电容的数目稍多,但这些冗余是灵活多样布局的保证. 比如它提供了布 T-cell 的可能性,也可以就近布局,使走线更短,更加方便. 开关电容也是七块,与七个运放对应.

开关的数目也是大量的计算总结和模版允许的面积决定的,一般情况下,运放输入端接的开关电容数不超过 3 个,一个运放输入与输出接的开关大多数情况下是 2 个,考虑到相位关系,每个运放前的开关数为 $2 \times 2 = 4$.

此外这样的布局还提供了互用性,即模版上相邻的两块电容,如果一个布大的电容,一个布小的电容,那么大电容在布不下模版上本块电容时,可布到相邻的一块上去.

4 开关电容阵列滤波器模版的实际电路布局和分析

我们对上面的模版通过改变铝版设计了低通、高通、带通和带阻四种情况的具体布局并进行了投片,以验证上面模版的可布性. 芯片初步测试性能良好. 这四个品种的性能指标、设计特点、电容利用率的对比见表 1.

表 1

	低 通	高 通	带 通	阻 带
性能指标	七阶椭圆函数 $A_s = -52\text{dB}$ $R_p = 0.1\text{dB}$ $F_{ck}/F_c = 50 : 1$	六阶切比雪夫函数 $A_s = -60\text{dB}$ $R_p = 0.1\text{dB}$ $F_{ck}/F_c = 250 : 1$	六阶椭圆函数 $A_s = -50\text{dB}$ $R_p = 0.05\text{dB}$ $F_{ck}/F_c = 20 : 1$	六阶切比雪夫函数 $A_s = -52\text{dB}$ $Q = 3$ $F_{ck}/F_c = 8.912\text{K} : 50$
设计特点	LDI 梯形网络	双二阶级联 采用了 T-cell 等效	信号流图模拟 电容耦合谐振 腔 CCR 形式	双二阶级联 采用了 T-cell 等效
电容利用率	64%	55%	72%	68%

下面我们对模版的使用效率和非理想效应进行分析。

模版的使用效率与具体布局的开关电容滤波器的阶数、类型、特性指标密切相关,我们对同上面表中相同阶数的情况下尝试了很多种不同性能指标的 SCF 的布局,表明电容利用率都在 50% 以上,如果以运放占芯片面积 20%,管脚、引线、时钟占 20%,电容占 60% 计,则不用阵列化布局的相应芯片面积至少为: $20\% + 20\% + 60\% \times 50\% = 70\%$ 的阵列化的芯片面积,因此我们以最多 30% 的芯片面积的牺牲来换取缩短的设计时间和布局的规律化,方便了多品种少批量的开关电容滤波器的设计,并为进一步计算机辅助设计打下了基础。

开关电容滤波器的非理想效应很多^[4],为减少寄生电容的影响,希望设计者采用寄生不敏感的电路结构,为减少时钟信号经开关上交叠电容向信号线的馈漏,设计的模版中尽量地缩短了开关管的面积,此外,如第二部分中(5)所述,模版的其他方面的设计也是十分精心的,对大部分非理想效应的影响都采取了相应的措施。当然,模版中的过桥电阻可能引起积分器的损耗,它与运放的有限增益对 SCF 的影响都可表示为使积分器的 Q 值的减少上,若 $T(j\omega)$ 为实际积分器的传输函数,那么可定义积分器的 Q 值为:

$$T(j\omega) = \frac{1}{R(j\omega) + jX(j\omega)}, \quad Q_i = \frac{X(j\omega)}{R(j\omega)}$$

可以近似地把滤波器的带通的幅度误差 ΔH 写作(见文献[4]):

$$\Delta H \propto (1/Q_i) \cdot \omega \cdot \tau(\omega)$$

其中 $\tau(\omega)$ 为群延迟,从式中可见,对于音频应用, $X(j\omega) \gg R(j\omega)$, $Q_i \gg 1$,因此我们可以认为这时的这两种非理想效应对滤波器的性能影响很小。

5 结束语

以上所述,我们设计的模版达到了预先的要求,从四个布局的过程中也的确体会到它的方便快捷。对比不用此模版的情况,版图的设计要从头开始,而且由于开关电容滤波器是模拟数字混合系统,在版图上要考虑到数字时钟对模拟部分的影响,从而很化费精力。采用阵列化开关电容滤波器的方法后,由于模版已对大部分影响的因素作了考虑,版图设计的速度与可靠性大大地提高了。采用仅由改变一块铝版布局不同种类和性能指标的 SCF 的方法,缩短了设计周期,降低了生产成本,并且由于布局、走线规则合理,也就为计算机辅助设计提供了方便和可能。

参 考 文 献

- [1] Rainer P. Sigg, August Kaelin, Arnold Mural, William C. Black Jr. , George S. Moschytz, "Automated SC Filter Generation with A CMOS Gate-Array Type Filter Chip", ISCAS'88, pp. 1725—1728.
- [2] 李 联, "MOS 运算放大器——原理、设计与应用", 复旦大学出版社, 1988.
- [3] Roubik Gregorian, Gabor C. Temes, "Analog MOS Integrated Circuits For Signal Processing", John Wiley & Sons, Inc. , 1986.
- [4] Adel S. Sedra, "Filter Theory and Design: Active and Passive," Matrix Publishers, INC. , 1978

Design of Switch Capacitor Array Filter

Jiang Li and Li Lian

(STATE KEY ASIC and System Laboratory, Fudan University, Shanghai, 200433)

Received 6 December 1993, revised manuscript received 20 January 1994

Abstract A mask-programmable semi-custom switched-capacitor array filter designing method is developed, which leads to simple and regular SCF structure designed by changing a single metal layer. High order ladder filters and cascaded biquad filters have been designed and implemented with the designed base-layer. It shows that the optimized base-layer is suitable for many cases.

EEACC: 1270, 2220