

# 一种全对称高分辨精度的多端电流型 MAX 门和 MIN 门电路

李斌桥 李志坚 石秉学

(清华大学微电子学研究所 北京 100084)

**摘要** 采用 P 阱 CMOS 工艺制作了一种全对称、电流型的多端 MAX 门和 MIN 门电路。实验结果表明, MAX 门的输出相对最大输入电流的偏差较小, 最大偏差为  $5\mu\text{A}$ ; MIN 门的输出相对最小输入电流的偏差略大于 MAX 门, 最大偏差约为  $13\mu\text{A}$ 。但 MAX 门和 MIN 门都有较高的分辨精度, 都在  $5\mu\text{A}$  以内。因此, 这种多端的电流型 MAX(MIN) 门电路特别适合于在模糊逻辑系统中应用。提出并制作了一种结构简单、效果很好的非线性  $I$ - $V$  转换电路, 可用于将以电流值方式表示的最大输出信号转变为以数字电平表示。

EEACC: 1265B, 1265H, 2570D

## 1 引言

模糊逻辑理论是解决许多人工智能问题的极有潜力的方法, 已广泛用于自动控制、专家系统和模式识别等领域。但基于软件的模糊逻辑系统不能够满足许多要求实时处理的应用场合, 因此设计与制作 VLSI 模糊逻辑系统便成为一个重要的研究课题。特别是若能充分利用电路中元器件的固有特性, 将一种模糊逻辑算法直接映射到某种特殊结构的模拟集成电路中, 则可获得极高的处理速度。模拟型模糊逻辑集成电路系统是由多值(包括连续值)逻辑电路单元构成的, 主要有电压型和电流型两种电路。同电压型电路相比, 电流型电路具有电流取值范围较宽, 易于制成任意值或连续值逻辑系统的特点, 并且电流间也易于进行求和、求差的运算, 所以电流型电路更适用于模糊逻辑集成电路系统<sup>[1-3]</sup>。特别是采用 MOS 工艺制作的电流型电路, 还具有集成度高、易于同数字电路混合集成的特点。

MAX 门和 MIN 门是 VLSI 模糊逻辑系统中两种重要的功能电路。Ueno 等人提出了一种全对称、电流型的多端 MAX 门和 MIN 门电路, 并用分立元件组成的一个三端电路验证了其功能的正确性<sup>[4]</sup>。我们采用 P 阱 CMOS 工艺制作了这种电流型的 MAX 门和 MIN 门电路, 对电路的分辨精度进行了仔细研究。此外, 我们提出并制作了一种结构简单、效果很好

李斌桥 男, 1956 年生, 博士, 天津大学电子工程系副教授, 微电子学专业  
李志坚 男, 1928 年生, 教授, 博士生导师, 中国科学院院士, 微电子学专业  
石秉学 男, 1936 年生, 教授, 博士生导师, 微电子学专业  
1993 年 6 月 23 日收到初稿, 1994 年 8 月 23 日收到修改稿

的非线性  $I-V$  转换电路,可用于将以电流值方式表示的最大输出端信号转变为以数字电平表示。

## 2 全对称电流型最大门(MAX)和最小门(MIN)电路的工作原理

电流型的最大门,也称 MAX 门电路,其输出可表示为各输入电流的求“并”运算:

$$I_o = I_{i1} \cup I_{i2} \cup \dots \cup I_{in} \quad (1)$$

求“并”定义为选出其中的最大者。

电流型的最小门,也称 MIN 门电路,实现的功能是,在多个电流输入端中,选出其中的最小值在输出端输出,按连续值逻辑的概念,输出可表示为各输入电流的求“交”运算

$$I_o = I_{i1} \cap I_{i2} \cap \dots \cap I_{in} \quad (2)$$

可将上式改写为

$$\begin{aligned} I_o &= \overline{\overline{I_{i1} \cap I_{i2} \cap \dots \cap I_{in}}} \\ &= \overline{\bar{I}_{i1} \cup \bar{I}_{i2} \cup \dots \cup \bar{I}_{in}} \end{aligned} \quad (3)$$

连续值逻辑中的求“补”运算,定义为与最大值求差,如

$$\bar{I}_{i1} = I_{\max} - I_{i1}$$

(3)式说明,可以用 MAX 门电路实现 MIN 门功能,只要在 MAX 门的各输入和输出端各加一级求“补”运算即可.实现电流型的 MAX(MIN)门电路可有两种方式.一种是以各种二选一电路为基本单元组合出所需端数的 MAX(MIN)门电路<sup>[2,5]</sup>.这种电路的主要缺点是误差较大,因为传统的二选一电路都是不对称的,电路对两输入端电流的选取经过不同型的路径;这本身就会引入误差,此外,多级求“并”(“交”)的方式也会引入误差积累.Ueno 等人提出了一个多输入端、全对称型的 MAX 门电路,并且分立元件组成的一个三端 MAX 电路验证了其功能的正确性<sup>[4]</sup>,电路如图 1 所示.从电路结构上讲,这种形式的电路应具有较高的分辨精度.我们以图 1 的三端 MAX 门电路为例,说明电路的工作原理.电路中,NMOS 管的尺寸都是相同的.每个电流输入端都对应一组电流镜电路,如电流  $I_1$  输入的这一路, $M_{11}$ 是输入管,流经  $M_{11}$ 漏源端的电流应在  $M_{12}$ 、 $M_{13}$ 和  $M_{14}$ 的漏源端产生镜像电流,但  $M_{12}$ 和  $M_{13}$ 的漏端分别接到了  $I_2$ 和  $I_3$ 的输入端,因此当  $I_1 > I_2$ ,且  $I_1 > I_3$ 时,流经镜像管  $M_{12}$ 和  $M_{13}$ 的电流小于输入电流  $I_1$ ,这将使  $M_{12}$ 和  $M_{13}$ 工作在非饱和区或接近非饱和区,因而节点 2 和 3 被抑制在低电位下,对应  $I_2$ 和  $I_3$ 输入端的各 MOS 管都处于截止状态,在输出端得到的就是流经  $M_{14}$ 的镜像电流  $I_1$ .

按照上述分析,各输入电流端相互间都会有抑制作用.这里存在着一种竞争机制,即对应最大电流的输入端,由于各镜像管的导通电阻相对较小,因此将把其它输入端的电流吸引

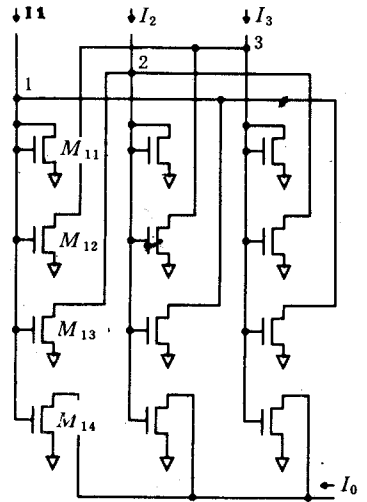
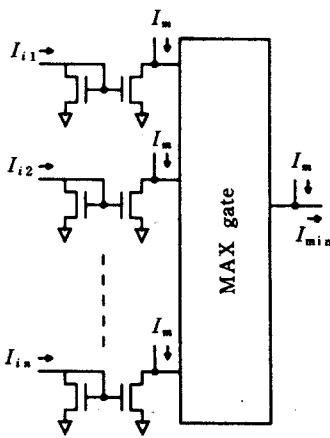


图 1 三端 MAX 门电路



过来,同时将相应节点抑制到低电平.关于电路逻辑功能的详细证明可参阅文献[4].

图 1 电路的作用是求最大电流值,在实际的模糊逻辑系统,如识别器中,还要用到选最大端电路,这种电路的输入与输出端数目相同,并为——对应的关系,电路的作用是选出最大的电流输入端,并在相应的输出端得到与最大输入电流等值的输出电流,而其它端的输出电流则被抑制为零.选最大端电路用作最后的识别判决.只要将图 1 电路略做一些改动,就可实现选最大端的功能.前面已分析过,MAX 门电路和最后输出,实际来自于对应最大输入电流那一路中输出管的镜像电流,而其它路中的 MOS 管实际为截止状态,因此,

只要将各路输出管的输出端单独引出,就变成一个选最大端电路.因选最大端电路同求最大值电路没有实质上的差别,只是应用方式不同,我们统称为 MAX 门电路.

根据(3)式,可用 MAX 门电路实现 MIN 门功能,只要在 MAX 门的各输入和输出端各加一级求“补”运算即可.若采用本文所用的 MAX 门电路,可相应地设计出图 2 的 MIN 门电路.由于 MAX 门的输入和输出都为灌入电流,所以在 MAX 门的各输入端加一个由 NMOS 管组成的电流镜电路,便可实现对输入电流的求“补”运算,在输出端直接同最大电流求差,就可实现对输出电流的求“补”.

### 3 电路制作与测试

我们用 P 阱 CMOS 工艺制作了上述的 MAX(MIN)门电路,详细研究了电路的特性.电路中 MOS 管栅长和栅宽分别为  $5\mu\text{m}$  和  $20\mu\text{m}$ ,为避免工艺的不均匀性造成管子特性的离散,将管子排列为一个紧密的方阵,横纵走线分别用铝和多晶硅.

多端 MAX(MIN)门电路有两个重要指标,一个是输出电流相对最大(最小)输入电流的偏差,另一个是电路的分辨精度.在实际的模糊逻辑系统中,分辨精度往往更为重要.

MAX 门电路输出电流相对最大输入电流的偏差较小,对实际制作的三端和六端 MAX 门电路的测试表明,最大偏差也仅有  $5\mu\text{A}$ .图 3 是对三端 MAX 门电路分辨精度的测量结果.测量中,保持输入电流  $I_{i1}=9.5\mu\text{A}$ ,  $I_{i2}=9.0\mu\text{A}$ ,测量  $I_{i3}$  由低逐渐增大时,各输出端的电流.结果表明,在  $I_{i3}$  小于  $9\mu\text{A}$  以下时,  $I_{o1}$  输出等于  $I_{i1}$ ,  $I_{o1}$  和  $I_{o3}$  输出都为零,  $I_{i3}$  大于  $10\mu\text{A}$  以后,  $I_{o1}$  输出变为零,  $I_{o2}$  输出仍为零,  $I_{o3}$  输出即为  $I_{i3}$ , 因此电路的分辨精度至少在  $5\mu\text{A}$  以内.对六端 MAX 门电路分辨精度的测量,也得到同样的结果.

对实际制作的三端 MIN 门电路的输出电流与最小输入电流的偏差和电路的分辨精度也进行了测量.测量结果表明,输出电流与最小输入电流的偏差比 MAX 门大,最大偏差有  $13\mu\text{A}$ .图 4 是对三端 MIN 门电路分辨精度的测量结果,测量中保持其余两输入端的电流不变,测量输出电流随最小输入电流的变化,图中虚线所标是次最小电流,为  $100.3\mu\text{A}$ .测量结果表明,在最小输入电流  $I_{i3}$  低于  $100\mu\text{A}$  时,  $I_o$  与  $I_{i3}$  为线性增长的关系,当  $I_{i3}>100\mu\text{A}$  以后,

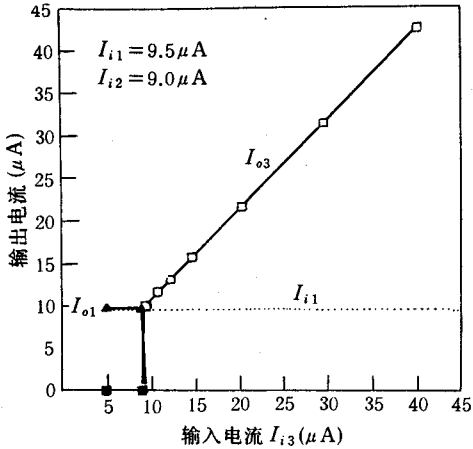


图 3 三端 MAX 门分辨精度的测量

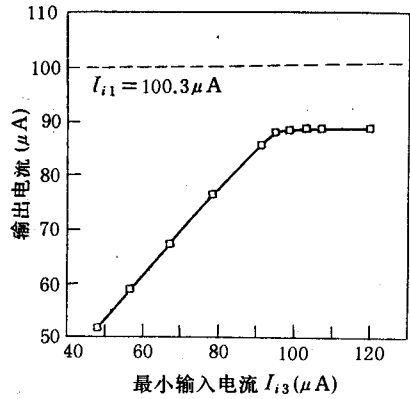


图 4 三端 MIN 门分辨精度的测量

输出不再变化,因为此时,原先的次最小电流已变为最小电流,尽管这时的输出电流为  $89\mu\text{A}$ ,与最小值输入电流  $100.3\mu\text{A}$  相差约  $11\mu\text{A}$ ,但电路的分辨精度是很高的,至少在  $5\mu\text{A}$  以内.

以上的实验结果表明,这种多端的 MAX(MIN)门电路的分辨精度是很高的.尽管 MIN 门电路的输出与最小输入电流有一定的偏差,但在模糊逻辑系统中,这种偏差的影响往往并不重要,因为我们只要求参加运算的各电流值的大小关系正确,并不要求在运算中维持恒定值.但分辨精度则对系统的性能有较大的影响.

### 4 非线性 I-V 转换电路

在模糊逻辑系统的应用中,电流型选最大端电路起最后的判决作用,但最后的判别结果是用一个取值在一定范围内的电流量表示的,为便于同外部的其它处理电路衔接,应将其转变为数字逻辑电平. I-V 转换的功能应当是,对小于一个临界值的电流转换为低电平,高于临界值至最大电流  $I_{\text{max}}$  转换为高电平,因此,需要一种非线性的 I-V 转换电路.为此,我们设计了图 5 的 I-V 转换电路,电路中的  $M_i$  管是 MAX 门电路中的输出管(图 1 中的  $M_{i4}$  管),由外加偏置  $V_p$  控制的  $M_{p1}$  管起上拉  $M_i$  漏端电平的作用, $M_{p2}$  和  $M_n$  组成一个按特殊尺寸比例设计的反相器.

#### 4.1 电路分析

根据前面对选最大端电路的分析,对于没有电流的输出端, $M_i$  管处于截止状态,没有电流通过,其漏端为高电平,因此图 5 的电路可将其转变为低电平输出.但对于有电流的输出端,情况较复杂一些.我们希望,当输出电流值大于一临界值  $I_c$  后, $M_i$  管漏端电位较低,这就要求  $M_i$  管工作在非饱和区, $M_{p1}$  管则工作在饱和区,因通过  $M_{p1}$  和  $M_i$  管的电流相等,我们有

$$k_n[2(V_{gs} - V_{Tn})V_{ds} - V_{ds}^2] = k_p(V_p - V_{DD} - V_{Tp})^2$$

式中, $V_{gs}$  是  $M_i$  管的栅源电压, $V_{ds}$  是  $M_i$  管的漏源电压.因在非饱和区

$$2(V_{gs} - V_{Tn})V_{ds} \gg V_{ds}^2$$

近似得

$$V_{ds} \approx \frac{1}{2} \frac{k_p}{k_n} \frac{(V_p - V_{DD} - V_{Tp})^2}{(V_{gs} - V_{Tn})} \quad (4)$$

因在  $I_t - I_{max}$  的范围内  $V_{gs}$  的变化范围较大, 为使  $V_{ds}$  保持较低值, 应使  $V_p$  取较大值, 或者说, 使  $M_{p1}$  管的导通电阻较大, 这样就可拉低  $M_i$  管漏端电位.

在  $M_i$  管的输出电流低于临界值  $I_t$  时, 我们希望  $M_i$  漏端为高电平, 因此  $M_i$  应工作在饱和区,  $M_{p1}$  则工作在非饱和区, 这时有

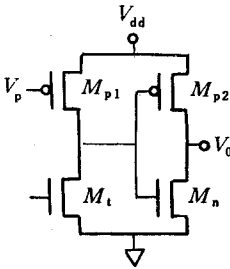


图 5 非线性  $I-V$  转换电路

$$k_n(V_{gs} - V_{Tn})^2 = k_p[2(V_p - V_{DD} - V_{Tp})(V_{ds} - V_{DD}) - (V_{ds} - V_{DD})^2]$$

在非饱和区

$$2(V_p - V_{DD} - V_{Tp})(V_{ds} - V_{DD}) \gg (V_{ds} - V_{DD})^2$$

近似得

$$V_{ds} \approx -\frac{1}{2} \frac{k_n}{k_p} \frac{(V_{ds} - V_{Tn})^2}{(V_{DD} - V_p + V_{Tn})} + V_{DD} \quad (5)$$

由上式可看出, 为得到较高值的  $V_{ds}$ , 应使  $V_p$  取较小值, 或者说, 使  $M_{p1}$  管的导通电阻较低, 起上拉  $M_i$  管漏端电平的作用. 根据以上分析, 在高于和低于临界电流  $I_t$  两种情况下, 对  $M_{p1}$  管偏置栅压  $V_p$  的要求是相反的, 因此在实际中, 应根据所设定的临界电流  $I_t$  折衷地考虑  $V_p$  的取值.

#### 4.2 电路测试结果

在一个三端 MAX 门电路的输出端, 加入了非线性  $I-V$  转换电路. 图 6 是在固定各输入端电流值的条件下测得的  $M_{p1}$  偏置栅压  $V_p$  取不同值时, 对应最大电流输出端的  $I-V$  转换特性, 各输入端电流值已在图中标明. 测试结果说明, 对于选定的  $I-V$  转换, 高低电平的临界电流  $I_t$ , 也就是这里的最大输入电流  $I_{i3} = 69.4 \mu A$ , 所需的  $V_p$  值为  $3.4V$ , 因为当  $V_p$  低于  $3.4V$  时, 输出为低电平. 测试结果说明, 对设定的  $I_t$ ,  $V_p$  的选取有个明确的阈值, 这一点恰好是  $M_i$  管由饱和过渡到非饱和, 同时  $M_{p1}$  管由非饱和过渡到饱和的转换点. 测量结果也说明, 可以通过调节  $V_p$ , 设定所需的临界电流  $I_t$ .

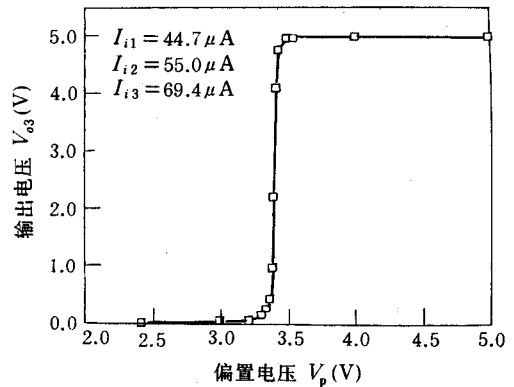


图 6  $I-V$  转换特性

实验结果说明, 该  $I-V$  转换电路很好地实现了所要求的非线性  $I-V$  转换功能. 通过调整  $V_p$  值可以调整临界电流值  $I_t$ . 此外, 将  $M_n$  管的宽长比取的大一些, 有助于设定较小的临界电流值.

## 5 总结

我们采用 P 阱 CMOS 工艺制作了一种全对称、电流型的多端 MAX 门和 MIN 门电路. 对电路的输入输出偏差和分辨精度进行了仔细研究. 实验结果表明, MAX 门的输出相对最大输入电流的偏差较小, 最大偏差为  $5\mu\text{A}$ ; MIN 门的输出相对最小输入电流的偏差略大于 MAX 门, 最大偏差约为  $13\mu\text{A}$ . 但 MAX 门和 MIN 门都有较高的分辨精度, 分辨精度都在  $5\mu\text{A}$  以内, 因此, 这种多端的电流型 MAX(MIN) 门电路特别适合于在模糊逻辑系统中应用. 此外, 我们提出并制作了一种结构简单、效果很好的非线性  $I-V$  转换电路, 可用于将以电流值方式表示的最大输出端信号转变为以数字电平表示.

## 参 考 文 献

- [1] 姜宏, “CMOS 电流型模糊逻辑电路和模糊处理器”, 清华大学博士论文(1991).
- [2] T. Yamakawa, T. Miki and F. Ueno, The design and fabrication of the current mode fuzzy logic semi-custom, Proc. 15th. ISMVL, 1985, 76-82.
- [3] T. Yamakawa and T. Miki, IEEE Trans. Computers, 1986, C-35(2): 161-167.
- [4] M. Sasaki, T. Inoue, Y. Shirai and F. Ueno, IEEE Trans. Computers, 1990, 39(6): 768-774.
- [5] 唐政, 李志坚, 电子学报, 1988, 16(2): 51-55.

## A High Resolution Symmetric Current-Mode Multiple-Input Maximum and Minimum Gates Circuit

Li Binqiao, Li Zhijian and Shi Bingxue

(Institute of Microelectronics, Qinghua University, Beijing 100084)

Received 23 June 1993, revised manuscript received 23 August 1994

**Abstract** A symmetric current-mode multiple-input maximum (MAX) and minimum (MIN) gate circuit has been fabricated in p-well CMOS process. The experimental results show that the deviation of output current to maximum input current of the MAX gate is small, the maximum deviation is  $5\mu\text{A}$ . The deviation of output current to minimum input current of the MIN gate is larger than the maximum gate, the maximum deviation is  $13\mu\text{A}$ . But both of the maximum and minimum gates have high resolution, less than  $5\mu\text{A}$ . Therefore, this MAX(MIN) gate circuit is suitable for the application in fuzzy logic systems. In addition, a nonlinear  $I-V$  converter with simple structure and pretty good characteristics has been suggested and fabricated, which can convert the current signal of the maximum output terminal into digital voltage level.

EEACC: 1256B, 1265H, 2570D