

# 定域再结晶 SOI 的透射电镜研究\*

刘安生 邵贝羚 李永洪 刘 峰

(北京有色金属研究总院 北京 100088)

张鹏飞 钱佩信

(清华大学微电子学研究所 北京 100084)

**摘要** 高频感应石墨条加热快速区熔再结晶工艺制备的无籽晶热沉积结构(Heat-Sink Structure)SOI (Silicon on Insulator)硅薄膜具有[100]取向,其缺陷被限制在厚 SiO<sub>2</sub> 层上的硅膜中,使薄的 SiO<sub>2</sub> 层上的硅膜成为无缺陷单晶区,宽度可达 50μm 以上,在缺陷聚集区观察到的缺陷主要是小角度晶界,绝大多数晶界的取向差都在 3°之内.其类型多为混合型晶界,也观察到少量的扭转型和倾斜型晶界.缺陷聚集区中的位错或位错网络的走向是各种各样的,但其位错的柏氏矢量  $\mathbf{b} = \frac{a}{2} \langle 110 \rangle$ .

**PACC:** 6855; **EEACC:** 2520C, 0520, 0590

## 1 引言

SOI 是近年来发展起来的一种新型硅膜材料,它具有绝缘的衬底,制作 CMOS 电路时,可以消除闭锁(Latch-up)效应.因为硅膜层很薄,使得辐照产生的电子-空穴对大大减少,降低了“软失效”的可能性,提高了电路的抗辐照能力.同时,薄的硅结构使得器件的 pn 结面积较小,从而减小了寄生电容的影响,提高电路的速度.利用这种材料制作器件也能增加集成度.但是,要将 SOI 材料用于 VLSI 制作,首先要求硅膜层中无缺陷,内应力小,硅膜层厚度均匀,绝缘层不漏电,然而,要使整个硅膜都没有缺陷是相当困难的.现在,通过设计各种结构的 SOI 硅材料,将缺陷限制在其它区域,而让其余部分成为无缺陷的 SOI 硅材料.这些无缺陷区可用于制作 MOS 器件的有源区,而有缺陷区则可用于制作电阻或用于连线.

到目前为止,已经有不少 SOI 硅材料工艺研究和相应的电性能的报道<sup>[1-4]</sup>.但是,研究 SOI 硅材料的微结构的报道仍不多. Tsaur<sup>[5]</sup>采用蚀坑法来观察位错的分布和密度,以及亚晶界的位置等. Thrunissen 等人<sup>[6]</sup>则使用 X-射线形貌技术和人工浸蚀技术来观察斜切的激光

\* 国家自然科学基金资助项目

刘安生 男,1937年生,教授级高级工程师,目前从事材料的微结构和微缺陷研究  
1994年3月20日收到初稿,1994年7月8日收到修改稿

区熔再结晶样品中的缺陷. Geis 等人<sup>[7]</sup>则使用了透射电子显微镜来以观察平面 Si 薄膜样品中的缺陷, 获得区熔再结晶硅膜中的亚晶界两侧晶体的取向和位错尾端的实验结果. Trimble 等人<sup>[8]</sup>采用透射电子显微镜的弱束技术观察和分析了硅基体氧化膜上生长的厚硅膜 (10—100 $\mu\text{m}$ ) 中的位错和位错环. Li Yonghong 等人<sup>[9]</sup>观察了激光区熔再结晶 SOI 样品中的孪晶缺陷, 分析了形成的原因和讨论了消除的办法. 他们使用的仍然是平面样品, Liu Ansheng 等人<sup>[10]</sup>使用了透射电镜的横断面技术, 重点研究了再结晶后的厚度调制结构 SOI 硅膜中的亚晶界、位错和孪晶的晶体学特征和性质.

本文利用透射电子显微镜的横断面技术观察和研究用低压化学气相沉积 (LPCVD) 法制备的热沉结构 SOI (Heat-Sink Structure SOI) 的硅材料的微结构和经高频石墨条加热炉快速退火后硅膜中的微缺陷.

## 2 实验

热沉结构 SOI 硅材料的断面示意图如图 1 所示. 用于实验的样品衬底均采用 2 英寸 (100) 单晶硅片, 其上的二氧化硅层由 720 $^{\circ}\text{C}$  下 LPCVD 沉积获得, 用湿法刻蚀技术将二氧化硅层刻成热沉结构. 在 620 $^{\circ}\text{C}$  下用 LPCVD 方法获得多晶硅层, 区熔再结晶样品是用高频感应石墨条区熔再结晶炉获得的, 所采用的加热器由一个双石墨条和一个石墨板组成, 在高频场中通过感应加热, 使上石墨条升至 2000 $^{\circ}\text{C}$  左右, 下石墨板升至 1200 $^{\circ}\text{C}$  左右. 实验中, 样品置于石英片托上, 由调速电机拖动, 匀速地通过上条和下板之间, 靠辐射将热量传递给样品, 实现区熔过程, 所采用的扫描速度为 11mm/s. 试样经再结晶处理后, 从样品上沿 Si 单晶基片的 [010] 和 [001] 方向切下约 1mm 宽、3mm 长的小块. 将两块小 SOI 硅膜的膜面对膜面地用环氧树脂粘接, 夹紧、固化. 用机械研磨的方法将试样中心部位厚度磨至 50 $\mu\text{m}$  左右. 再置于  $\text{Ar}^+$  离子减薄仪中, 减薄至 200kV 级透射电镜可观察的厚度, 离子减薄时加速电压为 5kV, 离子束入射角为 13 $^{\circ}$ . 使用带有双倾测角台的 JEM-2000FX 分析型透射电镜进行 SOI 硅材料的微结构、缺陷的观察和分析, 电镜的操作电压为 200kV.

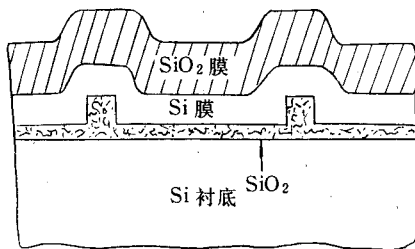


图 1 热沉结构 SOI 硅材料的断面示意图

## 3 实验结果和讨论

经 620 $^{\circ}\text{C}$ 、LPCVD 沉积获得的硅膜为多晶层, 层厚约 0.5 $\mu\text{m}$ , 热沉结构间隔 (薄氧化硅层) 宽达 50 $\mu\text{m}$  以上. 图 2 示出间隔宽度为 10 $\mu\text{m}$  的再结晶前的 SOI 的结构 (见图版 1). 图 2 (b) 是图 2 (a) 的局部放大象. 从图可见, 硅膜为明显的柱状生长层, 电子衍射 (如图 2 (b) 中的插图所示) 分析表明, 柱状晶有明显的织构, 沿热沉结构的宽度方向为 [110], 并且, 衍射图上有明显的倒易棒, 说明沉积的晶柱是由垂直于 [110] 方向的晶片堆垛而成. 它们是沿近似

[111]或[112]的方向向上生长的。

多晶硅膜经再结晶处理后,形成的 SOI 硅材料如图 3 所示(见图版 I)。再结晶硅膜厚约  $0.5\mu\text{m}$ ,厚  $\text{SiO}_2$  层的厚度约为  $0.93\mu\text{m}$ ,薄  $\text{SiO}_2$  层的厚度约为  $0.11\mu\text{m}$ 。在薄  $\text{SiO}_2$  层上形成了无缺陷单晶硅膜,无缺陷区宽度可达  $50\mu\text{m}$  以上。缺陷集中在厚  $\text{SiO}_2$  层上的硅膜中(见图 4),多晶硅膜是在非晶态的  $\text{SiO}_2$  层上生长的,多晶硅膜与单晶硅衬底无直接接触。但经区熔再结晶处理后,硅膜法线的方向为[100](见图 3 中的电子衍射花样),恰好与单晶硅衬底的取向一致。虽然,这不是外延生长。但是,由于硅的(100)面的表面能最低,即使无籽晶再结晶自由生长,也能获得[100]取向的硅膜,一般来说,区熔再结晶时,试样移动的方向,即扫描方向,是硅薄膜的[010]方向。在我们的实验中,硅薄膜的[010]方向与单晶硅片衬底的[010]方向仅差约  $5^\circ$ 。

在热沉结构的 SOI 硅材料中,观察到几种微缺陷,最常见的缺陷是小角度晶界,如图 4 所示(见图版 II)。我们对图 4 所示的再结晶硅膜的不同位置 AA', BB', CC' 处分别做电子衍射分析。分析时,使试样在 X、Y 方向倾斜至  $\pm 30^\circ$ ,在不同倾斜条件下,成对拍摄电子衍射图,对这些电子衍射花样和其中的菊池线分析表明,亚晶界 AA', BB' 的取向差均小于  $1^\circ$ ;晶界 CC' 的取向差较大,为  $5^\circ$ ,图 4 中列出一组典型的电子衍射图。采用常规的双晶取向的测定方法<sup>[11]</sup>,对 CC' 在不同取向下的电子衍射花样的分析表明,晶粒 C' 相对于晶粒 C 的倾转轴垂直于晶界,晶界为扭转晶界,大量的实验表明,再结晶硅膜中,大多数小角晶界的取向差都在  $3^\circ$  之内,为混合型晶界,只有少量的为纯扭转型或纯倾斜型晶界,但也有个别的晶界取向差大于  $5^\circ$ ,其晶界类型为混合型晶界,观察表明,许多晶界的法线都近似平行于再结晶硅膜的膜面。

再结晶硅膜中的缺陷,除最常出现的小角晶界外,还有位错和组成亚晶界的位错网络,如图 5 所示(见图版 II)。采用衍衬分析技术对其柏氏矢量进行分析,其柏氏矢量  $\mathbf{b} = \frac{\mathbf{a}}{2} \langle 110 \rangle$ ,位错所在的面为 {111} 面。这与大块单晶硅中位错的性质一样。

所观察到的小角晶界,位错和位错网络等缺陷都集中在厚  $\text{SiO}_2$  膜上的硅膜区域。当 SOI 试样通过上部石墨加热条和下部石墨板组成的加热区时,硅膜熔化后也以同样方向固化,生长成单晶膜。但是,硅膜是高纯的,它在一种过冷状态下以自成核的方式快速生长。SOI 硅膜的区熔再结晶过程可以用小面生长模型来描述,即熔融硅在固化过程中其固液界面是不平整的,呈观锯齿状分布。由于  $\langle 010 \rangle$  晶向生长快,而  $\langle 111 \rangle$  晶向生长速率最慢,并用 {111} 晶面界面能低,各 {111} 和小晶面构成锯齿状的固液界面,而在固相凹点处由于生长竞争和成核的不一致性,可能形成不完全匹配的晶格,从而产生小角晶界和位错。利用这一原理,设计了各种缺陷定域化结构的 SOI 硅材料,热沉结构就是其中的一种,它是在多晶硅薄膜与硅基片之间的隔离氧化层采用薄厚相间长条状的周期性规则排列的二氧化硅薄膜。再结晶过程中熔融硅膜一方面通过表面的二氧化硅覆盖层的辐射散热,更主要的是通过下层二氧化硅隔离层向硅基片传热而降温。较薄的隔离层热阻小,传导热流大,使其上方的熔融硅膜降温快,呈现较低温度而先固化结晶;较厚隔离层热阻大,传导热流小,从而使其上方硅膜因温度较高而固化较晚。这样,就将固液界面的固相凹点限制在厚  $\text{SiO}_2$  上方,而固相凸点定域在薄  $\text{SiO}_2$  上方,从而得到规则可控的固化前沿,并将各种晶体缺陷有效地限制在厚

SiO<sub>2</sub> 隔离层上方,保证了在薄 SiO<sub>2</sub> 上方得到无缺陷 SOI 硅薄膜.

热沉的作用主要要求薄 SiO<sub>2</sub> 层足够薄,使得散热有明显差别.一般来说,厚 SiO<sub>2</sub> 层愈厚,薄 SiO<sub>2</sub> 层愈薄,散热差别愈明显,缺陷的定域化效果将愈好.

实验中还观察到在 SiO<sub>2</sub> 层的表面有凸出的小点.在这些小点附近的硅膜中存在应力场衬度,说明小凸点导致硅膜中应力场的产生.

另外,在硅单晶片衬底中的 SiO<sub>2</sub> 层一侧也观察到少量的位错,如图 6 所示(见图版 II),但在对应的邻近的硅薄膜中却未观察到任何缺陷,说明非晶态 SiO<sub>2</sub> 层对缺陷起到良好的隔离作用.

## 4 结论

1. 石墨条加热快速区熔再结晶工艺能将热沉结构 SOI 材料的缺陷区限制在厚 SiO<sub>2</sub> 层上的硅膜中,使薄 SiO<sub>2</sub> 层上的硅薄膜成为无缺陷区,无缺陷单晶区的宽度可达 50 $\mu$ m 以上.经区熔无籽晶再结晶处理后,能获得[100]取向的硅膜.区熔的扫描方向沿长条方向时,长条方向基本沿[010]方向,硅膜的厚度比较均匀,在本实验的情况中,硅膜厚度为 0.5 $\mu$ m.

2. 在缺陷聚集区观察到的缺陷主要是小角度晶界,绝大多数晶界的取向差都在 3°之内,并且多为混合型晶界,也观察到少量的扭转型和倾斜型晶界,个别晶界取向差超过 5°.

3. 在缺陷聚集区中也观察到位错或位错网络,位错的走向是不同的,但其柏氏矢量与大块单晶硅中的一样,为  $b = \frac{a}{2} \langle 110 \rangle$ . 硅单晶片衬底中也存在少量位错.由于非晶态 SiO<sub>2</sub> 层的隔离,未见对其附近的再结晶硅膜有任何影响.

4. 在非晶态 SiO<sub>2</sub> 层表面上,有个别地方有小的凸起,它将引起附近再结晶硅膜产生应力场.

## 参 考 文 献

- [1] B. Dunne, S. D. Flanagan, L. Hobbs, *et al.*, *Microelectronic Engineering*, 1988, **8**: 235—253.
- [2] H. Yamamoto *et al.*, *Silicon-on-Insulator: Its Technology and Applications*, Tokyo, KTK Scientific Publisher, 1985, 187—199.
- [3] M. Kimura, K. Egami, M. Kanamori *et al.*, *Appl. Phys. Lett.*, 1983, **43**: 263—265.
- [4] John C. C. Fan, B. Y. Teaur and M. W. Geis, *J. Cryst. Growth*, 1983, **63**: (3): 453—483.
- [5] B. Y. Tsaor, *Silicon-on-Insulator: Its Technology and Applications*, Tokyo, KTK Scientific Publisher, 1985, 101—128.
- [6] M. T. J. Theunissen, H. Baumgart, J. Haisma *et al.*, *Jpn. J. Appl. Phys.*, 1988, **27**(10): L1938—1941.
- [7] M. W. Geis, Henry I. Smith, and C. K. Chen, *J. Appl. Phys.*, 1986, **60**(3): 1152—1160.
- [8] L. E. Trimble, G. K. Celler, D. G. Schimmel *et al.*, *J. Mater. Res.*, **3**(3): 514—520.
- [9] Li Yonghong and Yuan Jianming, *Proc. ICSICT'92, Beijing*, Publishing House of Electronics Industry, 1992, 53—55.
- [10] Liu Ansheng, Shao Beiling and Yuan Jianming, *Rare Metals*, 1992, **11**(2): 92—97.
- [11] 郭可信, 叶恒强, 吴玉琨著, 电子衍射图在晶体学中的应用, 北京: 科学出版社, 1983, 357—360.

## TEM Study on Localized Recrystallization SOI

Liu Ansheng, Shao Beiling, Li Yonghong, Liu Zheng

(General Research Institute for Non-ferrous Metals, Beijing 100088)

Zhang Pengfei and Qian Peixin

(Institute of Microelectronics, Qinghua University, Beijing 100084)

Received 20 March 1994, revised manuscript received 8 July 1994

**Abstract** Transmission electron microscope (TEM) analyses show that silicon film of heat-sink structure SOI (silicon on insulator) prepared by unseeded rapid zone-melt-recrystallisation (RZMR) process with a RF-induced graphite strip heater system, has its normal in (100) orientation. The process used in this study can effectively confine the defects in the predetermined Si strips lying on the thicker parts of the SiO<sub>2</sub> layer, and makes the other Si strips on the thinner parts of SiO<sub>2</sub> layer defect-free in a width of more than 50 μm. The most commonly observed defects in the defect entrainment regions are subgrain boundaries (SGBs). The angular discontinuity in the crystallographic orientation at SGB is in an extent less than three degrees. Both pure tilt and twist SGBs may exist in the RZMR Si film, but the most SGBs observed in the experiment are of the mixed type. The dislocations and dislocation networks in defect entrainment regions run in various directions, and the Burgers vector of these dislocations is  $\mathbf{b} = \mathbf{a}/2\langle 110 \rangle$ .

**PACC:** 6855; **EEACC:** 2520C, 0520, 0590

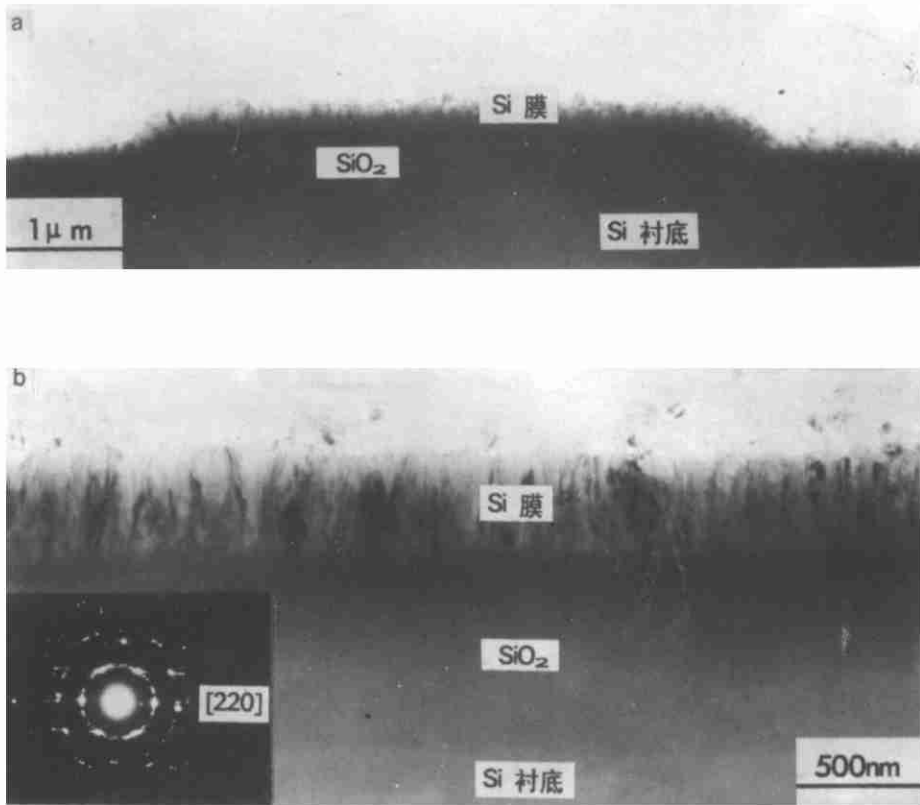


图 2 (a) 再结晶前 SOI 硅材料的显微像  
(b)图 2(a)的局部放大像及沉积硅层的电子衍射花样



图 3 区熔再结晶处理后的热沉结构 SOI 硅材料，  
本图所示的无缺陷区(中间部分)的宽度为 10μm

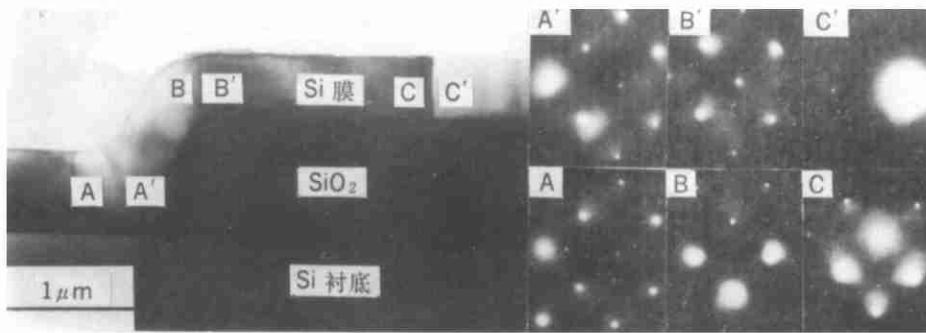


图4 再结晶硅膜中的小角晶界和膜中各区域的电子衍射花样，  
在缺陷聚集区中，CC'晶界的取向差为5度

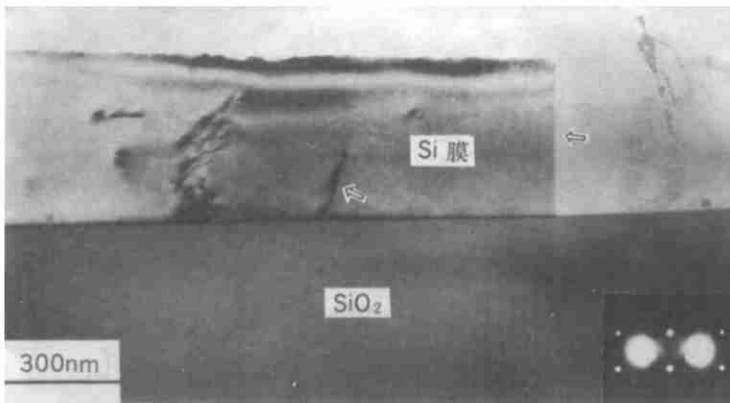


图5 再结晶硅膜中的位错和晶界

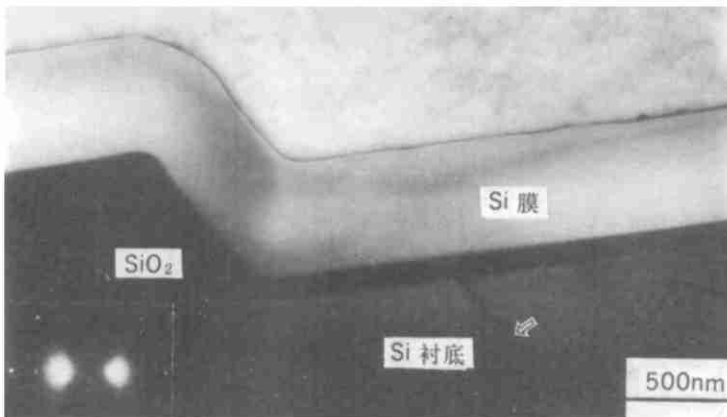


图6 硅单晶衬底与二氧化硅层界面附近的位错