

SiO₂/SiC 界面对 4H-SiC n-MOSFET 反型沟道电子迁移率的影响*

徐静平¹ 吴海平¹ 黎沛涛² 韩 弼¹

(1 华中科技大学电子科学与技术系, 武汉 430074)

(2 香港大学电机电子工程系, 香港)

摘要: 提出了一种基于器件物理的 4H-SiC n-MOSFET 反型沟道电子迁移率模型. 该模型包括了界面态、晶格、杂质以及表面粗糙等散射机制的影响, 其中界面态散射机制考虑了载流子的屏蔽效应. 利用此模型, 研究了界面态、表面粗糙度等因素对迁移率的影响, 模拟结果表明界面态和表面粗糙度是影响沟道电子迁移率的主要因素. 其中, 界面态密度决定了沟道电子迁移率的最大值, 而表面粗糙散射则制约着高场下的电子迁移率. 该模型能较好地应用于器件模拟.

关键词: SiC; n-MOSFET; SiO₂/SiC 界面; 迁移率

EEACC: 2530N; 2560B; 2560R

中图分类号: TN 304. 2⁺ 4

文献标识码: A

文章编号: 0253-4177(2004)02-0200-06

1 引言

SiC 是目前最受关注的宽禁带半导体材料, 它具有优异的物理性质和电学特性, 特别适用于制造高温、高频、大功率、光电子及抗辐射器件. SiC 同其它化合物半导体相比最大的优势就是能像 Si 一样热生长氧化物, 形成 SiO₂, 这就使得制造以 SiC 为基的 MOSFET 成为可能. 但是目前通过标准热氧化工艺制作的 SiC n-MOSFET 的反型沟道电子迁移率与其体迁移率比起来相差甚远. 大量实验结果表明, 迁移率过低的主要原因在于 SiO₂/SiC 界面态密度较高^[1,2]. 近年来, 由于 SiC 氧化工艺的不断改进, SiO₂/SiC 界面质量得到改善^[3-5], SiC MOSFET 反型沟道电子迁移率亦随之提高^[2,6,7]. 国内也有研究者对 SiC MOS 器件的电特性进行了理论和实验研究^[8,9]. 然而, 关于 SiC MOS 器件模型特别是 SiC MOSFET 反型沟道电子迁移率模型方面的研究还

不多见. 有人虽使用 Monte Carlo 的方法对 SiC MOSFET 反型沟道电子的散射机制进行了研究^[10-13], 但 Monte Carlo 方法的局限性在于不能用于实际电路模拟. 为了更好地理解反型沟道电子的输运机制及所涉及的物理机理, 并应用于实际电路模拟, 本文提出了一种基于器件物理的半经验 4H-SiC n-MOSFET 反型沟道电子迁移率模型, 着重考虑了 SiC/SiO₂ 界面对迁移率的影响, 模拟结果与实验数据符合良好.

2 迁移率模型

SiC n-MOSFET 反型沟道电子主要散射机制包括界面态电荷的库仑散射、体晶格散射、离化杂质的库仑散射、表面粗糙散射以及表面声子散射^[14], 分别用 μ_{it} , μ_L , μ_i , μ_{sr} 和 μ_{sph} 来表示. 根据 Mathiessen 定理, 反型沟道电子迁移率可表示为:

$$\frac{1}{\mu_{inv}} = \frac{1}{\mu_{it}} + \frac{1}{\mu_L} + \frac{1}{\mu_i} + \frac{1}{\mu_{sr}} + \frac{1}{\mu_{sph}} \quad (1)$$

* 国家自然科学基金资助项目(批准号: 60176030)

徐静平 男, 1958 年出生, 教授, 博士生导师, 从事先进的 Si 及 SiC MOS 器件界面物理及可靠性的研究.

吴海平 男, 1979 年出生, 硕士研究生, 目前从事高迁移率 SiC MOSFET 研究.

2003-02-20 收到, 2003-05-30 定稿

上式各项与 Si n-MOSFET 的迁移率有着——对应的关系,因此,可借鉴 Si n-MOSFET 的结果,同时考虑 4H-SiC 不同的材料和物理特性,从而建立适用于 4H-SiC n-MOSFET 反型沟道电子迁移率的器件物理模型。

2.1 界面态散射迁移率

对于 4H-SiC n-MOSFET 来说,主要是禁带上半部分的类受主界面态对器件的性能产生影响.为了对其影响进行定量分析,假设禁带上半部分的界面态密度能量分布函数如下式所描述^[15]:

$$D_{it}(E_T) = D_i + D_c e^{-(E_c - E_T)/\zeta} \quad (2)$$

式中 D_i 和 D_c 分别为禁带中央和导带底的界面态密度; E_c 和 E_T 分别为导带底和界面陷阱能量; ζ 为带尾衰减能量.由此可得界面陷阱电荷密度为:

$$\begin{aligned} Q_{it} &= -qN_{it} = -q \int_{E_i}^{E_c} D_{it}(E_T) dE_T \\ &= -q [qD_i(\mathcal{Q} - \mathcal{Q}) + \mathcal{D}_c e^{(E_c - E_c)/\zeta} (e^{q(\mathcal{Q} - \mathcal{Q})/\zeta} - 1)] \end{aligned} \quad (3)$$

其中 N_{it} 为界面陷阱面密度.界面态对 SiC MOSFET 性能的影响主要表现在两方面:

(1) 阈值电压增大,相同工作电压下沟道载流子密度减小,器件的跨导随之降低.

在不考虑界面态和固定电荷的影响时,计算理想阈值电压公式为:

$$V_{thideal} = V_{FB} + 2\mathcal{Q} + \frac{1}{C_{ox}} \sqrt{2\epsilon_0 \epsilon_{SiC} q N_b (2\mathcal{Q})} \quad (4)$$

式中 V_{FB} 为平带电压; C_{ox} 为栅氧化层电容; N_b 为衬底掺杂浓度; \mathcal{Q} 为费米势.

$$\mathcal{Q} = \frac{kT}{q} \ln \frac{p}{n_i} \quad (5)$$

其中 p 为衬底自由空穴浓度; n_i 为本征载流子浓度.界面陷阱电荷和固定电荷对阈值电压的影响可以表示为:

$$\Delta V_{th} = -\frac{Q_{it} + Q_f}{C_{ox}} \quad (6)$$

因此,若考虑界面态和固定电荷的影响,则阈值电压应表示为:

$$V_{th} = V_{thideal} + \Delta V_{th} = V_{thideal} - \frac{Q_{it} + Q_f}{C_{ox}} \quad (7)$$

(2) 电子占据类受主界面态(界面态充电),成为库仑散射中心,使沟道电子迁移率降低.

根据文献[16],界面态散射迁移率可写为:

$$\mu_{it} = \frac{\mu_0}{N_{it}\alpha} \quad (8)$$

式中 μ_0 定义为不考虑自由电子的屏蔽效应时每单位面积每库仑散射中心的迁移率; N_{it} 可以从(3)式求出;系数 α 表示反型层电子在界面处出现的几率,它同 SiC 的晶型及晶面有关^[17].由于未屏蔽的库仑迁移率与载流子的平均能量成正比^[16],所以 μ_0 可以表示为:

$$\mu_0 = AkT \quad (9)$$

式中 A 为实验拟合参数.

在 4H-SiC n-MOSFET 的工作区间,反型电子浓度达到 $10^{11} \sim 10^{12} \text{ cm}^{-2}$.此时,库仑散射中心的库仑势将受到载流子的屏蔽而显著降低,这种屏蔽效应使得界面态的库仑散射迁移率随着反型电子浓度的升高而增加.在研究屏蔽效应时,文献[16]主要从理论上考虑载流子屏蔽库仑散射时 Si 介电常数的变化,从而得出屏蔽效应的表达式.而我们将其应用于 4H-SiC n-MOSFET 时,模拟结果与实验曲线不能很好地符合.事实上,根据文献[2, 6, 7]的实验结果,在反型电子密度 N_i 较低时,迁移率与 N_i 成正比;在 N_i 高于某一值后,迁移率受 N_i 的影响呈指数衰减.据此我们采用下面修正的屏蔽模型来表示考虑屏蔽效应时界面态散射迁移率:

$$\mu_{it} = \frac{AkT}{N_{it}\alpha} \left[1 - \exp\left(-\frac{N_i^2}{\beta}\right) \right] \quad (10)$$

式中 β 为实验拟合参数.在实际应用时,为了模拟方便,(10)式可简化为:

$$\mu_{it} = \frac{B}{N_{it}} \left[1 - \exp\left(-\frac{N_i^2}{\beta}\right) \right] \quad (11)$$

B 定义为:

$$B = \frac{AkT}{\alpha} \quad (12)$$

它可以通过实验拟合得到.

2.2 体晶格和离化杂质散射迁移率

体晶格和离化杂质散射机制同时存在于体内和反型沟道,对于 SiC MOSFET,其体迁移率为:

$$\frac{1}{\mu_b} = \frac{1}{\mu_L} + \frac{1}{\mu_i} \quad (13)$$

根据经验表达式, μ_b 也可写成^[17, 18]:

$$\mu_b = \mu_{min} + \frac{\mu_{max} - \mu_{min}}{1 + \left(\frac{N_b}{N_{red}}\right)^y} \quad (14)$$

式中 μ_{min} 是离化杂质为主要散射机制时重掺杂

SiC 中的电子迁移率; μ_{\max} 是晶格散射为主要散射机制时本征 SiC 中的电子迁移率; N_b 为衬底掺杂浓度; N_{ref} 是迁移率为 μ_{\max} 和 μ_{\min} 的平均值时的衬底掺杂浓度; γ 为表征迁移率随掺杂浓度从 μ_{\max} 变化到 μ_{\min} 的快慢程度.

在室温 (300K) 时, 对于 4H 和 6H SiC, 以上各参数的取值如表 1 所示^[18]:

表 1 SiC 体迁移率模型参数

Table 1 Parameters for SiC bulk-mobility model

SiC 晶型	$\mu_{\max}/$ ($\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$)	$\mu_{\min}/$ ($\text{cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$)	N_{ref} / cm^{-3}	γ
4H	950	40	2×10^{17}	0.76
6H	420	30	6×10^{17}	0.8

2.3 表面粗糙散射迁移率

对于 Si MOSFET 来说, 表面粗糙散射对迁移率的影响强烈依赖于反型沟道有效垂直电场^[17, 19]:

$$\mu_{\text{sr}} \propto \frac{1}{(\Delta L)^2} \times \frac{1}{E_{\text{eff}}^2} \quad (15)$$

其中 Δ 为表面起伏的平均值; L 为表面粗糙度的相关长度; E_{eff} 为反型沟道有效垂直电场^[16, 17, 19]:

$$E_{\text{eff}} = \frac{1}{\epsilon_0 \epsilon_{\text{SiC}}} (Q_d + 0.5Q_s) \quad (16)$$

Q_d 和 Q_s 分别为耗尽层电荷和反型层可动电荷密度的绝对值. 在 SiC MOSFET 中也存在类似的依赖关系^[20], 因此可将 Si MOSFET 的经验结果直接应用于 4H-SiC n-MOSFET, 则有:

$$\mu_{\text{sr}} = \frac{\delta}{E_{\text{eff}}^2} \quad (17)$$

δ 与 SiO_2/SiC 界面的粗糙程度有关, 可以通过实验拟合得到. 由于 4H-SiC MOSFET 界面陷阱电荷和固定电荷密度较大, 其数量级接近反型层可动电荷, 因此, Q_s 应表示为三者之和的绝对值. 相应地, E_{eff} 修正为:

$$E_{\text{eff}} = \frac{1}{\epsilon_0 \epsilon_{\text{SiC}}} (Q_d + 0.5|Q_i + Q_{it} + Q_f|) \quad (18)$$

2.4 表面声子散射迁移率

对 4H-SiC MOSFET 来说, 表面声子散射影响反型沟道电子迁移率的机制目前尚不十分清楚, 故本模型暂未考虑其影响. 下面将看到, 这样处理并未对室温下的模拟结果带来太大影响.

综上所述, 4H-SiC n-MOSFET 反型沟道电子迁移率的模型可以表示为:

$$\frac{1}{\mu_{\text{inv}}} = \frac{1}{\mu_{\text{it}}} + \frac{1}{\mu_b} + \frac{1}{\mu_{\text{sr}}} = \left[\frac{B}{N_{\text{it}}} \left(1 - \exp\left(-\frac{N_{\text{it}}^2}{\beta}\right) \right) \right]^{-1} + \left[\mu_{\min} + \frac{\mu_{\max} - \mu_{\min}}{1 + \left(\frac{N}{N_{\text{ref}}}\right)^\gamma} \right]^{-1} + \left[\frac{\delta}{E_{\text{eff}}^2} \right]^{-1} \quad (19)$$

3 模拟结果及分析

利用上面所建立的 4H-SiC n-MOSFET 反型沟道电子迁移率模型以及 Matlab 软件中的 Curve Fitting Toolbox, 以 Si MOSFET 载流子迁移率模型中相应参数作参考, 通过与文献 [2] 中的实验结果进行比较, 确定了各拟合参数 (见表 2), 并模拟出室温下迁移率与栅电压的关系如图 1 所示.

表 2 模型拟合参数

Table 2 Fitting parameters for the model

$B/(\text{V}^{-1} \cdot \text{s}^{-1})$	β/cm^{-4}	$\delta/(\text{V} \cdot \text{s}^{-1})$
4×10^{12}	0.9×10^{20}	7.3×10^{13}

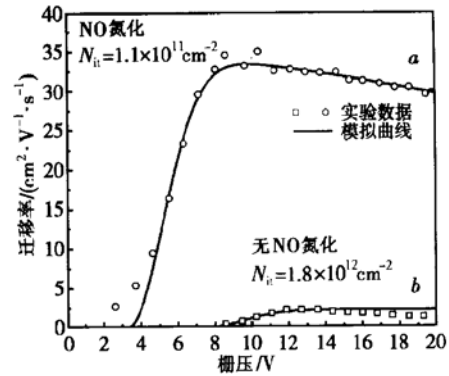


图 1 迁移率与栅电压的关系

Fig. 1 Mobility as a function of gate voltage

从图 1 可以看出, 模拟结果与实验曲线符合较好, 表明上述模型考虑是合理的.

为了分析 (19) 式中各散射机制影响迁移率的程度, 图 2 分别给出了在不考虑 μ_{it} , μ_b 和 μ_{sr} 时迁移率的模拟结果与完整模型模拟结果的比较. 可以发现, 若不考虑界面态散射机制的影响, 则所得迁移率与实际值相差很远 (见图 2(a)). 这表明当栅压较低时, 反型层电子迁移率主要决定于 μ_{it} ; 随着栅压逐渐增大, 表面反型电子浓度增大, 其屏蔽效应使得 μ_{it} 逐渐升高, 反型层电子迁移率随之增加. 另一方面, 沟道有效垂直电场也随着栅压的升高而逐渐增大, 当其达到某一临界值时, 使得 μ_{sr} 急剧减小, 对反

型层电子迁移率的影响加强,此时如果不考虑表面粗糙散射的影响,则模拟结果出现较大误差(如图 2(b)所示).从以上分析,可以得出:

(1) 界面陷阱电荷的库仑散射是影响沟道迁移率的主要因素,它决定了沟道迁移率的最大值;

(2) 当栅压(有效垂直电场)超过某一临界值时,表面粗糙散射的影响增大,成为高场下制约迁移率的主要因素;

(3) 体晶格和离化杂质散射对沟道迁移率的影响相对较小(如图 2(b)),但也不可忽略.

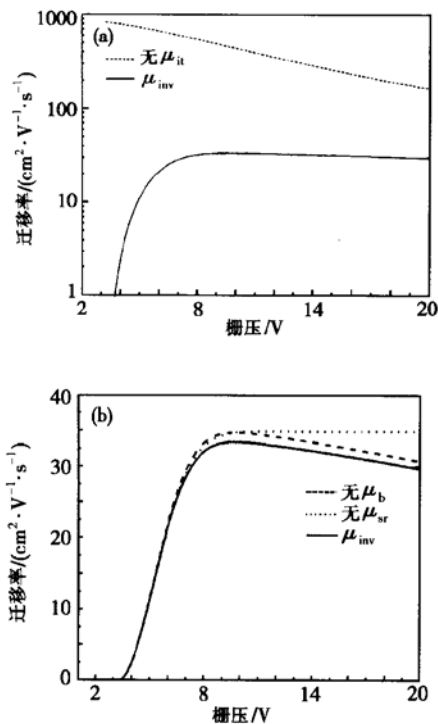


图 2 界面态(a)以及表面粗糙和体内散射(b)对迁移率的影响

Fig. 2 Effects of interface states (a) and surface roughness and bulk scatterings (b) on mobility

作为一个实例,利用(2)式,计算出(0001)面 4H-SiC n-MOSFET 的界面态能量分布如图 3(a)所示(取 $D_c = 3 \times 10^{11} \text{ cm}^{-2} \cdot \text{eV}^{-1}$, $D_i = 1 \times 10^{10} \text{ cm}^{-2} \cdot \text{eV}^{-1}$, $\zeta = 0.15 \text{ eV}$),再由(3)式求出强反型时 $N_{it} = 3.0 \times 10^{10} \text{ cm}^{-2}$.对于此界面陷阱面密度,利用上述迁移率模型,模拟出沟道电子迁移率如图 3(b)所示,最大值达 $103 \text{ cm}^2 / (\text{V} \cdot \text{s})$.这表明,为了获得高的 4H-SiC n-MOSFET 反型沟道电子迁移率,必须减小 SiC/SiO₂ 界面陷阱面密度至 10^{11} cm^{-2} 以下.

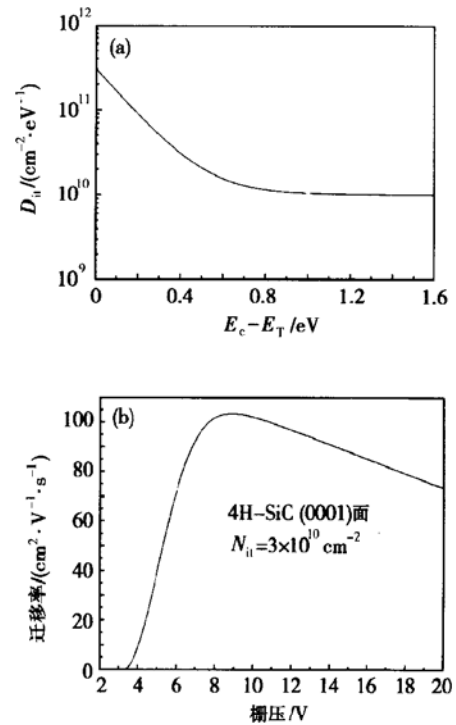


图 3 界面态分布(a)及迁移率随栅压的变化($N_{it} = 3.0 \times 10^{10} \text{ cm}^{-2}$) (b)

Fig. 3 Interface-state distribution (a) and mobility as a function of gate voltage (b) ($N_{it} = 3.0 \times 10^{10} \text{ cm}^{-2}$)

4 总结

本文在器件物理的基础上提出了一种半经验的 4H-SiC n-MOSFET 反型沟道电子迁移率模型.该模型考虑了界面态、晶格、杂质以及界面粗糙等散射机制对沟道迁移率的影响,并考虑了反型电子的屏蔽效应.模拟结果与实验数据符合得较好.通过分析各散射机制对迁移率影响的程度,表明了界面态是影响沟道电子迁移率的主要因素,它决定了沟道电子迁移率的最大值;另一方面,在高场下,表面粗糙散射的影响增大,逐渐成为限制沟道迁移率的主要因素.因此,降低 SiC MOSFET 界面态密度,改善 SiO₂/SiC 界面平整度是提高 SiC MOSFET 反型沟道迁移率的有效途径.

参考文献

- [1] Brown D M, Ghezzi M, Kretchmer J, et al. SiC MOS interface characteristics. IEEE Trans Electron Devices, 1994, 41(4): 618

- [2] Chung G Y, Williams J R, Tin C C, et al. Interface state density and channel mobility for 4H-SiC MOSFETs with nitrogen passivation. *Appl Surf Sci*, 2001, 184: 399
- [3] Xu J P, Lai P T, Chan C L, et al. Improved performance and reliability of N₂O-grown oxynitride on 6H-SiC. *IEEE Electron Device Lett*, 2000, 21(6): 298
- [4] Lai P T, Xu J P. Effects of wet N₂O oxidation on interface properties of 6H-SiC MOS capacitors. *IEEE Electron Device Lett*, 2002, 23(7): 410
- [5] Chakraborty S, Lai P T, Kwok P C K. MOS characteristics of NO-grown oxynitrides on n-type 6H-SiC. *Microelectronics Reliability*, 2002, 42: 455
- [6] Senzaki J, Kojima K, Harada S, et al. Excellent effects of hydrogen postoxidation annealing on inversion channel mobility of 4H-SiC MOSFET fabricated on (11 $\bar{2}$ 0) face. *IEEE Electron Device Lett*, 2002, 23(1): 13
- [7] Kosugi R, Suzuki S, Okamoto M, et al. Strong dependence of the inversion mobility of 4H and 6H SiC (0001) MOSFETs on the water content in pyrogenic re-oxidation annealing. *IEEE Electron Device Lett*, 2002, 23(3): 136
- [8] Wang Shurui, Liu Zhongli, Liang Guirong, et al. Electrical characterization of n-type 6H-SiC MOS capacitors. *Chinese Journal of Semiconductors*, 2001, 22(6): 755 (in Chinese) [王殊睿, 刘忠立, 梁桂荣, 等. N型6H-SiC MOS电容的电学特性. *半导体学报*, 2001, 22(6): 755]
- [9] Gao Jinxia, Zhang Yimen, Zhang Yuming, et al. Effect of surface state and S/D resistance on characteristics of 6H-SiC PMOSFET. *Chinese Journal of Semiconductors*, 2002, 23(4): 408 (in Chinese) [郜锦侠, 张义门, 张玉明, 等. 表面态密度分布和漏源电阻对6H-SiC PMOS器件特性的影响. *半导体学报*, 2002, 23(4): 408]
- [10] Ueno K, Seki Y. Investigation of the inversion layer electron mobility in α -SiC. *Appl Phys Lett*, 1997, 70(5): 625
- [11] Joshi R P. Simulations of quantized inversion layer electron transport in 6H-silicon carbide metal oxide semiconductor structures. *Appl Phys Lett*, 1998, 72(17): 2156
- [12] Mickevicius R, Zhao J H. Monte Carlo study of electron transport in SiC. *J Appl Phys*, 1998, 83(6): 3161
- [13] Bertilsson K, Dubaric E, Nilsson H E, et al. Monte Carlo simulation of vertical MESFETs in 2H, 4H and 6H-SiC. *Diamond and Related Materials*, 2001, 10: 1283
- [14] Powell S K, Goldsman N, Scozzie C J, et al. Self-consistent surface mobility and interface charge modeling in conjunction with experiment of 6H-SiC MOSFETs. *Semiconductor Device Research Symposium*, 2001: 572
- [15] Vathulya V R, White M H. Characterization of inversion and accumulation layer electron transport in 4H and 6H-SiC MOSFETs on implanted p-type regions. *IEEE Trans Electron Devices*, 2000, 47(11): 2018
- [16] Villa S, Lacaita A L, Perron L M, et al. A physically-based model of effective mobility in heavily-doped n-MOSFET's. *IEEE Trans Electron Devices*, 1998, 45(1): 110
- [17] Arora N. MOSFET models for VLSI circuit simulation-theory and practice. New York: Spinger-Verlag Wien, 1993
- [18] Roschke M, Schwierz F. Electron mobility models for 4H, 6H, and 3C SiC. *IEEE Trans Electron Devices*, 2001, 48(7): 1442
- [19] Lee K, Choi J, Sim S, et al. Physical understanding of low-field carrier mobility in silicon MOSFET inversion layer. *IEEE Trans Electron Devices*, 1991, 38(8): 1905
- [20] Lipkin L A, Palmour J W. Improved oxidation procedures for reduced SiO₂/SiC defects. *J Electron Mater*, 1996, 25(5): 909

Effect of SiO₂/SiC Interface on Inversion Channel Electron Mobility of 4H-SiC n-MOSFET*

Xu Jingping¹, Wu Haiping¹, P T Lai² and Han Bi¹

(1 Department of Electronic Science & Technology, Huazhong University of Science and Technology, Wuhan 430074, China)

(2 Department of Electrical and Electronic Engineering, The University of Hong Kong, Hong Kong, China)

Abstract: A model for inversion channel electron mobility of 4H-SiC n-MOSFET is proposed based on device physics of semiconductor. Effect of interface states, lattice, ionized impurities, and surface roughness scatterings on the mobility is considered in this model, where the interface-state scattering mechanism includes electrically-shielded effect of carriers. Influence of some factors, such as interface states, surface roughness and so on, on the mobility is investigated using the model. Simulated results indicate that the interface states and the surface roughness are major influence on inversion channel electrons mobility, in which the maximum mobility depends on the interface-state density, and surface-roughness scattering limits the electron mobility under high field. The model can be well used for device simulation.

Key words: SiC; n-MOSFET; SiO₂/SiC interface; mobility

EEACC: 2530N; 2560B; 2560R

Article ID: 0253-4177(2004)02-0200-06

* Project supported by National Natural Science Foundation of China(No. 60176030)

Xu Jingping male, was born in 1958, professor. His research and teaching have focused on interfacial physics and reliability of advanced Si and SiC MOS devices.

Wu Haiping male, was born in 1979, master candidate. His research work involves SiC MOSFET with high mobility.

Received 20 February 2003, revised manuscript received 30 May 2003

©2004 The Chinese Institute of Electronics