

DMOS 阈值电压二维模型*

李泽宏 张 波 李肇基 方 健 杨 舰

(电子科技大学微电子研究所, 成都 610054)

摘要: 提出了 DMOS 器件的二维阈值电压模型, 分析了耗尽层宽度的变化, 并得到了模型的数学表达式。模型的解析解与实验结果和二维仿真器 MEDICI 的数值解相吻合。给出了沟道表面扩散浓度在 $2.0 \times 10^{16} \sim 10.0 \times 10^{16} \text{ cm}^{-3}$ 范围内 DMOS 器件的阈值电压简明计算式。该模型的提出解决了以往所用的 DMOS 阈值电压模型计算很不准确的问题。

关键词: double-diffusion MOSFET; 阈值电压; 二维阈值电压模型

PACC: 7340Q

中图分类号: TN386.1

文献标识码: A

文章编号: 0253-4177(2004)06-0715-05

1 引言

迄今, 阈值电压的研究集中在普通和小尺寸 MOS 器件上。学者们提出了沟道杂质分布不均匀离子注入型阈值电压模型^[1~5]、考虑短沟效应的 3D 模型^[6] 和电荷共享模型^[7,8] 等。DMOS 器件是功率 MOS 器件的重要组成部分。DMOS 器件基本都为非均匀掺杂沟道^[9,10], 其阈值电压计算是一个复杂的二维问题。通过假设: (1) n⁺ 源区与沟道短接; (2) 不考虑沟道杂质横向和纵向的变化, 计算简化为一维问题, 得到其阈值电压为^[11~13]:

$$V_{th} = V_{FB} + 2\Phi_F + 2 \frac{(qN_{a,max}\epsilon_{Si}\Phi_F)^{\frac{1}{2}}}{C_{ox}} \quad (1)$$

式中 $N_{a,max}$ 为沟道表面最大杂质浓度; C_{ox} 为单位面积氧化层电容; V_{FB} 为平带电压。迄今, 此类器件阈值电压估算都借助公式(1)。由于 DMOS 器件沟道下最大杂质浓度点不在 Si/SiO₂ 界面, 且杂质在沟道中二维分布不均匀所引起的场分布不均匀对阈值电压的影响非常大^[14], 所以采用公式(1)计算阈值电压, 就很不准确。

本文首先给出 DMOS 二维阈值电压模型, 然后推导 DMOS 器件沟道下耗尽层宽度沿 x 方向的变

化, 沟道两端源结和准漏结 D' (漂移区和沟道区形成的结) 的冶金结位置以及源结和准漏结耗尽层宽度的大小, 得到阈值电压二维模型的数学表达式。分析表明, (1) 式和离子注入型 MOS 阈值电压模型^[1~5] 解析值与实验数据和数值解差别较大, 达到 120% 左右, 完全不能用于 DMOS 器件阈值电压的计算, 本文提出的阈值电压模型与实验数据和数值解吻合。最后给出了在一定掺杂浓度范围内 DMOS 器件阈值电压的简明计算式。本文提出的模型解决了以往 DMOS 阈值电压计算不准确的问题, 且克服了求解泊松方程数值计算需迭代的缺点。

2 模型

DMOS 器件沟道区杂质分布由沟道和源区形成时杂质横向扩散的高斯分布和余误差分布的补偿来决定: $N_a(x, y) = N_g(x, y) - N_s(x, y) - N_b$, 式中 $N_g(x, y)$, $N_s(x, y)$ 分别为沟道、源区杂质的分布, N_b 为外延层浓度。假设纵向为高斯分布, 横向为余误差分布: $N_{g,s}(x, y) = \frac{N_{g,s}}{2} \exp\left(-\left(\frac{y}{\lambda_{g,s}}\right)^2\right) \operatorname{erfc}\left(\frac{x-X_{g,s}}{y_{g,s}}\right)$, 式中 $N_{g,s}$ 为沟道、源区表面扩散浓

* 国家自然科学基金资助项目(批准号: 60076030, 60276040)

李泽宏 博士研究生, 研究方向为半导体器件的机理、辐照机理及抗辐照技术。

2003-05-12 收到, 2003-07-02 定稿

©2004 中国电子学会

度; $\lambda_{g,s}$ 为沟道、源区沿 y 方向的扩散特征长度; $v_{g,s}$ 为沟道、源区沿 x 方向的扩散特征长度; $X_{g,s}$ 为 $N_{g,s}$ 在 x 方向的最大点。若沟道区表面的扩散浓度 $N_g = 2.0 \times 10^{16} \text{ cm}^{-3}$, 结深为 $5.50 \mu\text{m}$, 源区表面的扩散浓度 $N_s = 1.0 \times 10^{20} \text{ cm}^{-3}$, 结深为 $1.50 \mu\text{m}$, 计算获得沟道下杂质 $N_a(x, y)$ 的二维分布如图 1 所示, 其中 $y = 0$ 表示 Si/SiO_2 界面。

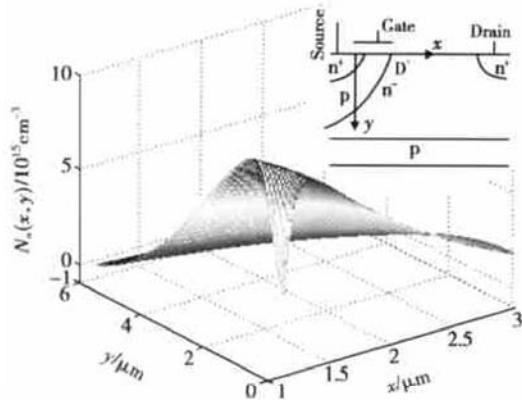


图 1 DMOS 器件结构及沟道杂质的二维分布

Fig. 1 Structure and 2D impurity distribution of DMOS devices

基于电荷共享理论, 定义 DMOS 器件的阈值电压二维模型为:

$$V_{th} = V_{FB} + \frac{2}{\Phi} \sum_{y=0}^{\infty} \sum_{[J_S(y)+W_S(y)]} Q(x, y) / \{ [J_D(0) + W_D(0)] - [J_S(0) + W_S(0)] \} C_{ox} \quad (2)$$

式中 Φ 为平均表面势; $J_S(y), J_D(y)$ 为源结、准漏结冶金结位置; $W_S(y), W_D(y)$ 为源结、准漏结耗尽区宽度; $W_I(x)$ 为沟道耗尽层宽度。

$J_S(y), J_D(y)$ 为 y 的函数, 在不同的横向 x 点, 求解 $N_a(x, y) - N_b = 0$ 得到 $J(y)$ 。分析表明, 冶金结位置可用椭圆方程表述: $\frac{x^2}{r_1^2} + \frac{y^2}{r_2^2} = 1$ 。源结和准漏结的 r_1, r_2 取值各不同。

$W_S(y), W_D(y)$ 为 y 的函数。源结和准漏结耗尽区宽度的计算采用缓变沟道近似, 泊松方程为:

$\Delta \Phi = \frac{q}{\epsilon_{Si}} (p - n + ax)$, 式中 $p \approx n$, a 为杂质浓度梯度, 是 x 和 y 的函数。计算得到耗尽层宽度 $W(x, y)$ $\equiv \left| \frac{12 \epsilon_{Si} V_{bi}}{qa(x, y)} \right|^{\frac{1}{3}}$, 其中 V_{bi} 为内建势, 对 Si 器件而言,

一般约为 0.7V 。如图 1 所示掺杂的 DMOS 器件在不同的纵向位置整体(包括源区、沟道和漂移区)的杂质浓度分布如图 2 所示, 采用缓变沟道近似计算源结耗尽区宽度如图 3 所示。在 $N_g = 2.0 \times 10^{16} \text{ cm}^{-3}$ 源结处的耗尽层宽度从沟道表面的 $0.32 \mu\text{m}$ 到沟道中最大杂质浓度点的 $0.51 \mu\text{m}$ 变化。从图 2 可知源结治金结两边, x 在 $J_S(y) - 0.3 \mu\text{m} \sim J_S(y) + 0.3 \mu\text{m}$ 范围内, 杂质浓度变化可认为是线性的。因此, 源结耗尽层宽度计算采用缓变沟道近似是可行的。同理可分析准漏结的耗尽层宽度的大小。

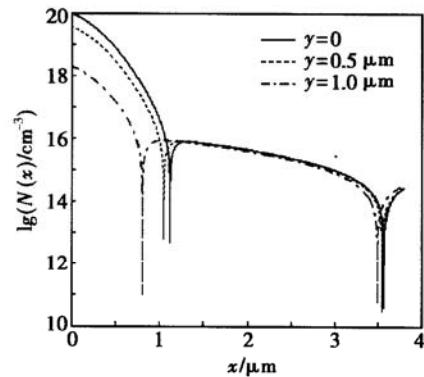


图 2 DMOS 杂质浓度

Fig. 2 Impurity concentration of DMOS

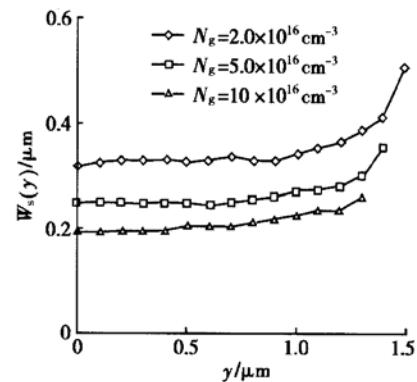


图 3 不同沟道区表面扩散浓度下源结耗尽层宽度

Fig. 3 Depletion width of source junction at different channel surface diffusion concentration

求解泊松方程, 得到:

$$W_I(x) = \sqrt{2L_b} \sqrt{\beta \Phi(x, 0) - M_I(x) - 1} \quad (3)$$

式中 L_b 为本征德拜长度; $\beta = \frac{q}{kT}$; $\Phi(x, 0) = \frac{2kT}{q} \times \ln \left(\frac{N_a(x, 0)}{n_i} \right)$ 为表面势, n_i 为本征载流子浓度;

$M_I(x) = \frac{N_{total}(x) X_c(x)}{N_b L_b^2}$ 为非均匀掺杂沟道一阶参

量, 其中 $X_c(x) = \int_0^{R_j(x)} \frac{y(N_{\text{total}}(x)/N_b - 1) dy}{\int_0^{R_j(x)} (N_{\text{total}}(x)/N_b - 1) dy}$, $R_j(x)$ 为纵向非均匀深度, $N_{\text{total}}(x) = \int_0^{R_j(x)} (N_a(x, y) - N_b) dy$ 为截面非均匀杂质密度。

(2) 式中的耗尽层电荷为:

$$\sum_{0}^{W_l(x)/[J_s(y)+W_s(y)]} \sum_{W_l(x)/[J_s(y)+W_s(y)]} Q(x, y) = \int_0^{W_l(x)/[J_s(y)+W_s(y)]} \int_{W_s(y)}^{W_l(x)/[J_s(y)+W_s(y)]} q[N_a(x, y) - N_b] dx dy \quad (4)$$

由上得到 DMOS 器件阈值电压二维模型为:

$$V_{\text{th}} = V_{\text{FB}} + 2 \Phi + \int_0^{W_l(x)/[J_s(y)+W_s(y)]} \int_{W_s(y)}^{W_l(x)/[J_s(y)+W_s(y)]} q[N_a(x, y) - N_b] dx dy / \{ [J_s(0) + W_s(0)] - [J_s(0) + W_s(0)] C_{\text{ox}} \} \quad (5)$$

DMOS 器件中若只考虑沟道杂质的纵向非均匀分布, 按阈值电压的定义, 阈值电压应使沟道中反型层处处形成。因此, 提出采用沟道截面最大耗尽电荷来计算阈值电压, 即为离子注入型沟道 MOS 阈值电压模型:

$$V_{\text{th}} = V_{\text{FB}} + 2 \Phi(X_{D-\text{max}}, 0) + \frac{Q_D(X_{D-\text{max}})}{C_{\text{ox}}} \quad (6)$$

式中 $X_{D-\text{max}}$ 为沟道截面最大耗尽电荷横向位置; $Q_D(X_{D-\text{max}})$ 为截面最大耗尽电荷量。解泊松方程得到沟道截面最大耗尽电荷量 $Q_D(X_{D-\text{max}}) = qN_{\text{total}}(X_{D-\text{max}}) + qN_b W_l(X_{D-\text{max}})$, $2 \Phi(X_{D-\text{max}}, 0)$ 为与点 $X_{D-\text{max}}$ 相对应的表面势大小。在强反型状态时, 表面势沿沟道 x 方向的变化对阈值电压的影响相对耗尽层电荷对阈值电压的影响小。为了得到精确的阈值电压解析模型, 表面势选取与 $Q_D(X_{D-\text{max}})$ 所对应值 $2 \Phi(X_{D-\text{max}})$ 。

3 结果与讨论

实验选用的外延片, 其衬底电阻率为 $90\Omega \cdot \text{cm}$, 外延浓度为 $N_b = 1.0 \times 10^{15} \text{ cm}^{-3}$, 外延厚度为 $25\mu\text{m}$, 样品的源区表面扩散浓度为 $N_s = 1.0 \times 10^{20} \text{ cm}^{-3}$, 结深为 $1.50\mu\text{m}$ 。

源区表面扩散浓度为 $N_s = 1.0 \times 10^{20} \text{ cm}^{-3}$, 结深为 $1.50\mu\text{m}$, 沟道结深为 $5.50\mu\text{m}$ 。改变沟道表面扩散

浓度, 通过公式(4)计算得到沟道下耗尽层宽度的变化, 如图 4 所示。从图中可知在不同沟道表面扩散浓度下, 沟道下耗尽层宽度大小在 $0.52 \sim 0.61\mu\text{m}$ 之间, 其变化非单调递增或递减, 最大点也不在沟道下最大杂质浓度点处。耗尽层宽度变化小, 但与之对应的截面耗尽层电荷量变化是很大的。

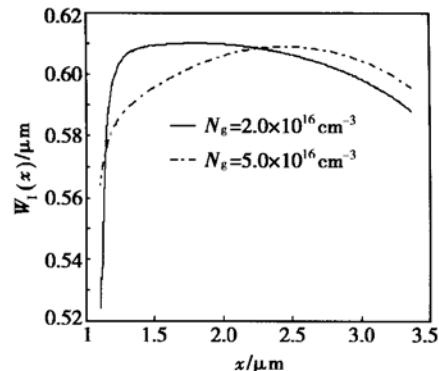


图 4 不同沟道区表面扩散浓度下沟道耗尽层宽度

Fig. 4 Depletion width of channel at different channel surface diffusion concentration

在固定源区表面扩散浓度为 $N_s = 1.0 \times 10^{20} \text{ cm}^{-3}$, 结深为 $1.50\mu\text{m}$ 的情况下, 改变沟道表面扩散浓度、结深和氧化层厚度, 对模型解析值、(1)式解析值、离子注入型阈值电压模型解析值、实验结果和二维仿真器 MEDICI 数值解进行分析比较。当沟道区扩散结深为 $5.50\mu\text{m}$, 栅氧厚度为 $0.10\mu\text{m}$ 时, 阈值电压与沟道表面扩散浓度的关系如图 5 所示; 当沟道区扩散结深为 $5.50\mu\text{m}$ 时, 阈值电压与氧化层厚度的关系如图 6 所示; 当栅氧厚度为 $0.10\mu\text{m}$ 时, 阈值电压与沟道区扩散结深的关系如图 7 所示。

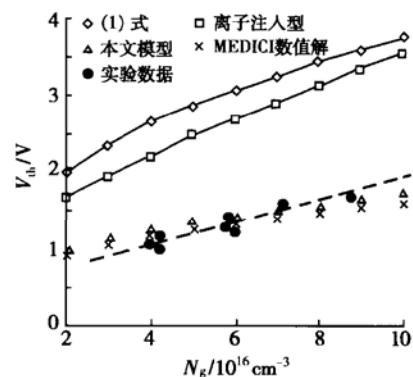


图 5 阈值电压与沟道区表面扩散浓度的关系

Fig. 5 Relationship between the threshold voltage and channel surface diffusion concentration

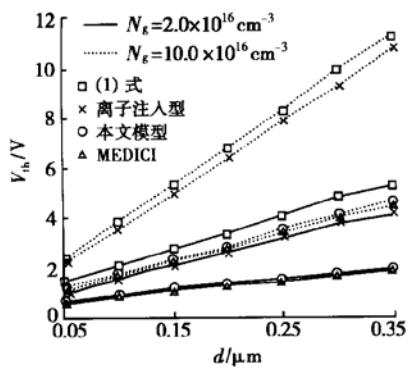


图 6 阈值电压与氧化层厚度的关系

Fig. 6 Relationship between the threshold voltage and thickness of oxide

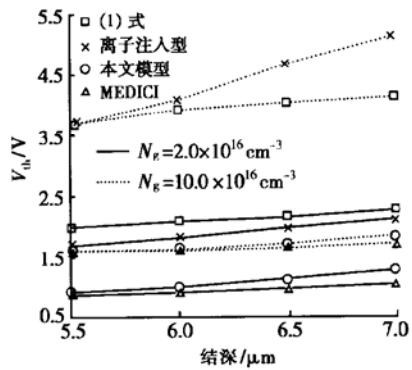


图 7 阈值电压与沟道区扩散结深的关系

Fig. 7 Relationship between the threshold voltage and depth of junction

从图 5 可知, 在沟道结深和氧化层厚度不变的情况下, 当沟道表面扩散浓度为 $2.0 \times 10^{16} \text{ cm}^{-3}$ 时, (1) 式解析解为 2.00V, 离子注入型模型解为 1.65V, 本文模型解为 0.95V, MEDICI 模拟值为 0.85V。当沟道表面扩散浓度为 $4.0 \times 10^{16} \text{ cm}^{-3}$ 时, 实验数据值为 1.2V, MEDICI 模拟值为 1.17V, 本文模型解为 1.23V, 离子注入型模型解为 2.22V, 而(1)式解达到了 2.65V, 比实验数据和仿真值大 120%。当沟道表面扩散浓度为 $10.0 \times 10^{16} \text{ cm}^{-3}$ 时, MEDICI 模拟值为 1.60V, 本文模型解为 1.65V, 离子注入型模型解为 3.50V, 而(1)式解达到了 4.00V, 比本文模型解、MEDICI 模拟值大 2.35V。从以上分析可知, (1) 式和离子注入型模型的解析值远远大于实验结果和数值解, 本文模型则与实验结果和数值解吻合, 可知对 DMOS 器件阈值电压的计算不能用公式(1), 也不能借助离子注入型模型(沟道截面最大耗尽电荷), 应采用本文提出的模型。在(1)式中, 只考虑了沟道中

某一点的杂质浓度。离子注入型模型中只考虑截面耗尽层电荷量, 并且是最大截面耗尽层电荷量来近似求解阈值电压。由于沟道杂质的非均匀分布, 也即场在器件沟道中是非均匀分布的。在施加栅压的过程中, 反型层内的电荷与电荷之间、耗尽层电荷与电荷之间以及反型层内的电荷与耗尽层电荷之间有互作用, 且互作用(二级作用过程)对阈值电压的影响是非常大的。因此, 就不能用沟道下某点或者某个面的杂质浓度来计算 DMOS 的阈值电压, 必须从整体考虑。本文模型的提出, 在于它从系统的角度, 全面考虑了耗尽层电荷的分布及场的互作用和源结、准漏结耗尽层宽度等对阈值电压影响。该模型避免了如在 MEDICI 二维仿真器中求阈值电压需解繁琐的泊松方程和进行数值迭代的缺点。均匀沟道 MOS 器件可采用本文模型求解阈值电压。在短沟器件中, 如果考虑边缘效应后, 在本文阈值电压模型中加上边缘效应修正因子, 该模型也能用于短沟 MOS 器件阈值电压的计算。

从图 6 中可知, 在沟道表面扩散浓度和结深不变的情况下, 氧化层厚度从 $0.50 \mu\text{m}$ 到 $3.50 \mu\text{m}$ 变化时, 本文模型解与 MEDICI 数值解很吻合, (1) 式、离子注入型模型与数值差别大。从图 7 中可知, 在沟道表面扩散浓度和氧化层厚度不变的情况下, 结深从 $5.50 \mu\text{m}$ 到 $7.00 \mu\text{m}$ 变化时, 本文模型解与 MEDICI 数值解很吻合, (1) 式、离子注入型模型与数值解差别大。比较图 5, 6 和 7 可知, 结深的变化对阈值电压的影响小, 这与以往的分析是一致的^[11]。进一步的研究分析表明, 源区扩散浓度对阈值电压影响小, 而源区结深对阈值电压的影响相对沟道区扩散浓度来说也是比较小的。从图 5 和图 6 可知, 在源区表面的扩散浓度 $N_s = 1.0 \times 10^{20} \text{ cm}^{-3}$, 结深 $1.50 \mu\text{m}$ 不变, 沟道表面扩散浓度从 $2.0 \times 10^{16} \text{ cm}^{-3}$ 到 $10.0 \times 10^{16} \text{ cm}^{-3}$, 氧化层厚度 d 从 $0.05 \mu\text{m}$ 到 $0.35 \mu\text{m}$ 变化时, DMOS 阈值电压简明计算式为:

$$V_{th} = 1.78 \times 10^{-17} N_g + 4.14 \times 10^6 d - 0.16 \text{ V} \quad (7)$$

(7) 式可用于在上述参数范围内 DMOS 器件的阈值电压计算。

4 结论

本文深入分析了 DMOS 器件阈值电压的问题, 提出了 DMOS 器件阈值电压二维模型。分析表明, 本文模型解析值和实验结果、数值解非常吻合。本文模

型的提出解决了以往功率 MOS 中重要的 DMOS 器件阈值电压计算不准确的问题, 克服了解泊松方程数值计算需迭代的缺点, 并且沟道区扩散浓度在 $2.0 \times 10^{16} \text{ cm}^{-3}$ 到 $10.0 \times 10^{16} \text{ cm}^{-3}$ 范围, 氧化层厚度从 $0.05 \mu\text{m}$ 到 $0.35 \mu\text{m}$ 变化时, DMOS 阈值电压计算可采用很简单的公式(7). 文中得到的 DMOS 沟道下杂质分布、耗尽层宽度和源结、准漏结的冶金结位置和耗尽层宽度解析式有益于深入分析 DMOS 的亚阈特性和电导参数等.

参考文献

- [1] Antoniadis D A. Calculation of threshold voltage in nonuniformly doped MOSFETs. IEEE Trans Electron Devices, 1984, 31(3) : 303
- [2] Maneesha, Haldar S, Khanna M K, et al. Analytical theory of two dimensional charge sheet model for short channel MOSFETs under non linear charge control. Solid-State Electron, 1995, 38: 197
- [3] Chung S S, Li T C. An analytical threshold-voltage model of trench-isolated MOS devices with nonuniformly doped substrates. IEEE Trans Electron Devices, 1992, 39(3) : 614
- [4] Choi C H, Chidambaram P R, Khamankar R, et al. Dopant profile and gate geometric effects on polysilicon gate depletion in scaled MOS. IEEE Trans Electron Devices, 2002, 49(7) : 1227
- [5] Ortiz Conde A, Rodriguez J, Garcia Sánchez F J, et al. An improved definition for modeling the threshold voltage of MOSFETs. Solid-State Electron, 1998, 42(9) : 1743
- [6] Lahiri S K, Dasgupta A, Manna I, et al. A quasi-3D analytical threshold voltage model of small geometry MOSFET. Solid-State Electron, 1992, 35(12) : 1721
- [7] Taylor G W. The effects of two-dimensional charge sharing on the above threshold voltage characteristics of short channel IGFETs. IEEE Trans Electron Devices, 1978, 25(12) : 337
- [8] Salcedo J A, Ortiz Conde A, Sanchez E J G, et al. New approach for defining the threshold voltage of MOSFETs. IEEE Trans Electron Devices, 2001, 48(4) : 809
- [9] Lai Keji, Zhang Li, Tian Lilin. Modeling and parameter extraction of VDMOSFET. Chinese Journal of Semiconductors, 2002, 23: 251
- [10] Luo Luyang, Fang Jian, Luo Ping, et al. Breakdown characteristics of novel SOI-LDMOS with reducing field electrode and U-type drift region. Chinese Journal of Semiconductors, 2003, 24: 194 (in Chinese) [罗卢杨, 方建, 罗萍, 等. 具有降场电极 U 形漂移区 SOI-LDMOS 的耐压特性. 半导体学报, 2003, 24: 194]
- [11] Pocha M D, Gonzalez A G, Dutton R W. Threshold voltage controllability in double-diffused-MOS transistors. IEEE Trans Electron Devices, 1974, 21(12) : 778
- [12] Kasley K L, Oleszek G M, Zigadlo J P. A model for the lateral junction contour of double-diffused gaussian profiles. IEEE Trans Electron Devices, 1984, 31(9) : 1341
- [13] Zhang Bo. Power semiconductor devices and smart power ICs. UESTC, 2001: 265
- [14] Li Zehong, Li Zhaoji, Zhang Bo, et al. Mobility model of non-uniform channel MOS by radiation induced positive spatial charge. Acta Physics Sinica, 2004, 53(2) : 561 (in Chinese) [李泽宏, 李肇基, 张波, 等. 非均匀沟道 MOS 辐照正空间电荷迁移率模型. 物理学报, 2004, 53(2) : 561]

2D Threshold Voltage Model of DMOS^{*}

Li Zehong, Zhang Bo, Li Zhaoji, Fang Jian and Yang Jian

(CAD Institute, University of Electronic Science and Technology of China, Chengdu 610054, China)

Abstract: The 2D threshold voltage model of DMOS devices is proposed. Depletion width is analyzed and the expression of the 2D threshold voltage model of DMOS devices is given. The analytical results agree well with results of the experiment and the numerical results of 2D emulator MEDICI. Simplify expression of DMOS devices threshold voltage model is proposed as the diffusion concentration changing from $2.0 \times 10^{16} \text{ cm}^{-3}$ to $10.0 \times 10^{16} \text{ cm}^{-3}$. This model overcomes former inaccuracy of DMOS threshold voltage.

Key words: double-diffusion MOSFET; threshold voltage; 2D threshold voltage model

PACC: 7340Q

Article ID: 0253-4177(2004)06-0715-05

* Project supported by National Natural Science Foundation of China(Nos. 60076030, 602760407)

Li Zehong PhD candidate. He is engaged in the research on theory of semiconductor devices, theory of radiation, and technology of anti-radiation.

Received 12 May 2003, revised manuscript received 2 July 2003

©2004 The Chinese Institute of Electronics