

CMOS 运算放大器的辐照和退火行为

任迪远¹ 陆 妍¹ 郭 旗¹ 余学锋¹ 王明刚² 胡浴红² 赵文魁²

(1 中国科学院新疆理化技术研究所, 乌鲁木齐 830011)

(2 西安微电子技术研究所, 西安 710054)

摘要: 介绍了 CMOS 运算放大器电路经电离辐照后, 在不同偏置及不同退火温度下, 运放整体性能参数、电路内部单管特性及功能单元电路的节点电流、电压的变化规律, 分析了引起运放辐照后继续损伤退化的基本原因。结果显示, 运放电路辐照后的退火行为与偏置及温度均有较大的依赖关系, 而这种关系与辐照感生的氧化物电荷和 Si/SiO₂ 界面态密度的增长与退火直接相关。

关键词: CMOS 运算放大器; 电离辐射; 退火

EEACC: 2570D; 1220; 7910

中图分类号: TN386

文献标识码: A

文章编号: 0253-4177(2004)06-0731-04

1 引言

CMOS 运算放大器由于具有低功耗的特点, 在航天领域得到广泛应用。但以往的研究表明, CMOS 器件对电离辐射非常敏感, 其电离辐照损伤, 除了与辐照总剂量的大小有关, 还与辐照时所加的偏置条件以及辐照后的退火偏置、退火时间和温度等密切相关。对 CMOS 运算放大器电路而言, 虽然它是由多个 MOSFET 单管组成, 但其辐照退化是否也遵循 MOS 单管的变化规律? 不同的偏置条件是否会对运放的电特性退化产生影响? 其辐照后的退火行为怎样? 一直尚未被人们深入了解, 还有待于探讨。

国外对有关 CMOS 运放电路的辐照损伤规律及退火特性的研究报道很少, 而国内开展过的一些相关的研究工作也仅局限于在同一偏置条件下对辐照和退火特性的探讨^[1,2]。对 CMOS 运放电路来说, 由于其特有的电路结构和工作原理, 使得电路内部的辐照响应要远比单管复杂的多。因此, 深入地研究电路内部的辐照变化及辐照后的退火行为, 对于进一步了解其辐照损伤的机理至关重要。一种行之有效的方法, 就是对电路内部的损伤变化乃至退火行为与运放整体电参数的辐射响应进行实时监测。为实

现这一目标, 我们采用特殊设计的 CMOS 运算放大器电路进行了电离辐照实验, 通过观测其电路内部单管特性及整体电路特性随辐照总剂量的变化, 以及辐照后不同偏置条件和退火温度对运放电路的影响, 分析了导致其损伤退化的基本原因, 发现不同的退火温度和偏置条件均对运放电路的辐照损伤产生作用。本文主要介绍了这一研究结果。

2 实验

实验样品为专门设计的栅氧层厚度为 40nm, 氧化方式为氢氧合成的 N 沟差分对输入 CMOS 运算放大器电路。为了便于对实验结果进行分析, 运放电路被设计成由差分对、恒流偏置电路、放大级和输出级几个功能单元组成的既互相联系又相互独立的结构。在该电路中, 将各功能节点的接线引出可分别测试各单元的性能参数, 相互连接又可组成结构不同的整体运放电路, 以完成整体性能参数测试。

运放的电参数测试由自制的计算机控制多功能自动采集测试系统完成。该套测试系统不仅能完成运放电路各功能单元特性、输入差分单管特性和整体性能参数等的测试, 还能在两个相同样品(一个辐照, 一个不辐照)间进行各功能单元的替换, 以研究

不同功能单元的辐射敏感性对运放电路辐射损伤的贡献.

辐照源为本所 5.37×10^{15} Bq 的 ^{60}Co 源, 辐照剂量率为 0.08Gy/s . 在辐照期间, 将运放的两个输入端接地, 使之处于零偏状态, 同时电源电压接 $\pm 5\text{V}$ 电压. 辐照结束后, 一组样品保持与辐照时相同的偏置状态, 另一组样品处于浮空状态, 分别进行 183h 室温退火, 然后再进行 256h 的 100°C 高温退火.

辐照前后及退火前后测试的电参数有: 各单元子电路的节点电流、电压, 差分对单管特性 $I-V$ 和跨导 g_m 及运放电路整体性能参数失调电压(V_{io})、共模抑制比(CMRR)、电源电压抑制比(SVRR)等. 上述所有参数测试在辐照后 20min 之内完成.

3 结果和讨论

图 1 和图 2 分别给出了 N 沟差分对输入 CMOS 运算放大器电路的辐照敏感电参数失调电压和电源电压抑制比, 随辐照总剂量及在不同温度和不同偏置条件下随时间的变化. 从图 1 中可以看出, 在经 $1 \times 10^4\text{Gy}(\text{Si})$ 辐照后, 两种相同辐照偏置条件下辐照样品的失调电压虽有不同的变化趋势, 但相对初始值而言, 均有一定程度的增大. 而在室温退火条件下

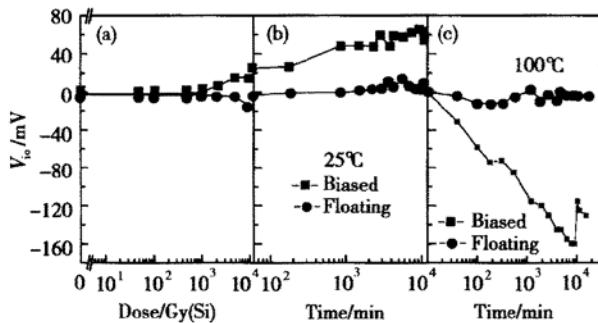


图 1 V_{io} 随辐照总剂量及不同温度下随时间的变化

Fig. 1 V_{io} versus total dose and post irradiation annealing time at various temperature

下, 由于偏置条件的不同, 二者之间有了较显著的区别: 加偏退火的样品, 在辐照后失调电压正漂的基础上继续正向漂移, 而浮空退火的样品虽也有正漂, 却不明显; 高温后的退火特性显示, 二者的差距进一步加大, 可以明显看到, 加偏退火的样品在温度的作用下, 一反正漂的走势, 持续负向增大, 在经 $1 \times 10^4\text{min}$ 的高温退火后, 其失调电压最大增至 160mV 左右. 相对而言, 浮空退火的样品, 在高温退火过程

中却没有明显的改变.

观察图 2 电源电压抑制比 SVRR 的辐照和退火结果, 也可以发现相同的变化规律, 即在高温退火过程中, 加偏样品的 SVRR 也有了比辐照时更为明显的衰降. 这表明, 加偏和未加偏退火, 使两者的退火行为有显著的差异, 偏置电场对运放电特性的恢复有很大的影响.

为了分析在退火过程中引起运放参数发生不同的原因, 我们分别观测了其 N 沟差分对及电路内各节点电流和电压随辐照总剂量、温度和偏置条件的变化. 图 3 和图 4 分别给出了两种具有相同辐照偏置的样品, 在不同的退火偏置条件下, 其 N 沟差分对的亚阈特性 $I_{ds}-V_{gs}$ 随辐照总剂量及时间和温度的变化关系. 从图 3(a) 和图 4(a) 中可以看到, 两种样品的电离辐照结果没有明显的差异, 即随辐

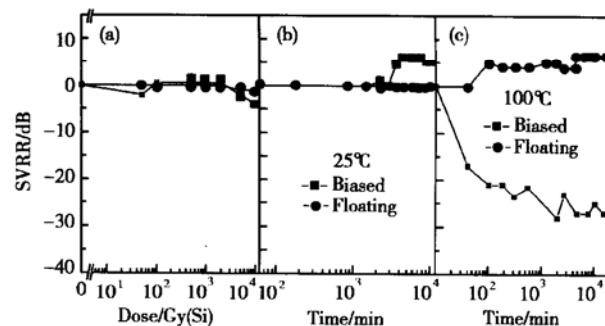


图 2 SVRR 随辐照总剂量及不同温度下随时间的变化

Fig. 2 SVRR versus total dose and post irradiation annealing time at various temperature

照剂量的增加, 均有明显的漏电增大现象及曲线的负漂和畸变, 但室温退火时由于偏置条件的不同, 两者的退火有了较显著的区别. 可以看到, 加偏退火的

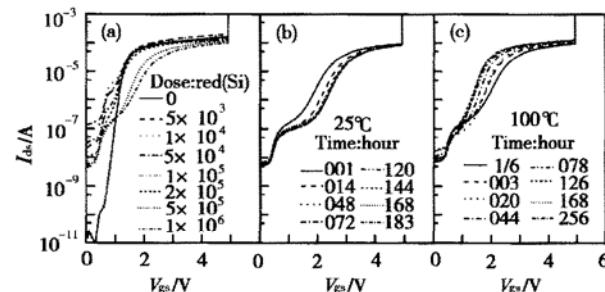


图 3 在加偏压条件下, N 沟亚阈特性 $I_{ds}-V_{gs}$ 随辐照总剂量及不同温度下随时间的变化

Fig. 3 NMOSFET's $I_{ds}-V_{gs}$ curves versus radiation total dose and post irradiation annealing time at various temperature with applied voltage

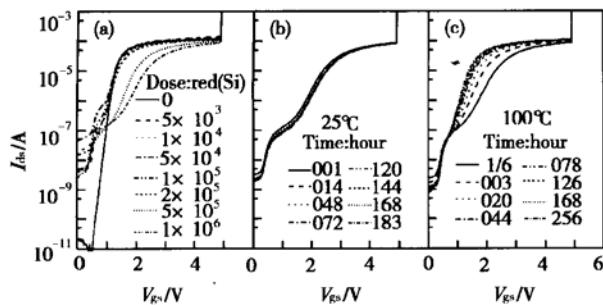


图 4 在浮空条件下, N 沟亚阈特性 I_{ds} - V_{gs} 随辐照总剂量及不同温度下随时间的变化

Fig. 4 NMOSFET's I_{ds} - V_{gs} curves versus radiation total dose and post irradiation annealing time at various temperature without applied voltage

样品, 随着时间的增加, 其 I_{ds} - V_{gs} 曲线仍在正向漂移和畸变, 而浮空的样品虽有正漂, 却不明显。进一步观察图 3(c) 和图 4(c) 中高温退火的特性曲线可知, 在加偏条件下, 样品的损伤有一定的恢复, 但与浮空退火的样品相比, 相差较大。

众所周知, MOS 器件亚阈特性 I_{ds} - V_{gs} 的辐照变化, 是由于辐照感生的氧化物电荷和界面态增加的结果。氧化物电荷越多, 曲线的负漂越大, 而曲线的畸变与辐照感生的界面态的多少相对应。从图 3 的实验结果中看, 在室温退火时, 由于电场的作用, 其曲线仍在继续正漂和畸变, 且比未加偏的大。这意味着在这种条件下, 界面态仍在继续增长。并且可以看到, 即使是高温条件也未使界面态有更为明显的退火。

在对其单管的输出特性及跨导进行监测时, 也同时观测到在加偏条件下室温退火时, 其跨导 g_m 和输出电流仍在继续衰降。作为对这一现象的综合反映, 图 5 和图 6 分别给出了其镜像电流 I_1, I_2 在两种不同偏置条件下随辐照总剂量及不同温度的变化特性。观察图 5、图 6 可以发现, 在电离辐照后, 其镜像电流 I_1, I_2 都明显减小。两者的区别仅在于: 室温退火时, 加偏的样品继续损伤, 即使高温退火也未使 I_1, I_2 有更为明显的增大; 相对而言, 浮空的样品则在整个退火过程中一直向初始值回漂, 尽管在室温退火时恢复幅度很小。

由以往对 CMOS 运放电路电离辐照损伤机理的研究可知, 导致 CMOS 运放电路辐照损伤的基本原因是, 辐照感生的氧化物电荷和界面态的增加引起 MOSFET 的跨导下降。进一步的研究结果表明, 辐照感生的界面态在电路损伤中起着举足轻重的作用^[3],

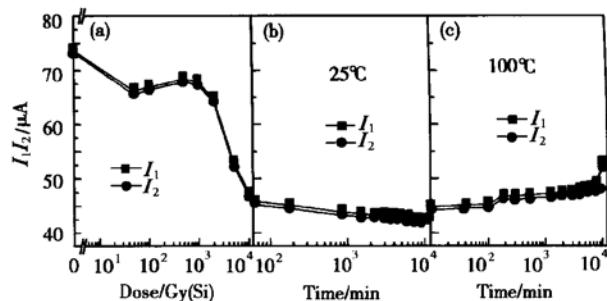


图 5 在加偏压条件下, 镜像电流 I_1, I_2 随辐照总剂量及不同温度下随时间的变化

Fig. 5 Normalized mirror-image current of the AMP versus radiation total dose and post irradiation annealing time at various temperature with applied voltage

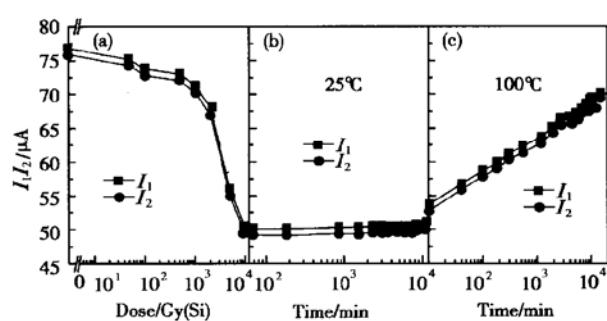


图 6 在浮空条件下, 镜像电流 I_1, I_2 随辐照总剂量及不同温度下随时间的变化

Fig. 6 Normalized mirror-image current of the AMP versus radiation total dose and post irradiation annealing time at various temperature without applied voltage

这一点在我们的实验中也进一步得到了验证。可以看到, 由于偏置电场的影响, 使得辐照产生的电子-空穴对的复合明显受阻, 且使得界面态在室温条件下有足够的时间继续增长。这一行为产生的后果是使电路内部的损伤进一步加剧, 即使高温退火也未使其完全恢复。而对浮空样品来说, 由于没有电场的制约, 其界面态较易退火, 可以看出无论是单管特性还是电路内部的工作状态, 在经 1×10^4 min(256 h) 的高温退火后, 都有了较明显的恢复, 因而可以看到反映在运放整体电参数上相对微小的变化。

另一方面, 从运放电路内部的结构来看, 影响电路性能参数退化的主要原因, 除了工艺条件外, 还与电路内部各功能单元间的匹配和差分对的对称性有关。从图 5 和图 6 中可以看出, 尽管其镜像电流 I_1, I_2 都有明显的减小, 但两电流始终保持相对一致的变化趋势。而对 N 沟差分对进行监测时, 却观测到

两单管退火特性不一致的现象。分析认为,其失调电压及电源电压抑制比在加偏退火时的继续损伤退化,主要是由于界面态和氧化物电荷的消长速率不同,进一步引起差分对的不匹配造成的。由于两差分管的对称性受到影响,加之电路内部受慢界面态的影响继续在损伤退化,因而使得其电性能受到比辐照时更为严重的损害,反映在电参数上即是相对较大的变化,正如在图1、图2中所看到的那样。

4 结论

电离辐照后不同条件退火的CMOS运放电路的辐照损伤结果表明:加偏电场退火比浮空退火对运放电路辐照后的退火行为影响更大,会使电路特性继续变坏。这种现象产生的原因:一是由于电场的作用,使得辐照感生的电子-空穴对的复合受阻,界面态继续增加;另一方面则是由于二个N沟差分管辐照后的退火速率不一致,使得电路内部的匹配性变差。这预示着对CMOS运放电路而言,不同的偏置电

场同样会对运放电路的退火特性产生作用。因此,对其辐照后的损伤特性和抗辐射水平的评估,也必须考虑其辐照后退火行为的影响。

参考文献

- [1] Lu Wu, Guo Qi, Yu Xuefeng, et al. Radiation effects and recovering properties of CMOS operational amplifier LF7650 irradiated by 1MeV electrons. Nuclear Techniques, 1997, 20(12): 753 (in Chinese) [陆妩, 郭旗, 余学锋, 等. CMOS运算放大器的总剂量辐射响应和时间退火特性. 核技术, 1997, 20(12): 753]
- [2] Lu Wu, Ren Diyuan, Guo Qi, et al. The total dose Gamma and electron irradiation effects and annealing characteristics of CMOS operational amplifier LF7650. Research & Progress of Solid State Electronics, 1998, 18(3): 323 (in Chinese) [陆妩, 任迪远, 郭旗, 等. CMOS运算放大器的电子和⁶⁰Coy辐照响应及退火特性. 固体电子学研究与进展, 1998, 18(3): 323]
- [3] Ren Diyuan, Yu Xuefeng, Lu Wu, et al. Simple model for transconductance degradation by ionizing radiation in MOSFETs. Chinese Journal of Semiconductors, 1995, 16(7): 533 (in Chinese) [任迪远, 余学锋, 陆妩, 等. MOSFET电离辐射感生跨导退化的简单模型. 半导体学报, 1995, 16(7): 533]

Radiating and Annealing on CMOS Operation Amplifier

Ren Diyuan¹, Lu Wu¹, Guo Qi¹, Yu Xuefeng¹, Wang Minggang², Hu Yuhong² and Zhao Wenku²

(1 Xinjiang Technical Institute of Physics & Chemistry, The Chinese Academy of Sciences, Urumqi 830011, China)

(2 Xi'an Microelectronics Techniques Institute, Xi'an 710600, China)

Abstract: The behavior of the CMOS op amps exposed to the ionizing radiation and annealing characteristic after irradiation in different biases and temperature are described. The tested characteristics include all electrical parameters of op amps and inner transistor, and the current and voltage of the nodes of the subsidiary circuits. The change of radiation induced oxide trapped charge and Si/SiO₂ interface state density depends on the annealing biases and temperature in quite extent.

Key words: CMOS opamps; ionizing radiation; annealing

EEACC: 2570D; 1220; 7910

Article ID: 0253-4177(2004)06-0731-04