

厚表层 Si 柔性绝缘衬底上 SiC 薄膜的外延生长*

王晓峰 王 雷 赵万顺 孙国胜 黄风义 曾一平

(中国科学院半导体研究所 新材料实验室, 北京 100083)

摘要: 利用 LPCVD 方法, 在厚表层 Si(SOL \approx 0.5 μ m) 柔性绝缘衬底(SOI)(001) 上外延生长出了可与硅衬底上外延晶体质量相比拟的 SiC/SOI, 表明 SOI 是一种很有潜力的柔性衬底. Raman 光谱结果表明 SiC/SOI 外延层比 SiC/Si 外延层有更大的残存应力, 对此从理论上进行了解释. 利用 X 射线衍射(XRD)、原子力显微镜(AFM)、扫描电镜(SEM) 和喇曼散射光谱(RAM) 技术研究了外延材料的晶体结构、界面性质和应变情况.

关键词: SOI; SiC; 大失配; 残存应变; 空洞

PACC: 6855; 8115

中图分类号: TN304.054

文献标识码: A

文章编号: 0253-4177(2004)12-1652-06

1 引言

SiC 是一种重要的宽带隙半导体材料. 它具有高热导率、高临界击穿电场、高电子饱和漂移速率, 并可与硅集成技术兼容, 且兼具良好的机械特性、耐高温性、耐强辐射性和耐化学腐蚀性^[1,2]. 这些优点使得其在电子学和光电子学方面显示出了广泛的应用前景, 越来越受到研究人员的关注.

由于 SiC 体单晶十分昂贵, 蓝宝石衬底尺寸受限且后加工工艺困难, 所以利用硅晶片作为衬底外延生长 SiC 的工作受到了特别的重视^[3]. 在 3C-SiC/Si 材料的外延生长中, SiC/Si 之间的晶格失配度高达 20%, 热膨胀失配系数也达到了 8%, 因此 SiC/Si 生长中容易引入各种各样的缺陷. 而且, SiC 存在众多的变体, 其中结构稳定性好的六角系有可能会混入到立方 SiC 的生长中. 如何在 Si 衬底上生长出高质量的 3C-SiC 材料仍是一项未攻克的技术难题.

SOI(silicon-on-insulator) 柔性衬底是一种很有希望的 Si 的替代材料, 它具有天然的绝缘特性和释放应力的潜在优势^[4]. SiC/Si 生长前的碳化工艺只能部分地调节 SiC 与 Si 之间的大晶格失配^[5], 而

SOI 结构则可以通过表层 Si(SOL) 以及下面的氧化埋层进行失配应力转移, 因而有希望在更大程度上缓解和释放 3C-SiC/Si 生长工艺中产生的失配应力^[6].

从理论上讲, 超薄的衬底将先于外延层松弛, 弛豫的结果是导致整个体系的应变能下降, 使得外延层的应变能降低, 残存应变降低. 但有时也观察到了相反的结果^[7,8]. 残存应变没有降低可能是由于生长温度、表层硅厚度和(或)界面坑洞等因素造成的^[9-11].

本工作利用 LPCVD 方法, 在厚表层 Si(SOL \approx 0.5 μ m) SOI(001) 衬底上外延生长出了可与硅衬底上外延晶体质量相比拟的 SiC/SOI, 表明 SOI 是一种很有潜力的柔性衬底. Raman 光谱结果表明 SiC/SOI 外延层比 SiC/Si 外延层有更大的残存应力, 从理论上对此进行了解释.

2 实验

本工作是在 MBE 系统改造的 LPCVD 设备上进行的. 系统主要由前级进样室和生长室组成, 前级进样室的背景真空度为 10^{-4} Pa, 样品生长室的背景真空度可达到 6.0×10^{-6} Pa. SOI 衬底是以 Si(001)

* 国家高技术研究发展计划(批准号: 2002AA311210) 资助项目

王晓峰 女, 博士研究生, 主要从事在 SOI 衬底上 SiC 的生长及其器件的研究. Email: xiaofw@red.semi.ac.cn

2003-11-05 收到, 2003-12-30 定稿

©2004 中国电子学会

为原料,采用 SIMOX 技术(氧离子注入隔离技术)制备的.开始生长前,表层 Si(SOL)的厚度约 $0.5\mu\text{m}$,氧化埋层(BOX)厚度约 $0.3\mu\text{m}$.在 SOI 衬底上外延生长 3C-SiC 的结构参见图 1.

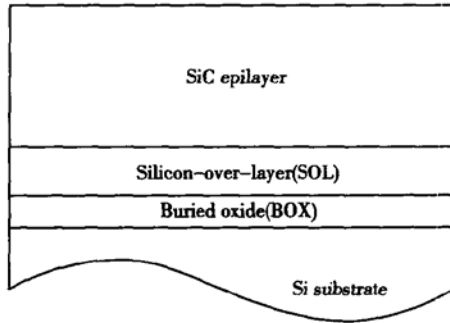


图 1 SOI 衬底上外延生长 3C-SiC 的结构示意图

Fig. 1 Schematic figure of 3C-SiC grown on SOI substrate

SOI 衬底经 5% HF 溶液浸泡 10s 后,放入到前级进样室备用. Si(001) 衬底作为参照用的陪片,采用一般的清洗方法进行处理,详见文献[12]. SOI(001) 和 Si(001) 衬底上的外延生长采用两步法:先碳化后生长.在碳化之前需要先除去衬底表面上的氧化层,这一步称为烧氧.烧氧结束后,将温度降至室温附近,然后通入 C_2H_4 ,升温到碳化温度进行碳化.碳化结束后,将温度调整到生长温度,通入 SiH_4 和 C_2H_4 .烧氧、碳化及生长过程均在低压下完成,压力保持在 $1.33 \times 10^4 \text{Pa}$. H_2 作为载气,流量为 0.85SLM.

具体的生长过程如下:

(1) 将样品从进样室传输到生长室的石墨基座上,在 $1200^\circ\text{C}/\text{H}_2$ 气氛中热处理 3min,以除去残留的自然氧化层,然后降温到室温.

(2) 载气 H_2 的流量为 0.85SLM, C_2H_4 的流量为 1.0scm,从室温快速升温到 1100°C ,碳化 10min.

(3) 升温到 $1300\sim 1320^\circ\text{C}$, C_2H_4 的流量增加到 2.0scm, SiH_4 的流量为 1.0scm, H_2 的流量不变,生长 60min.生长速率约为 $3\mu\text{m}/\text{h}$.利用 X 射线衍射(XRD)研究了晶体结构,原子力显微镜(AFM)和扫描电镜(SEM)研究了空洞的形成和界面情况,喇曼散射光谱(Raman)技术研究了外延层的残存应力.

表 1 样品# 105-1, # 105-2 和 # 106 的生长条件的比较

Table 1 Comparisons on growth conditions of # 105-1, # 105-2 and # 106

	# 105-1	# 105-2	# 106
碳化	√	√	√
生长	×	√	√
注	/	生长温度 1320°C	生长温度 1300°C

喇曼散射光谱可以用来研究薄膜的内应力^[13].薄膜喇曼散射特征峰的频率、强度和半高宽与材料的组分、晶粒大小以及衬底的晶格常数和热膨胀系数匹配等因素有关.对于 SiC 晶体薄膜,当受到压应力时,喇曼散射峰向波数增大的方向移动;反之,当受到张应力时,喇曼散射峰向低波数的方向移动.根据喇曼谱图中特征峰的频移可以判断出 3C-SiC 外延层中残存应力的大小和类型.

3 结果与分析

考虑到氧化埋层的热导性较差,研究了在不同生长温度下,SOI 衬底上生长 SiC 的结晶情况.图 2 给出了 # 105-2 的 X 射线衍射谱图.图中只有两个分别位于 41.7° 和 69.8° 的尖锐衍射峰,其中前者为 3C-SiC 的(002)主衍射峰,后者为衬底 Si(002)的主衍射峰,这表明外延层为单晶 3C-SiC(001).SiC

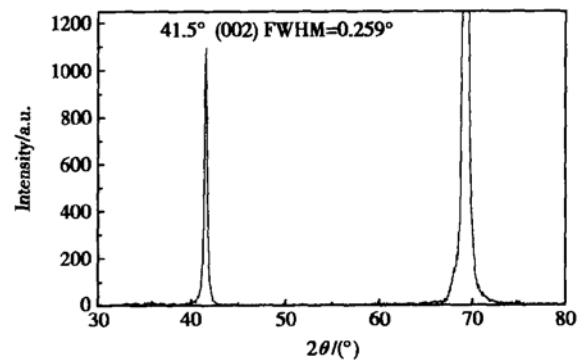


图 2 # 105-2 样品的 X 射线谱

Fig. 2 X-ray diffraction pattern from the 3C-SiC film grown on SOI substrate(# 105-2)

(002) 主衍射峰的半高宽 $2\theta = 0.2590$, 低于文献[14]中的报道($2\theta = 0.3\sim 0.7^\circ$),这说明 # 105-2 样品的晶体质量至少不低于文献[14]中生长得到的 3C-SiC/Si.图 3 给出了 # 106 的 X 射线衍射谱图.除了 41.7° 和 69.8° 两个强峰外,还在 33° , 35.5° 和 38° 出现了三个弱峰. 35.5° 峰位可能是 3C-SiC(111)

衍射峰, 33° 和 38° 两个峰位难以判定归属. 这说明 # 106 得到的是多晶结构. 和 ASTM 标准卡片 No. 29-1129 对照后发现, SiC(001) 晶面衍射峰(一级衍射消光, 二级衍射峰 41.7°) 的相对峰强最高, 表明 # 106 是沿 [001] 方向择优生长的. # 106 的生长温度比 # 105-2 低 20°C , 其他生长条件相同. 这说明在其它条件相同的情况下, 稍高的生长温度有利于 SiC 在 SOI 衬底上结晶.

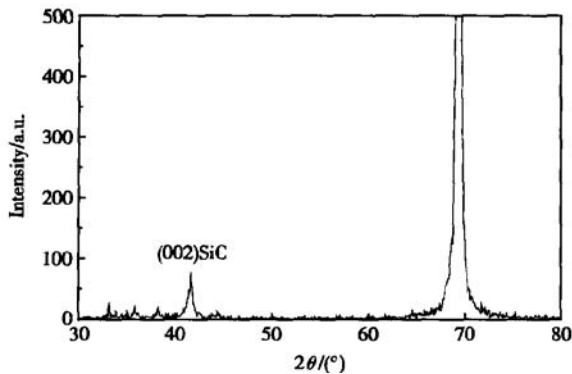


图 3 # 106 样品的 X 射线谱

Fig. 3 X-Ray diffraction pattern of the 3C-SiC film grown on SOI substrate(# 106)

图 4 给出了 # 105-1 碳化后的 AFM 形貌图. 从图 4 中可以看出碳化后的表层 Si 表面出现了分布比较均匀的近正四方锥台, 边长约 $2.2\mu\text{m}$, 高度约 10nm , 密度约 $0.05/\mu\text{m}^2$. 这是一个典型的空洞形成后的碳化层的表面形貌图. 锥台的形成是由 SOL 表面的 Si 原子发生外扩散引起的. 在碳化反应初期, 未完全覆盖 SiC 的 Si 衬底表面发生 Si 原子的外扩散, 在原位置留下一个坑(倒金字塔形)^[12]. 随着碳化时间的增加, 越来越多的 Si 原子从坑洞中外扩散出来, 坑洞将变得越来越大. 同时, 由于边缘效应, SiC 将优先在坑洞边缘处生成、长大并合并, 最后形成正四方锥台.

图 5 给出了 # 106 样品横截面的 SEM 图像. 从图 5 中可以看出, 只在表层硅(SOL)的部分区域发现了梯形的坑洞, 贯穿了整个 SOL 层, 而在氧化埋层中没有发现明显的坑洞. 由于碳化温度低于 SiO_2 的分解温度, 所以 BOX 中没有出现坑洞, 这进一步证实了图 4 给出的结论. 随着碳化的进行, 越来越多的 Si 原子从坑洞中扩散出来, BOX 层的阻挡使得坑洞向横向发展. 随着 SOL/BOX 界面 Si 原子的大量外扩散, 空洞从倒金字塔形变成了锥台形. 锥台的

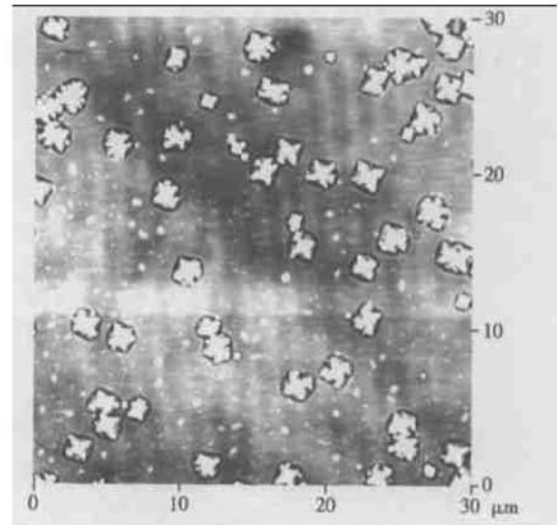


图 4 # 105-1 碳化后的表面 AFM

Fig. 4 AFM image of carbonized surface of # 105-1 ($30\mu\text{m} \times 30\mu\text{m}$)

上口径约 $2.2\mu\text{m}$, 下口径约 $3.6\mu\text{m}$. 插图给出了 # 105-2 的横截面 SEM 图像, 外延层的厚度约 $3\mu\text{m}$, SOL 及 BOX 中都没有形成空洞. 从图 5 及插图中还可以看到, 衬底、碳化层与外延层之间的界面清晰平整.

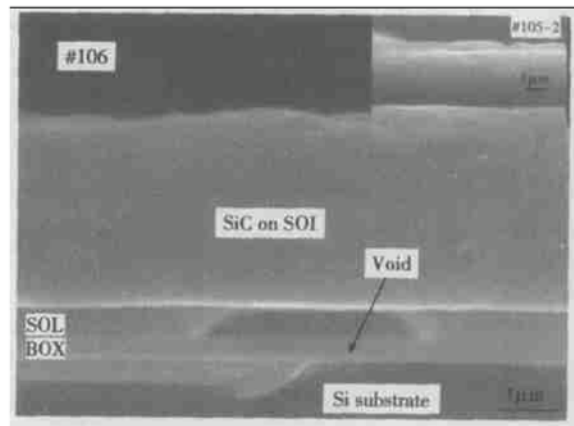


图 5 # 106 的横截面 SEM 形貌 插图为 # 105-2 的横截面 SEM 形貌

Fig. 5 Cross-sectional SEM image in # 106 cleaved along $\{110\}$ direction The inset is the cross-sectional SEM image in # 105-2 cleaved along $\{110\}$.

所以, 空洞是在碳化过程中形成的. 外延生长少坑洞或无坑洞 3C-SiC 的关键在于降低碳化温度, 优化碳化条件.

图 6 给出了 3C-SiC(# 105-2) 的喇曼谱图, (a) 以 SOI 为衬底, (b) 以 Si 为衬底(陪片). Raman 光谱是采用极性的、波长为 488nm 的光为激发源, 在

严格的背散射几何装置下进行测量. 图 6(a) 在 794.4cm^{-1} , 图 6(b) 在 795.4cm^{-1} 各有一锐峰, 它们是 SiC 的横向声子模(TO)的振动峰. 3C-SiC 为立方闪锌矿结构, 对称群为 T_d . 在严格的背散射条件下, 只有非简并的纵向声子模(LO)是 Raman 活性的, 而在 Γ 点二重简并的 TO 声子模是禁戒的. 由于测试中所采用的激发源并不是完全极性的, 配置也不是严格的背散射, 实际的散射条件与严格的背散射条件有一定的偏离, 才导致了禁戒 TO 声子模的出现.

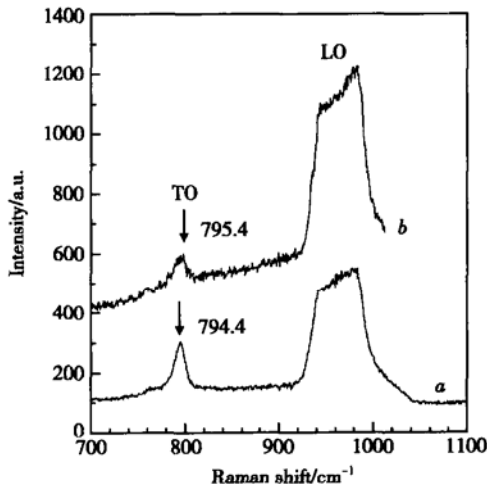


图 6 # 105-2 样品的喇曼谱 (a) SOI 衬底; (b) Si 衬底陪片

Fig. 6 Raman spectra for 3C-SiC grown on SOI (a) and Si (b) of # 105-2

图 6(a) 和 (b) 在 $920\sim 1000\text{cm}^{-1}$ 范围有一宽峰, 是 SiC 的 LO 振动模和 Si 衬底的二级光学声子模的振动模的叠加, 其中 SiC 的 LO 模较弱难以辨认. 比较图 6(a) 和 (b) 的 TO 峰发现, 图 6(a) 的 TO 峰强度较高, 对称性较好, 说明 SOI 衬底上得到的 SiC 晶体质量要略好于 Si 陪片上生长的 SiC.

在自由状态下, 3C-SiC 的 TO 模声子频移的理论值为 796.2cm^{-1} ^[15], LO 模声子频移的理论值为 972.2cm^{-1} ^[15]. 图 6(a) 中的 TO 振动峰的位移为 -1.8cm^{-1} , 大于图 6(b) 中 TO 振动模的位移 -0.8cm^{-1} . 这表明, SiC/SOI 与 SiC/Si 外延层中 SiC 薄膜受到的都是张应力, 且 SiC/SOI 薄膜中有更大的残存应力.

Raman 结果表明 SiC/SOI 外延层比 SiC/Si 外延层有更大的残存应力, 下面对此进行分析. 从图 5 中可以看出, SOI 衬底上外延的 SiC 也是以 SOL 为

衬底的, 只是相比起 Si 衬底要薄. SOI 衬底的表层 Si SOL $\approx 0.5\mu\text{m}$, 氧化埋层 BOX $\approx 0.3\mu\text{m}$. 通常, Si 衬底的厚度约为 0.3mm , 仅是 SOI 衬底的 400~500 倍. 所以, 本文认为: 热应力不是造成 3C-SiC/SOI (a) 和陪片 3C-SiC/Si (b) 的 TO 模位移差异的主要原因.

在晶格失配条件下进行异质外延, 外延层的厚度存在一个临界值, 即临界厚度 h_c . 所谓临界厚度是指当半导体在一个晶格常数不同的基底上生长时, 开始时是以孪晶的方式生长, 而晶格失配主要是通过外延层的弹性应变来进行补偿. 当长到某一特定厚度时, 系统中的晶格失配则导致外延层中产生位错, 此时的外延层厚度称之为临界厚度.

当外延层的厚度 h_f 小于临界厚度 h_c 时, 外延层进行孪晶生长. 由于晶体对称性的要求, 外延层和衬底在 (100) 和 (010) 两个方向上的晶格常数应该相等, 在这两个方向上的应力和应变也相等; 而在生长方向上, 外延层和衬底可以自由伸张, 应力(变)为零. 在平行于衬底的方向上, 外延层和衬底受到对称的双轴失配应力(变)满足力学平衡条件^[16], 弹性应变在衬底和外延层之间进行分配.

$$\sigma h_f + \sigma_s h_s = 0$$

其中 σ 为弹性应力; h 为厚度, 下标 s 与 f 分别表示衬底和外延层.

应力与应变之间的关系为

$$\sigma = k\epsilon$$

其中 k 为材料的弹性系数; ϵ 为弹性应变.

此时, 外延层和衬底总的弹性应变可以用晶格失配度 f 来表示.

$$f = (a_s - a_f)/a_s = \epsilon_f - \epsilon_s$$

其中 a_s 和 a_f 分别是衬底和外延层的晶格常数. 对于 SiC/Si 体系而言, $f = 0.2$. 这时, 外延层通过储存弹性能来补偿晶格失配. 外延层中有最大残存应变 F , $F = \epsilon_f$.

$$\epsilon_f = f \frac{k_s h_s}{k_s h_s + k_f h_f} \quad (1)$$

当外延层的厚度 h_f 大于临界厚度 h_c 时, 外延层中出现失配位错 Δ_f , 外延生长处于半弛豫状态. 晶格失配在位错抵消部分 Δ 和弹性应变 ϵ 之间分配.

$$f = \epsilon_f - \epsilon_s + \Delta_f + \Delta_s$$

$$\epsilon_f = (f - \Delta_f - \Delta_s) \times \frac{k_s h_s}{k_s h_s + k_f h_f} \quad (2)$$

所以, 外延层中的残存应变 F 可以表示为:

$$F = \epsilon_f = \begin{cases} f \frac{k_s h_s}{k_s h_s + k_t h_t}, & h_t < h_c \\ (f - \Delta_f - \Delta_s) \frac{k_s h_s}{k_s h_s + k_t h_t}, & h_t \geq h_c \end{cases} \quad (3)$$

和 Si 衬底相比, SOI 衬底的 h_s/h_t 比值降低. 降低衬底的厚度 h_s , 在膜晶生长状态下, 外延层中分配的弹性应变小, 外延层中残存应变小; 对于处于半弛豫生长状态下的外延层, 残存应变的大小是 (2) 式右侧两项的竞争的结果. 弹性应变在衬底和外延层间进行分配, 引起外延层中的 ϵ_f 减小; 但衬底越薄, 外延层的临界厚度越大^[14], 外延层中的位错弛豫项 Δ_f 越小, ϵ_f 增加; 当衬底是具有失配应力转移功能的柔性衬底时, 晶格失配产生的缺陷主要局限在衬底上. 此时, Δ_s 大, 释放了大量的应变, 外延层中的残存应变降低.

图 5 中显示, # 105-2 的外延层厚度大约为 $3\mu\text{m}$, 远远大于 Si 衬底上生长 SiC 的临界厚度. 也就是说, 在 3C-SiC/SOI(a) 与 3C-SiC/Si(b) 的外延层中都发生了失配弛豫. 3C-SiC/SOI(a) 中的残余应变大于同样厚度的 3C-SiC/Si(b). 从上面的分析可以看出在 # 105-2 中, 失配应力并没有向薄层 Si (SOL) 以及下面的氧化埋层界面转移. 造成 3C-SiC/SOI(a) 中残存应变高的原因是由于临界厚度在起主导作用. SOI 衬底是 Si 衬底的 $1/500 \sim 1/400$, 临界厚度大, 外延层中失配位错少, Δ_f 小, ϵ_f 大. 而 Si 衬底的临界厚度小, 先于 SOI 衬底发生失配弛豫, Δ_f 大, ϵ_f 小.

在 GeSi 体系的研究中发现: 把绝缘衬底的表面 Si 减到 100nm 以下, GeSi 的内应力向表面 Si (SOL) 转移^[17]. 但对于 SiC 体系, 还没有类似的报道. 从 (3) 式可以看出: 当表面 Si (SOL) 的厚度降低到一定程度时, 弹性应变将几乎全部落在衬底上, 晶格失配产生的缺陷才能局限在衬底内. 具有失配应变转移功能的柔性衬底有望能在 Si 衬底上生长出高质量的 3C-SiC 材料. 有关薄表面 Si (SOL) 上外延生长 3C-SiC 的工作正在进一步的研究之中.

4 结论

利用 LPCVD 方法, 在厚表层 Si (SOL $\approx 0.5\mu\text{m}$) SOI (001) 衬底上外延生长出了可与硅衬底上外延晶体质量相比拟的 3C-SiC/SOI. SiC (002) 的

XRD 主衍射峰的半高宽 $2\theta = 0.259^\circ$. 3C-SiC/SOI 样品界面平整、光滑. 空洞是在碳化过程中形成的, 最后在表层 Si (SOL) 中形成锥台形大坑洞, 上口径约 $2.2\mu\text{m}$, 下口径约 $3.6\mu\text{m}$. Raman 图谱表明 SiC/SOI (SOL $\approx 0.5\mu\text{m}$) 外延层比 SiC/Si 外延层存在更大的残存应变, 并对此进行了理论分析, 发现稍高的生长温度有利于 SiC 在 SOI 衬底上结晶.

致谢 感谢中国科学院物理研究所宁泰山老师的 XRD 测试, 李辉博士的 AFM 测试, 刘玉蓉老师的 Raman 测试, 以及中国科学院半导体研究所段俐虹在 SEM 测试方面提供的帮助.

参考文献

- [1] Lauer V, Wondrak W, Niemann E. High temperature performance of implanted-gate n-channel JFETs in 6H-SiC. *Materials Science Forum*, 1998, 264~ 268: 1077
- [2] Von Berg J, Ziermann R, Reichert W, et al. High temperature piezoresistive β -SiC-on-SOI pressure sensor for combustion engines. *Materials Science Forum*, 1998, 264~ 268: 1101
- [3] Nishino S, Powell J A, Will H A. Production of large-area single-crystal wafers of cubic SiC for semiconductor devices. *Appl Phys Lett*, 1983, 42(5): 460
- [4] Camassel J. State of the art of 3C-SiC/silicon on insulators. *J Vac Sci Technol*, 1998, 16: 1648
- [5] Nishino S, Powell J A, Will H A. SiC silicon-on-insulator structures by direct carbonization conversion and postgrowth from silacyclobutane. *Appl Phys Lett*, 1983, 42(5): 460
- [6] Steckl A J, Yuan C, Tong Q Y, et al. SiC silicon-on-insulator structures by direct carbonization conversion and postgrowth from silacyclobutane. *J Electrochem Soc*, 1994, 141(6): L66
- [7] Contreras-Azema S, Camassel J, Robert J L, et al. Comparison of the electrical and optical properties of 3C-SiC on SOI from different origin. *Materials Science & Engineering B: Solid-State Materials for Advanced Technology*, 1997, 46(1): 152
- [8] Chassagne T, Ferro G, Wang H, et al. Improved SiCOI structures elaborated by heteroepitaxy of 3C-SiC on SOI. *Materials Science Forum*, 2001, 389~ 393: 343
- [9] Moon C K, Song H J, Kim J K, et al. Chemical-vapor-deposition growth and characterization of epitaxial 3C-SiC films on SOI substrates with thin silicon top layers. *Journal of Materials Research*, 2001, 16(1): L24
- [10] Shimizu T, Ishikawa Y, Shibata N. Epitaxial growth of 3C-SiC on thin silicon-on-insulator substrate by chemical vapor deposition using alternating gas supply. *Jpn J Appl Phys*, 2000, 39: L617
- [11] Park J H, Kim J H, Kim Y, et al. Effects of silicon-on-insula-

- tor substrate on the residual stress within 3C-SiC/Si thin films. *Appl Phys Lett*, 2003, 83(10): 1989
- [12] Sun Guosheng, Wang Lei, Luo Muchang, et al. Improved epitaxy of 3C-SiC layers on Si(001) by new CVD/LPCVD system. *Chinese Journal of Semiconductors*, 2002, 23(8): 800 (in Chinese) [孙国胜, 王雷, 罗木昌, 等. Si(100) 衬底上高质量 3C-SiC 的改良外延生长. *半导体学报*, 2002, 23(8): 800]
- [13] Fang Rongchuan. *Solid state spectrology*. Hefei: Press of University of Science and Technology of China, 2003: 322 [方容川. *固体光谱学*. 合肥: 中国科学技术大学出版社, 2003: 322]
- [14] Lee K W, Yu K S, Bae J W, et al. Epitaxial growth of 3C-SiC without carbonization process using 1, 3-Disilabutane. *Materials Science Forum*, 1998, 264~ 268: 175
- [15] Diego Ologo, Cardona M, Vogl P. Pressure dependence of the optical phonons and transverse effective charge in 3C-SiC. *Phys Rev B*, 1982, 25(6): 3878
- [16] Zhang Zhicheng, Yang Shaoyan, Chen Yonghai, et al. Compliant substrate technology in the strain hetero-epitaxy. *Research in Metallic Material*, 2002, 28(2): 1 (in Chinese) [张志成, 杨少延, 陈涌海, 等. 应变异质外延中的柔性衬底技术. *金属材料研究*, 2002, 28(2): 1]
- [17] Chu M A, Tanner M O, Huang Fengyi, et al. Photoluminescence and X-ray characterization of relaxed Si_{1-x}Ge_x alloys grown on silicon on insulator (SOI) and implanted SOI substrates. *J Cryst Growth*, 1997, 175(2): 1278

3C-SiC Growth on SOI with High Silicon-Over-Layer*

Wang Xiaofeng, Wang Lei, Zhao Wanshun, Sun Guosheng, Huang Fengyi and Zeng Yiping

(*New Material Laboratory, Institute of Semiconductors, The Chinese Academy of Sciences, Beijing 100083, China*)

Abstract: SiC/SOI(SOL \approx 0.5 μ m) with crystalline quality similar to that grown on bare Si substrate is obtained by LPCVD. It indicates that SOI is a promising substrate for large mismatch system. Raman spectrum indicates that larger residual strain exists in SiC epilayer grown on SOI than on Si. The crystalline and interface properties are studied using XRD, AFM and SEM. The residual strain is characterized by Raman spectrum.

Key words: SOI; SiC; large lattice mismatch; residual strain; void

PACC: 6855; 8115

Article ID: 0253-4177(2004)12-1652-06

* Project supported by National High Technology Research and Development Program of China(No. 2002AA311210)

Wang Xiaofeng female, PhD candidate. She is engaged in the research on the growth of SiC on SOI substrate and investigation of its device.

Received 5 November 2003, revised manuscript received 30 December 2003

©2004 The Chinese Institute of Electronics