

薄二氧化硅 MOS 电容电离辐射陷阱电荷研究

刘忠立

(中国科学院半导体研究所, 传感技术国家实验室, 北京 100083)

摘要: 采用高频 $C-V$ 曲线方法, 研究了 50nm 及 15nm MOS 电容电离辐射空穴陷阱及界面态的建立过程. 二种样品电离辐射空穴陷阱电荷密度在 $1 \times 10^{13} \text{Gy}(\text{Si})$ 剂量下近乎相同, 而在大于 $3 \times 10^{13} \text{Gy}(\text{Si})$ 剂量下, 50nm MOS 电容的电荷密度约为 15nm MOS 电容的 2 倍. 利用电离辐射后的隧道退火效应, 计算出二种样品电离辐射陷阱电荷在 Si-SiO₂ 界面附近分布的距离均约为 4nm.

关键词: MOS 电容; 电离辐射; 陷阱电荷

EEACC: 2130; 2550R

中图分类号: TN386

文献标识码: A

文章编号: 0253-4177(2001)07-0904-04

1 引言

电离辐射可造成 MOS 器件永久性损伤或半永久性损伤, 主要是由于电离辐射在 MOS 电容的 Si-SiO₂ 界面附近产生正的空穴陷阱电荷及界面态所致^[1]. 这种辐射感生缺陷的行为, 除了可以采用空穴陷阱及界面态的建立方法加以研究以外, 也可以采用空穴陷阱电荷建立以后的隧道退火方法来进行研究^[2]. 隧道退火是在正的空穴陷阱电荷建立以后, 在 MOS 电容的栅电极上加正偏压, 使 Si 中导带电子通过 Si-SiO₂ 的势垒隧穿至 SiO₂ 带隙中湮灭正的陷阱电荷而完成的. 通过隧道退火效应随时间的变化, 可以求出正的空穴陷阱在 Si-SiO₂ 界面处的分布距离. 本文针对两种较薄栅 SiO₂ 厚度的 MOS 电容, 对其空穴陷阱电荷及界面态的建立以及隧道退火行为进行了研究, 特别通过隧道退火效应的计算, 求出二种样品空穴陷阱电荷在 Si-SiO₂ 界面附近分布的距离均约为 4nm 左右.

2 理论

2.1 平带电压 V_{FB} 及中带电压 V_{MC}

图 1 为 P 型半导体 MOS 电容的能带图, 在此

图中 E_{FM} 为金属费米能级, E_{FS} 为半导体费米能级, E_i 为本征能级, E_c 为导带底能级, E_v 为价带顶能级, ϕ_s 为表面势, ϕ_B 为费米势.

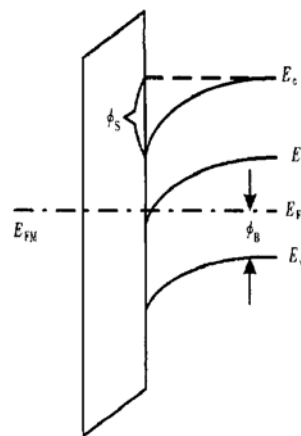


图 1 P-Si MOS 电容能带图

FIG. 1 Energy-Band Diagram for P-Si MOS Capacitor

按电势平衡原理, 对于 P 型 Si MOS 电容, 当外加电压为 V 时, 应有以下电势平衡公式^[3].

$$q\phi_s + q\phi_B + qV = \phi_{MS} - E_C + qV_{OX} \quad (1)$$

式中 q 为电子电荷; ϕ_{MS} 为半导体和金属功函数差; V_{OX} 为 SiO₂ 压降.

当 $\phi_B = 0$ 时, 对应外加电压为平带电压 V_{FB} , 当

刘忠立 1940 年出生, 研究员, 博士生导师, 主要从事半导体器件和物理研究.

2000-07-10 收到, 2000-11-16 定稿

$\Phi_B + \Phi_s = E_C/2 = |E_C - E_V|/2$ 时, 对应外加电压为中带电压 V_{MC} , V_{FB} 及 V_{MC} 可分别由 MOS 电容高频 $C-V$ 曲线对应的平带电容 C_{FB} 及中带电容 C_{MC} 求出.

$$C_{FB} = \sqrt{\frac{\epsilon_{Si}\epsilon_0 q^2 N_A}{kT}} \quad (2)$$

$$C_{MC} = \sqrt{\frac{qN_A\epsilon_{Si}\epsilon_0}{kT - 2q\Phi_B}} \quad (3)$$

式中 N_A 为半导体掺杂浓度; ϵ_{Si} 为 Si 的相对介电常数; ϵ_0 为真空电容率; k 为波尔兹曼常数; T 为绝对温度.

2.2 空穴陷阱电荷密度 Q_{ot} 及界面态密度 D_{it}

电离辐射在 MOS 电容 SiO_2 中产生电子空穴对, 电子在栅正偏压作用下被电源吸收, 空穴漂移向 Si-SiO₂ 界面, 在靠近界面处被空穴陷阱俘获形成面密度为 Q_{ot} 的正空穴陷阱电荷, 它们导致 MOS 电容高频 $C-V$ 曲线负向漂移. 由于在中带时界面态不起作用, 故而中带电压的漂移量 $\Delta V_{MC} = V_{MC}(\text{漂移}) - V_{MC}(\text{原始})$ 即为 Q_{ot} 的直接反映, 即

$$Q_{ot} = \Delta V_{MC} C_{ox} / q \quad (4)$$

式中 C_{ox} 为栅 SiO_2 单位面积电容.

当偏离中带, 例如在平带时, 界面态对电容曲线漂移有贡献. 假定界面态密度增加量为 ΔD_{it} ,

$$\Delta D_{it} = \frac{dQ_{it}}{qd\Phi} \quad (5)$$

由(5)式可导出(6)式^[4]:

$$\Delta D_{it} = \frac{\epsilon_{ox}\epsilon_0(\Delta V_{MC} - \Delta V_{FB})}{qt_{ox}kT \ln(N_A/n_i)} \quad (6)$$

式中 ΔV_{FB} 为平带电压漂移量, $\Delta V_{FB} = V_{FB}(\text{漂移}) - V_{FB}(\text{原始})$.

2.3 空穴陷阱电荷分布距离 X_m

当一个 MOS 电容在电离辐射作用下, 一旦建立起正的空穴陷阱电荷, 则其 $C-V$ 曲线要向负电压方向移动. 假定此时为零时间, 即 $t=0$, 给 MOS 电容栅电极加一正电压, 则随着时间 t 的变化, Si 中带电子通过隧穿至 SiO_2 中, 并同已建立起的正空穴陷阱电荷复合, 从而 $C-V$ 曲线向正电压方向恢复. 实验发现, 恢复过程符合指数规律. 当外加电压小于 $5 \times 10^6 \text{V/cm}$ 时, 这种隧道退火不可能是人们熟知的 F-N 隧道效应, 而是 hopping(跳跃)隧道输运过程^[5]. 按 hopping 过程理论, 在时间 t 时, 中带电压 $V_{MC}(t)$ 应满足下式:^[6]

$$V_{MC}(t) = V_{MC}(\tau) \left[1 - \frac{\ln(t/\tau)}{2KX_m} \right] \quad (7)$$

式中 τ 是隧道退火常数, 为 $1 \times 10^{-10} \text{s}$; K 是 SiO_2 沿 X 方向的带隙波矢的大小, X 定向为垂直于 Si-SiO₂ 界面的方向, 并指向 SiO_2 , 在界面处 $X=0$. 根据“两带近似”, $K=0.06 \text{nm}^{-1}$, X_m 是正空穴陷阱电荷从 $X=0$ 指向 SiO_2 的最大分布距离, 是我们感兴趣的正空穴陷阱电荷的分布范围.

由(7)式很容易导出 X_m 的表达式为:

$$X_m = \frac{\ln(t/\tau)}{2K} \times \frac{1}{1 - \frac{V_{MC}(t)}{V_{MC}(\tau)}} \quad (8)$$

假定 t_1 及 t_2 为隧道退火过程(见图 2)的两个时间, 且 $t_2 > t_1$, 由(7)式应有:

$$V_{MC}(t_1) = V_{MC}(\tau) \left[1 - \frac{\ln(t_1/\tau)}{2KX_m} \right] \quad (9)$$

$$V_{MC}(t_2) = V_{MC}(\tau) \left[1 - \frac{\ln(t_2/\tau)}{2KX_m} \right] \quad (10)$$

由(9)及(10)式消除 $V_{MC}(\tau)$, 经适当运算即可得 X_m 为:

$$X_m = \frac{V_{MC}(t_1) \ln(t_2/\tau) - V_{MC}(t_2) \ln(t_1/\tau)}{2K(V_{MC}(t_1) - V_{MC}(t_2))} \quad (11)$$

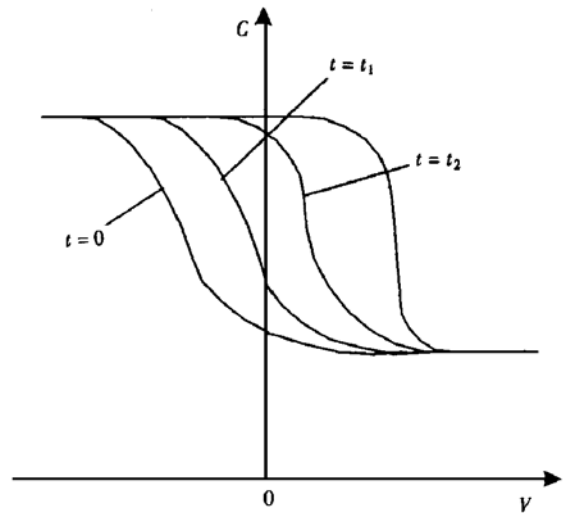


图 2 MOS 电容的隧道退火过程

FIG. 2 Tunneling Anneal Process of MOS Capacitor

3 样品制备及实验

3.1 样品制备

采用 $4-6 \Omega \cdot \text{cm}$ P 型 $\langle 100 \rangle$ 晶向 Si 片, 经磨片抛光清洗后, 进行栅 SiO_2 生长, 生长条件为: H、O

合成氧化, 温度为 875℃. 控制氧化时间得到二种栅 SiO₂ 厚度, 一种为 15nm, 另一种为 50nm. 对应样品分别记作 A 和 B. 此后, 用电子束蒸发 Al 并光刻成电极. 接着背面去 SiO₂ 及电子束蒸 Al. 在 450℃ 及氢气氛下退火 30min, 制成 MOS 电容.

3.2 实验

3.2.1 总剂量辐照实验

二种样品同时用中国科学院生物物理研究所 Co⁶⁰源进行辐照, 辐照条件为: MOS 电容外加正电场 1×10⁶V/cm, 剂量率约为 2Gy(Si)/s, 辐照总剂量取三个点, 即 1×10³、3×10³ 和 5×10³Gy(Si). 测量辐照前、后高频 C-V 曲线, 并求出相应平带电压 V_{FB} 及中带电压 V_{MC}, 由此求出相应 Q_{ot} 及 ΔD_{it}.

3.2.2 隧道退火

继续上述实验, 以 5×10³Gy(Si) 辐照后测量的 C-V 曲线为 t=0 时的曲线. 停止辐照, 对 MOS 电容外加 1×10⁶V/cm 正电场, 在其后不同时间 t₁、t₂ 及 t₃ 时测量样品高频 C-V 曲线, 并求出对应中带电压 V_{MC}(t₁)、V_{MC}(t₂) 及 V_{MC}(t₃).

4 实验结果

由实验测量得到的辐照前后高频 C-V 曲线, 求出对应的平带电压 V_{FB} 及 V_{MC}, 由此计算出辐照前后的平带电压差 ΔV_{FB} 及中带电压差 ΔV_{MC}, 由 ΔV_{FB} 和 ΔV_{MC} 根据 (4) 及 (6) 式可分别求出不同总剂量 D 辐照后 Q_{ot} 的产生及 ΔD_{it} 的建立, 表 1 及表 2 分别列出样品 A 及 B 的一组实验结果.

表 1 样品 A(栅 SiO₂ 厚= 15nm) 的一组实验结果

Table 1 A Set of Experimental Result for Sample A (Gate SiO₂ Thickness= 15nm)

D/Gy(Si)	ΔV _{FB} /V	ΔV _{MC} /V	Q _{ot} /10 ¹¹ cm ⁻²	ΔD _{it} /10 ¹⁰ cm ⁻²
1×10 ³	~ 0.08	~ 0.08	~ 1.2	< 1.4
3×10 ³	~ 0.12	~ 0.12	~ 1.7	< 1.4
5×10 ³	~ 0.18	~ 0.18	~ 2.6	< 1.4

表 2 样品 B(栅 SiO₂ 厚= 50nm) 的一组实验结果

Table 1 A Set of Experimental Result for Sample B (Gate SiO₂ Thickness= 50nm)

D/Gy(Si)	ΔV _{FB} /V	ΔV _{MC} /V	Q _{ot} /10 ¹¹ cm ⁻²	ΔD _{it} /10 ¹⁰ cm ⁻²
1×10 ³	~ 0.3	~ 0.3	~ 1.3	< 7
3×10 ³	~ 0.8	~ 0.8	~ 3.4	< 7
5×10 ³	1.2	1.1	~ 4.7	14

当样品 A 及 B 完成 5×10³Gy(Si) 辐照后, 以此

时间计为 t=0, 并外加 1×10⁶V/cm 电场进行隧道退火实验, 选择 t₁=1200s, t₂=3120s 及 t₃=15120s. 图 3 及图 4 分别示出样品 A 及 B 由高频 C-V 曲线求出的 V_{MC}(t) 曲线.

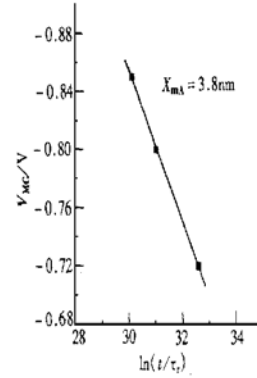


图 3 样品 A 隧道退火 V_{MC}(t) 与 ln(t/τ) 的关系曲线
FIG. 3 V_{MC}(t) Versus ln(t/τ) of Sample A for Tunneling Annealing

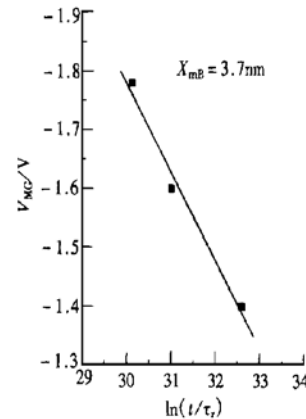


图 4 样品 B 隧道退火 V_{MC}(t) 与 ln(t/τ) 的关系曲线
FIG. 4 V_{MC}(t) Versus ln(t/τ) of Sample B for Tunneling Annealing

由图 3 及图 4 取不同 t 对应的 V_{MC}(t) 可由公式 (11) 计算出样品 A 和 B 相应的 X_m, 对于样品 A 计算出 X_{mA}=3.8nm, 对于样品 B 计算 X_{mB}=3.7nm.

5 讨论

电离辐射产生的空穴陷阱电荷及界面态的行为十分复杂, 定性描述其行为比较容易, 定量描述则比较困难. 这种复杂性给其行为模型化带来很大困难. 本实验中采用的二种样品工艺过程几乎全同, 仅氧

化层厚度有差别,样品 B 同样品 A 氧化物厚度比约为 $n=3.3$ 。本实验中,在 $1 \times 10^3 \text{Gy}(\text{Si})$ 的较低总剂量辐照时,两种样品的 Q_{ot} 近乎相同,在大于 $3 \times 10^3 \text{Gy}(\text{Si})$ 的较高总剂量辐照时,50nm MOS 电容的 Q_{ot} 约为 15nm MOS 电容的 2 倍。

隧道退火实验结果表明,尽管二种样品电离辐射产生的空穴陷阱电荷密度 Q_{ot} 约相差 1 倍,但其分布距离 X_m 大体相当,这说明,尽管二种样品 SiO_2 厚度相差 2 倍以上,但缺陷却几乎相同地集中在 Si-SiO₂ 附近约 4nm 范围以内,对于深亚微米 MOS 器件,栅 SiO₂ 厚度将接近 X_m ,如何保证界面完整性是异常重要的,在 X_m 内的陷阱将可能成为热载流子使器件退化的原因之一。

6 结论

通过栅 SiO₂ 厚度为 15nm 及 50nm 的 MOS 电容的电离辐射及隧道退火实验,证明在使用的栅

SiO₂ 厚度范围以内,电离辐射产生的陷阱电荷密度 Q_{ot} 在 $1 \times 10^3 \text{Gy}(\text{Si})$ 辐射总剂量下 Q_{ot} 近乎相同,而在大于 $3 \times 10^3 \text{Gy}(\text{Si})$ 辐射总剂量下,50nm MOS 电容的 Q_{ot} 约为 15nm MOS 电容的 2 倍。

隧道退火实验证明,15nm 及 50nm 二种栅 SiO₂ 厚度的 MOS 电容,其 Si-SiO₂ 界面附近 SiO₂ 内辐射陷阱电荷均集中在约 4nm 范围内,它是 MOS 结构的缺陷集中地,对于深亚微米薄栅 MOS 器件,将会对热载流子行为产生影响。

参考文献

- [1] S. K. Loi, J. Appl. Phys., 1983, **54**(5): 2540—2546.
- [2] T. K. Oldham, A. J. Lelis and F. B. Holean, IEEE Trans. Nucl. Sci., 1986, **33**(6): 1203—1209.
- [3] S. Kao, Solid-State Electronics, 1975, **18**: 169—181.
- [4] Manfred Schmidt, Dissertation, Berlin, 1990, 110—133.
- [5] H. Krouse, Phys. Status Solidi A, 1979, **52**: 562.
- [6] Manfred Schmidt, Dissertation, Berlin, 1990, 125.

Study on Ionizing Radiation Trapped Charge in Thin SiO₂ MOS Capacitors

LIU Zhong-li

(Institute of Semiconductors, The Chinese Academy of Sciences, State Key Laboratories of Transducer Technology, The Chinese Academy of Sciences, Beijing 100083, China)

Abstract: The processes of generating a trapped positive hole charge and building up an interface state due to the ionizing radiation in MOS capacitors with the gate oxide thickness of 50nm and 15nm, are studied by using the HF $C-V$ curve method. It is found that the densities of trapped positive hole-charge are near the same under $1 \times 10^3 \text{Gy}(\text{Si})$ total radiation dose for two samples, and the density of 50nm sample is about 2 times of 15nm sample under total radiation dose more than $3 \times 10^3 \text{Gy}(\text{Si})$. For two samples, the distribution distances of ionizing radiation trapped charge in the vicinity of Si-SiO₂ interface are calculated to be 4nm by using the tunneling effect after ionizing radiation.

Key words: MOS capacitor; ionizing radiation; trapped charge

EEACC: 2130; 2550R

Article ID: 0253-4177(2001)07-0904-04