

含 N 超薄栅氧化层的击穿特性

韩德栋 张国强 任迪远

(中国科学院新疆物理研究所, 乌鲁木齐 830011)

摘要: 研究了含 N 超薄栅氧化层的击穿特性. 含 N 薄栅氧化层是先进行 900℃ 干氧氧化 5min, 再把 SiO₂ 栅介质放入 1000℃ 的 N₂O 中退火 20min 而获得的, 栅氧化层厚度为 10nm. 实验结果表明, 在栅介质中引入适量的 N 可以明显地起到抑制栅介质击穿的作用. 分析研究表明, N 具有补偿 SiO₂ 中 O₃≡Si· 和 Si₃≡Si· 等由工艺引入的氧化物陷阱和界面陷阱的作用, 从而可以减少初始固定正电荷和 Si/SiO₂ 界面态, 因此提高了栅氧化层的抗击穿能力.

关键词: 含 N; 超薄栅氧化层; 击穿特性

PACC: 7340Q **EEACC:** 2560R; 2550E

中图分类号: TN304.2[†]1 **文献标识码:** A **文章编号:** 0253-4177(2001)10-1274-03

1 引言

随着微电子技术的发展, 超大规模集成电路的集成度不断提高, 器件的尺寸随之减小. 作为集成电路中应用最多的 MOS 器件的尺寸也等比缩小, 但工作电压却没有相应降低, 这就使薄栅氧化层中的电场强度增大, 器件的击穿电压降低, 直接影响了器件电路的可靠性. 因此, 栅介质击穿成为阻碍集成电路进一步发展的主要因素之一. 如何提高器件的抗击穿能力已经成为当今微电子领域普遍关注的课题之一.

近几年来, 有关薄栅氧化层击穿特性的研究国内外已有很多报道^[1-3], 对于薄栅氧化层的击穿机理研究已经取得了很大进展. 关于在 SiO₂ 栅介质中引入 N 可以改善其性能的研究也有很多. 有人研究了含 N 的 MOS 结构器件的电离辐射效应^[4]. 但有关含 N 超薄栅氧化层的抗击穿特性却很少报道. 本文通过大量实验研究了含 N 薄栅氧化层的击穿特性. 结果表明, 在栅介质中引入适量的 N 可以提高器件的抗击穿能力. 这对进一步研究薄栅氧化层的击穿特性以及提高器件的抗击穿能力都是非常有意义的.

2 实验样品及测试

本实验所采用的样品为 Al 栅 N 型 MOS 电容, 制作在 1.7—2.3Ω·cm, n(100) 的 Si 衬底上. 经 900℃ 干氧栅氧化, 氧化后在 900℃ N₂ 中进行退火, 电容面积为 1.824×10⁻⁴cm². 含氮栅介质是先进行 900℃ 干氧氧化 5min, 再把 SiO₂ 栅介质放入 1000℃ 的 N₂O 中退火 20min 而获得的, 栅氧化层厚度为 10nm.

薄栅氧化层的击穿特性研究, 是通过由 HP4140B、PC 机、探针台等组成的自动测试系统来完成的. 通过在栅极与衬底间加正电压 V_g 扫描(扫描间隔为 0.1V), 采集所对应的衬底电流 I_g . 为保护仪器, 电流限设为 10⁻⁴A, 定义当电流达到此限时所对应的 V_g 即为击穿电压(理论上, 当 I_g - V_g 曲线出现垂直于 V_g 方向的变化时所对应的 V_g 即是击穿电压).

3 实验结果及讨论

图 1 表示的是同一工艺条件下制作的含 N 与未含 N 对照样品的 I_g - V_g 特性曲线. 由图可见, 无论

韩德栋 男, 1970 年出生, 硕士研究生, 从事 MOS 结构的热载流子效应的研究.

张国强 男, 1963 年出生, 研究员, 从事 MOS 新介质、辐射效应和机理的研究.

2000-11-15 收到, 2001-02-08 定稿

含 N 还是未含 N 的样品, 其 I_g-V_g 特性曲线都表现出三个区域: (1) 低场区(0—6V), 在此区域内, 电流 I_g 随电压 V_g 增加变化很小. 这是因为衬底中的电子能量较低, 通过隧道贯穿进入栅氧化层中的电子较少, 从而使电子(非热电子)不能产生碰撞电离, 于是 I_g 变化很微弱; (2) Fowler-Nordheim 注入区(6—9V), 在此区域内, 电流 I_g 随电压 V_g 的变化在对数坐标中近似线性关系. 这是因为外加电场继续增大以后, 衬底中的电子能量较高, 大量电子克服界面势垒隧道贯穿进入栅 SiO_2 中, 有大量热电子产生的缘故; (3) I_g 急剧增加最终导致击穿的区域(此图由于电流限定得较低而未出现). 这是因为进一步增大电场后, 衬底电子的碰撞电离造成热电子倍增的缘故. 击穿电压的确定即是第二区域与第三区域的交点对应的 V_g 电压值.

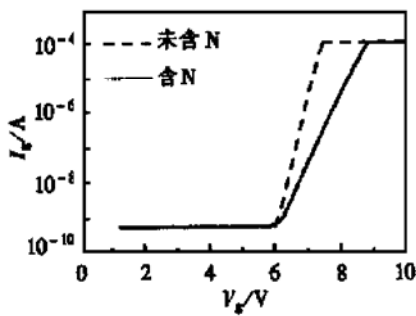


图1 薄栅氧化层的 I_g-V_g 击穿特性曲线

FIG. 1 I_g-V_g Breakdown Characteristics Curve of Thin Gate Oxide

分析比较图中含 N 与未含 N 样品的两条 I_g-V_g 特性曲线可见, 在低场区(0—6V) 两条曲线没有什么差异, 但是在 Fowler-Nordheim 注入区(6—9V) 两条曲线却存在很大差异, 含 N 样品的特性曲线的斜率下降、击穿电压增大. 因此, 在栅介质中引入 N 可以抑制栅介质的击穿.

目前, 关于栅介质的击穿机理主要有三种不同的观点: 碰撞电离模型、陷阱产生/电子俘获模型和结构修正模型. 碰撞电离模型能很好地解释高场应力所引起的击穿, 但不能解释高电流注入所造成的击穿, 而陷阱产生/电子俘获模型则与其相反. 结构修正模型对高场应力和高电流注入损伤都能解释, 但目前还没有强有力的证据证明. MOS 栅介质的击穿过程可以用碰撞电离模型^[5]解释为: 当栅电压 V_g 增大时, 电子在高电场作用下获得足够的能量翻越

Si/SiO₂ 界面势垒贯穿到 SiO₂ 层中, 并在栅极(阳极)附近有碰撞电离产生电子-空穴对, 产生的空穴在电场作用下移向 Si/SiO₂ 界面(阴极), 被工艺过程引入的氧空位等空穴陷阱俘获. 因为靠近阴极被俘获的这些空穴将降低 F-N 电子注入的贯穿势垒, 从而导致较高的电子注入流量, 它们又将参与电离碰撞过程. 一旦碰撞电离在 SiO₂ 中出现, 正反馈过程就将产生. 从而使 I_g 快速增加并最终导致击穿. 由此可见, 栅介质的击穿主要是由于正电荷的积累引起的. N 具有补偿 SiO₂ 中 $\text{O}_3 \equiv \text{Si} \cdot$ 和 $\text{Si}_3 \equiv \text{Si} \cdot$ 等由工艺引入的氧化物陷阱和界面态陷阱的作用^[4], 从而可以减少初始固定正电荷和 Si/SiO₂ 界面态. 因此, 在栅介质中引入适量的 N 可以提高器件的击穿电压.

4 结束语

本文对含 N 薄栅氧化层的击穿特性进行了实验研究. 实验结果表明, 在栅介质中引入适量的 N 可以提高器件的抗击穿能力. 这主要是由于 N 具有补偿 SiO₂ 中 $\text{O}_3 \equiv \text{Si} \cdot$ 和 $\text{Si}_3 \equiv \text{Si} \cdot$ 等由工艺引入的氧化物陷阱和界面态陷阱的作用, 从而减少了初始固定正电荷和 Si/SiO₂ 界面态. 栅介质的击穿主要是由于正电荷的积累引起的, 因此在栅介质中引入适量的 N 可以改善栅介质的性能.

参考文献

- [1] I. C. Chen, S. E. Holland and C. Hu, Electric Breakdown in Thin Gate and Tunneling Oxide, IEEE Trans. Electron Devices, 1985, **ED-32**(2): 413—422.
- [2] LIU Hong-xia and HAO Yao, Experimental Research on Breakdown Characteristics of Thin Gate Oxide, Chinese Journal of Semiconductors, 2000, **21**(2): 146—150[刘红侠, 郝跃, 薄栅氧化层击穿特性的实验研究, 半导体学报, 2000, **21**(2): 146—150].
- [3] FENG Wen-xiu, CHEN Pu-sheng and HUANG Shi-ping, Temperature Dependence of Electron Tunneling and Low Field Transport Current in Ultrathin SiO₂ Films, Chinese Journal of Semiconductors, 1998, **19**(10): 777—783[冯文修, 陈蒲生, 黄世平, 超薄 SiO₂ 膜电子隧穿及低场传输电流的温度关系, 半导体学报, 1998, **19**(10): 777—783].
- [4] ZHANG Guo-qiang, LU Wu, YU Xue-feng et al., Characteristics of Ionizing Radiation and Annealing in Nitride Thin Oxide, Chinese Journal of Semiconductors, 1999, **20**(5): 437—440[张国强, 陆妩, 余学锋, 等, 含 N 薄栅介质的电离辐

照及退火特性, 半导体学报, 1999, **20**(5): 437—440].
[5] ZHANG Guo-qiang, GUO Qi, YU Xue-feng *et al.*, Break-down Characteristics in Fluorinated Gate Oxides, Chinese

Journal of Semiconductors, 1998, **19**(10): 784—787[张国强, 郭旗, 余学锋, 等, 含 F 栅介质的击穿特性研究, 半导体学报, 1998, **19**(10): 784—787].

Breakdown Characteristics of Nitride Ultra-Thin Gate Oxide

HAN De-dong, ZHANG Guo-qiang and REN Di-yuan

(*Xinjiang Institute of Physics, The Chinese Academy of Sciences, Urumqi 830011, China*)

Abstract: The breakdown characteristics of N₂O nitride ultra-thin gate oxide are investigated. The experimental data show that with N introduced into thermal SiO₂ oxide, the breakdown characteristics of thin gate oxide are much improved. The characteristics of ultra-thin gate oxide can also be improved by N, because N can decrease the oxide charges and interface states induced during the process.

Key words: N; ultra-thin gate oxide; breakdown characteristics

PACC: 7340Q **EEACC:** 2560R; 2550E

Article ID: 0253-4177(2001)10-1274-03

HAN De-dong male, was born in 1970. He is engaged in the research on hot carrier effects in MOS structures.

ZHANG Guo-qiang male, was born in 1963, researcher. He is engaged in the research on radiation effects in MOS structures.

Received 15 November 2000, revised manuscript received 8 February 2001

©2001 The Chinese Institute of Electronics