

# 衬底热空穴耦合的薄栅 TDDB 效应\*

刘红侠 郝 跃 张进城

(西安电子科技大学微电子研究所, 西安 710071)

**摘要:** 通过衬底热空穴(SHH, Substrate Hot Hole)注入技术,对 SHH 增强的薄 SiO<sub>2</sub> 层击穿特性进行了研究. 与通常的 F-N 应力实验相比,SHH 导致的薄栅氧化层击穿显示了不同的击穿特性. 其击穿电荷要比 F-N 隧穿的击穿电荷大得多,栅氧化层的击穿电荷量与注入的空穴流密度和注入时空穴具有的能量以及栅电压有关. 这些新的实验结果表明 F-N 应力导致的薄栅氧化层的击穿不仅由注入的空穴数量决定. 提出了一个全新的衬底热空穴耦合的 TDDB(Time Dependent Dielectric Breakdown)模型.

**关键词:** 薄栅氧化层; 经时击穿; 衬底热空穴; 击穿电荷; 模型

**EEACC:** 7310B; 2520E

**中图分类号:** TN 304. 2<sup>+</sup> 1      **文献标识码:** A      **文章编号:** 0253-4177(2001)10-1310-05

## 1 引言

集成电路以高速化和高性能化为目标,实现着进一步的微细结构. 随着微细结构在工业上的实现,降低成本和提高集成度成为可能. 但另一方面,随着 MOS 集成电路微细化的发展,栅氧化层向薄膜方向发展,而电源电压却不宜降低,这使栅氧化层工作在较高的电场强度下,其抗电性能成为一个突出的问题. 栅氧抗电性能不好将引起 MOS 器件电参数不稳定,如阈电压漂移、跨导下降、漏电流增加等,进一步可引起栅氧的经时击穿(TDDB, Time Dependent Dielectric Breakdown). 栅氧击穿作为 MOS 电路的主要失效模式已成为目前国际上关注的热点.

虽然借助于 MOS 电容,人们对栅氧化层的 TDDB 击穿进行了深入、广泛的研究<sup>[1-5]</sup>,并提出了一系列的模型,对于 F-N (Fowler Nordheim) 隧穿应力条件下的栅介质击穿给出了很好的解释. 但是,对处于 IC 中的 MOSFET,仍无法准确地预测其在工作中的栅氧化层寿命. 这是由于在通常的栅氧击

穿研究中,仅仅考虑载流子以 F-N 隧穿的方式进入 SiO<sub>2</sub>; 而此时载流子向氧化层中的注入是以热载流子发射而跨越界面势垒为主的. 因此在这种情况下,热载流子向栅氧中的发射注入便成为介质击穿的根本来源. 要准确预测 IC 中 MOS 器件的栅氧寿命,则必须考虑热载流子注入对氧化层击穿的影响.

本文通过衬底热空穴的注入技术,对 PMOS-FET 器件进行了热空穴注入效应的研究,从中得出了衬底热空穴效应增强的 TDDB 模型.

## 2 MOSFET 中的 F-N 隧穿与 TDDB 效应

人们采用多晶硅栅 MOS 电容,对 MOSFET 的 TDDB 效应进行了广泛的研究. 在试验过程中对 MOS 电容施加高电压,使得载流子能够以 F-N 隧穿的方式通过界面势垒而进入栅氧化层中,形成较大的栅极泄漏电流,如图 1 所示. 当所隧穿的界面势垒形状为三角形时,F-N 隧穿电流的表达式为:

$$J_t = AE_c^2 \exp(-B/E_c) \quad (1)$$

\* 国家军事电子预研项目(No. 8. 5. 3. 4).

刘红侠 1968 年出生,副教授,博士研究生,主要从事薄栅氧化层击穿和深亚微米器件可靠性研究.

郝 跃 1958 年出生,教授,主要从事新型半导体器件和电路研究,VLSI 可靠性设计,深亚微米半导体器件建模和表征技术研究.

张进城 1976 年出生,博士研究生,主要从事 MOS 器件可靠性及宽禁带半导体器件研究.

2000-11-23 收到,2001-04-11 定稿

其中  $E_c$  是载流子注入电极处的栅氧化层中电场强度;  $A$  和  $B$  都是与注入载流子有效质量  $m^*$  和注入界面处势垒高度  $\Phi_{b,i}$  相关的参数. 特别是:

$$B = 8\pi(2m^*)^{1/2}\Phi_{b,i}^{3/2}/(3hq) \quad (2)$$

因为与空穴相关的势垒高度  $\Phi_{b,h}$  和有效质量  $m_h^*$  要大于电子相应的  $\Phi_{b,e}$  和  $m_e^*$ , 所以在 F-N 隧穿的应力条件下, 电子进入栅氧化层中是主要因素, 即此时的栅极漏电流是电子从阴极的隧穿注入. 随着电场  $E_c$  的增强, 注入界面势垒便会明显减薄, 从而使得载流子的隧穿几率增大, 导致栅漏电流升高.

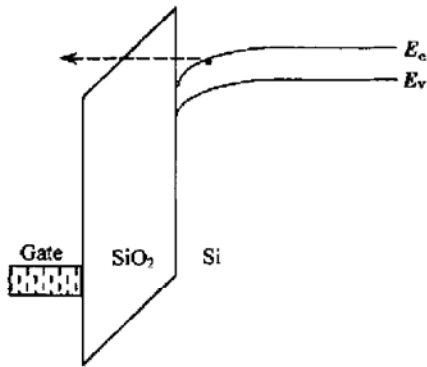


图1 电子向栅氧化层中隧穿注入的能带图  $E_c$  和  $E_v$  分别表示导带和价带.

FIG. 1 Energy-Band Diagram of F-N Tunneling Electron Injected into the Gate Oxide  $E_c$  and  $E_v$  represent conduction band and valence band, respectively.

以 F-N 隧穿方式从阴极注入到栅氧化层中的电子, 会在内部高电场的作用下, 使氧化层内部及 Si-SiO<sub>2</sub> 界面处产生陷阱的积累. 这便是 TDDDB 击穿过程中的第一阶段——积累或建立阶段. 当陷阱的积累达到一定密度后, 便会使栅氧化层局部区域的电场和漏电流达到某一临界值, 转入第二阶段——快速失控阶段. 在这一阶段, 高电场、大电流所造成的电热正反馈作用, 迅速使栅氧化层击穿. 因此, 栅氧寿命由第一阶段的缺陷累积时间所决定.

在第一阶段中, 当电子从阴极隧穿注入到氧化层中时, 隧穿注入电子中的一部分从栅氧化层内部的高场中获取足够的能量而发生碰撞电离, 产生电子-空穴对. 所产生的空穴受内部电场的影响而向阴极处移动, 并有一部分陷入在阴极附近一个很小区域 (即氧化层薄弱区域) 内的氧化层陷阱中. 这种正电荷的陷入、累积, 造成阴极附近局部电场的增强. 正是这种氧化层中局部电场的增强, 引发栅极电流

的增大, 最终导致栅氧的击穿和热损坏.

### 3 衬底热空穴耦合的 TDDDB 效应

对于处在实际工作状态中的 MOSFET, 要准确预测 IC 中 MOS 器件的栅氧寿命, 则必须考虑热载流子注入对氧化层击穿的影响.

衬底热载流子来源于热产生的衬底电流及在衬底耗尽层中产生的倍增电流. 衬底偏压在沟道耗尽层上的压降所形成的高电场, 是载流子获得足够能量而发射进入栅氧中的首要条件. 这些载流子被沟道耗尽层中的高电场加速, 获得足够的能量而成为热载流子. 它们向栅氧化层中的注入是均匀的. 图 2 是衬底热载流子向栅介质中发射的能带示意图.

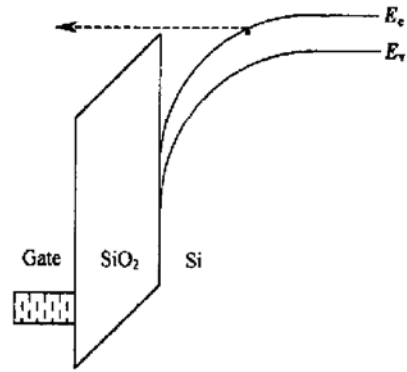


图2 衬底热载流子向栅氧化层中发射的能带图

FIG. 2 Energy-Band Diagram of Substrate Hot Carrier Injected into the Gate Oxide

由衬底热载流子所引起的栅氧击穿受注入载流子能量的直接影响, 而与氧化层中的电场强度关系不大. F-N 隧穿所引起的 TDDDB 击穿是在较高的栅氧化层电场作用下发生的, 这是载流子隧穿注入及电子在氧化层中发生碰撞电离等效应的要求. 而衬底热载流子应力条件下的栅氧击穿, 所对应的氧化层电场却相对较低, 应力过程不会出现明显的隧穿电流. 但在击穿之前, 由于注入载流子在氧化层中的累积导致界面势垒抬升, 因此也会出现栅电流随应力时间的延续而下降, 这与 F-N 隧穿条件下的表现相同. 随着衬底偏压的增大, 衬底热载流子能量会增强, 其结果便是击穿时间的缩短.

为了更好的比较 F-N 隧穿与热载流子注入的不同点, 下面通过衬底热空穴的注入技术, 对 N 阱 PMOSFET 进行热空穴的注入效应研究. 从中得出

热空穴增强的 TDDB 模型.

### 3.1 实验条件

进行 SHH 注入的实验中,应用的器件是由 Motorola 公司提供的 N 阱 PMOS 场效应晶体管,器件的沟道长度为  $1\mu\text{m}$ ,沟道宽度为  $15\mu\text{m}$ ,栅氧化层厚度为  $5\text{nm}$ .如图 3 所示,利用生长在 n 阱工艺上的 PMOSFET 器件进行 SHH 注入实验,对于实验中器件的工作条件如图所示,在 P 型衬底和 N 型的阱之间加上一个正向的偏置条件,有助于空穴从衬底注入到氧化层的界面.这个衬底的偏置电压使得在衬底的耗尽层中加了一个相当大的电场,让在此区域碰撞产生的空穴获得足够的能量克服氧化层界面势垒,注入到氧化层中.衬底偏置电压的大小决定注入到氧化层的空穴能量,而栅压的大小决定了栅氧化层电场的大小.

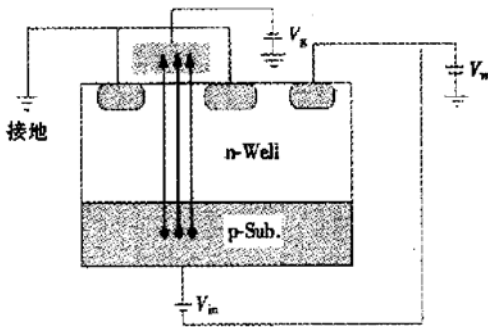


图 3 P 沟 MOSFET 偏置电压示意图

FIG. 3 Schematic Illustration of PMOSFET Bias Voltage

### 3.2 $I_g-t$ 特性

图 4 标出了 SHH 注入过程中时间对栅电流之间的关系,从图中可以很容易发现,在一开始栅电流随着时间不断的减小,随后就会慢慢的增加,然后突然一个猛变,标志着氧化层的击穿.电流在开始阶段的减小是由于正电荷在氧化层中积累的结果.这一结果将在阈值电压漂移的实验中得到验证.随后漏电流慢慢地增加,最后当在氧化层中积累的正电荷密度达到一个临界值时,栅上的漏电流迅速跳变到毫安量级上,说明器件已经发生了击穿.

### 3.3 阈值电压漂移的测量

对 PMOSFET 进行了阈值电压漂移的测量,实验发现 PMOSFET 阈值电压的漂移量为负值,说明

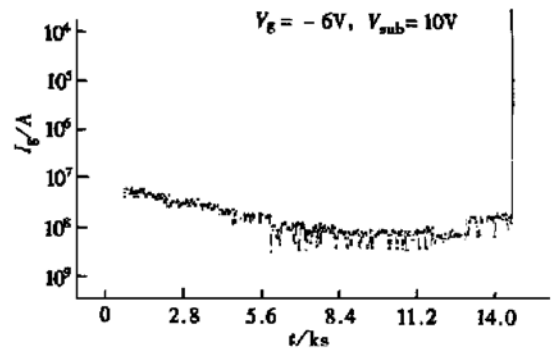


图 4 SHH 注入的  $I_g-t$  关系图

FIG. 4  $I_g$  vs  $t$  for SHH Injection

转移曲线向左移,阈值电压的绝对值变大,图 5 所示为阈值电压的绝对值.从这个实验结果可以发现 SHH 注入过程中器件的氧化层陷落了带正电的电荷,因为实验中在 PMOSFET 的栅上加的电压为负值,栅电压发出的电力线部分终止于氧化层中带正电的陷阱电荷,使得阈值电压绝对值变大.

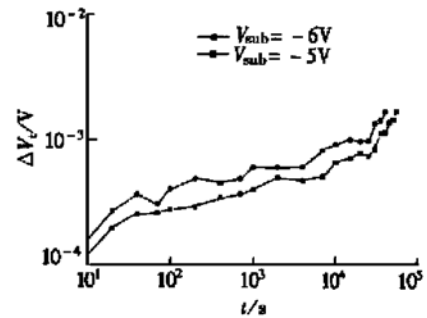


图 5 阈值电压随时间的漂移图

FIG. 5 Time Dependence of Threshold Voltage Shift

### 3.4 击穿电荷量的测量

图 6 表明了不同的偏置条件下,对于 SHH 应力实验中其击穿空穴量的分布情况,揭示了击穿电荷量与各极电压偏置的关系情况.在这一实验中,用  $V_w$  来控制注入空穴的能量,用  $V_g$  来控制氧化层的电场大小,其中  $V_m$  的大小可以控制注入空穴流的密度.从图中可以看出,随着  $V_w$  的增加,即注入空穴能量的增加,  $Q_p$  减小,而且  $V_m$  和  $V_g$  增加时都会导致  $Q_p$  的减小.从图中还可以发现  $Q_p$  的值达到了  $2-30\text{C}/\text{cm}^2$ ,比在通常的 F-N 隧穿应力实验中得到的值  $0.1\text{C}/\text{cm}^2$  大得多.从而可以推断 F-N 隧穿应力下的 TDDB 效应并不是简单的如通常参考文献中论述的那样,由栅氧化层中注入的空穴总量所决

定, 当注入的空穴总量达到一定程度, 导致 TDDB 击穿. F-N 隧穿导致的 TDDB 效应还应该与热电子产生的缺陷过程有关, 该实验否定了 Lee 和 Hu 提出的空穴导致的击穿模型<sup>[6]</sup>.

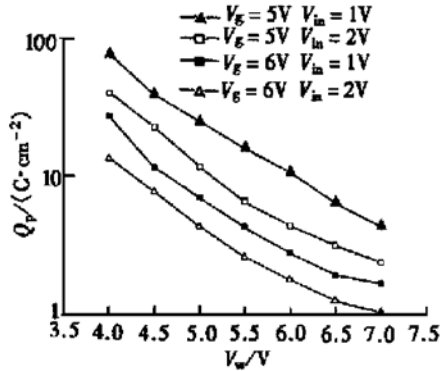


图 6  $Q_p$ - $V_w$  的关系图

FIG. 6  $Q_p$  vs  $V_w$

众所周知, 在 Si 到栅氧化层界面, 一般认为从 Si 单晶到氧化膜存在结构上的过渡区域, 即从硅氧四面体  $\text{SiO}_2$  到共价结构的 Si (金刚石结构) 的过渡层. 在这个区域里, Si—Si 键偏离. 此外, 在氧化膜界面区域里还存在着较多的 Si—O、Si—OH 等键. 这些键的结合力较弱, 切断键不需要较大的能量. 在氧化膜内部也存在着 Si—O、Si—OH、Si—Si 和 Si—H 等弱键.

依据上面的实验结果, 可以得出热空穴的注入引起氧化层介质击穿的实质是: 注入的空穴在衬底电压加速后进入氧化层中, 注入到氧化层的空穴已经具备了相当大的动能, 在热空穴的作用下, 过渡区域及体内的 Si—O、Si—H 和 Si—OH 等键会被破坏, 形成陷阱电荷. 而且在氧化层内部, 在应力的作用下, 氧化层中也产生陷阱, SHH 注入加速了陷阱的恶化, 从而使介质特性退化. 随着应力时间的增加, 在氧化层晶格中的一个 Si 原子上的两个 Si—O 键同时断裂就会引起晶格的永久破坏, 这种破坏不断积累就会使氧化层介质击穿. 氧化层介质的击穿电荷量与注入到氧化层中的空穴流密度及注入时空穴具有的动能以及栅电压有关.

图 7 为由空穴引起的介质 TDDB 的示意图. 图中符号  $a$  表示可以恢复的击穿, 符号  $b$  表示不可恢复的永久性击穿. 在图 7(a) 中可以看出在氧化层中的化学键断裂几率与注入的空穴流有很大关系, 随着空穴流的增加断裂几率也明显的加大了. 如图 7

(b) 所示, 在氧化层晶格中的一个 Si 原子上的两个 Si—O 键同时断裂, 就会引起晶格的永久破坏, 导致氧化层介质击穿.

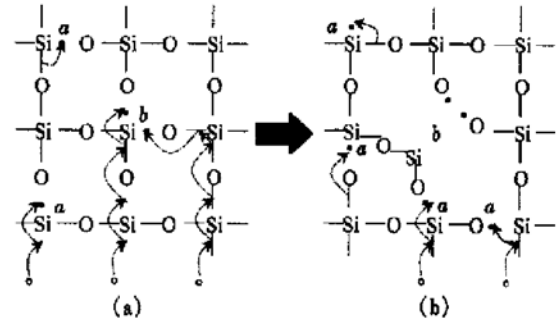


图 7 氧化层中晶格不可恢复的破坏引起介质击穿的示意图

FIG. 7 Dielectric Breakdown due to the Irreversible Oxide Network Relaxation

## 4 结论

通过对 N 阱工艺制造的 PMOSFET 器件作衬底热空穴的注入实验, 以介质的击穿电荷量和实验中器件阈值电压的漂移量作为研究的表征监测量, 可以得出由 SHH 注入导致的 TDDB 击穿, 其击穿电荷要比 F-N 隧穿的击穿电荷高很多. 本文提出了一个全新的由热载流子引起的氧化层介质击穿的模型. 热空穴的注入击穿模型可以用以下的观点来解释: 注入的热空穴在氧化层中与晶格发生碰撞, 加速了氧化层中缺陷的产生, 使氧化层中单个 Si 原子的两个 Si—O 键同时断裂, 这种不可恢复的断裂积累, 最终引起了介质的击穿. 氧化层介质的击穿电荷量与注入到氧化层中的空穴流密度及注入时空穴具有的动能及栅电压有关.

## 参考文献

- [1] David J. Dumin, A Model Relating Wearout to Breakdown in Thin Oxides, IEEE Trans. Electron Devices, 1994, 41(9): 1570—1580.
- [2] Pushkar P. Apte, Correlation of Trap Generation to Charge-to-Breakdown ( $Q_{bd}$ ): A Physical Damage Model of Dielectric Breakdown, IEEE Trans. Electron Devices, 1994, 41(9): 1595—1602.
- [3] I. C. Chen and C. Hu, Electric Breakdown in Thin Gate and Tunneling Oxide, IEEE Trans. Electron Devices, 1985, 32(2): 413—422.

- [ 4 ] Chou-Feng Chen and CHing-Yuan Wu, The Dielectric Reliability of Intrinsic Thin SiO<sub>2</sub> Films Thermally Grown on a Heavily Doped Si Substrate Characterization and Model, IEEE Trans. Electron Devices, 1987, **4**(7): 1540—1551.
- [ 5 ] LIU Hong-xia and HAO Yue, Experimental Research on Breakdown Characteristics of Thin Gate Oxide, Chinese Journal of Semiconductors, 2000, **21**(2): 146—150 (in Chinese) [刘红侠,郝跃,薄栅氧化层击穿特性的实验研究,半导体学报, 2000, **21**(2): 146—150].
- [ 6 ] Jack C. Lee, I. C. Chen and C. Hu, Model and Characterization of Gate Oxide Reliability, IEEE Trans. Electron Devices, 1988, **35**(12): 2268—2278.

## Substrate Hot Hole Coupled TDDB Effects of Thin Gate<sup>\*</sup>

LIU Hong-xia, HAO Yue and ZHANG Jin-cheng

(Institute of Microelectronics, Xidian University, Xi'an 710071, China)

**Abstract:** SHH (Substrate Hot Hole) enhanced breakdown characteristic of thin SiO<sub>2</sub> is investigated by using SHH injection techniques. Compared with conventional F-N stressing experiments, SHH induced thin gate oxide breakdown shows different breakdown characteristics. Depending the injected hole flux density, hole energy and the gate voltage, its charge breakdown is much larger than that of F-N stress. It is revealed that F-N stress induced thin gate oxide breakdown is not simply determined by the total number of the injected holes. A new SHH enhanced TDDB model is presented.

**Key words:** thin gate oxide; TDDB; SHH; charge to breakdown; model

**EEACC:** 7310B; 2520E

**Article ID:** 0253-4177(2001)10-1310-05

\* Project Supported by National Military Electronic Advance Research Under Grant No. 8.5.3.4.

LIU Hong-xia was born in 1968, associate professor, PhD candidate. Her research interests focus on thin gate oxide breakdown and reliability of deep sub-micron devices.

HAO Yue was born in 1958, professor. His main research interests include new semiconductor devices and circuits, VLSI circuits reliability design and deep sub-micron semiconductor devices characterization and modeling.

ZHANG Jin-cheng was born in 1976, PhD candidate. His research interests include MOS device reliability and wide bandgap semiconductor device.