

新型程控模拟量发生器

王东辉 李刚 林雨

(中国科学院半导体研究所, 北京 100083)

摘要: 对 SIMI2000 数模 IC 测试系统的模拟量发生器进行了改进, 采用多级分布式流水线步进传输结构, 解决了从控制器到终端之间的数据传输问题以及灵活扩展的问题。

关键词: IC 测试; 模拟量发生器; 流水线

EEACC: 1265H; 2220

中图分类号: TN47

文献标识码: A

文章编号: 0253-4177(2001)12-1561-04

1 引言

程控模拟量发生器是数模 IC 测试系统的关键部件之一。在集成电路测试系统中需要大量的模拟信号^[1,2], 例如管脚驱动器的箝位电平、比较器的阈值电平、器件电源的控制电平、参测子系统的施加信号、驱动器的电流控制信号、负载的抽电流、灌电流信号以及时钟子系统的时差微调信号等, 都需要由程控模拟量发生器提供模拟信号并实现灵活设置和自调整。采用模拟量自调整、自校验技术是数模 IC 测试系统的一个发展趋势, 它通过管脚电路中的开关矩阵将选中管脚的电平信号送到参测总线, 再送到 A/D 转换器, 采集到计算机中, 与预期值进行比较, 修正误差后, 再由相应的 D/A 转换器送出, 调节相应的电平。

2 新型程控模拟量发生器的原理

在数模 IC 测试系统中, 模拟量程控发生器担负着为整个系统提供模拟信号的任务, 而仅测试台子系统每管脚所需的 D/A 控制就在 8 路到 16 路之间。为适应 VLSI(Very Large Scale Integration, 超大规模集成电路)的发展, 数模 IC 测试系统的管脚

总数一般在 128 个以上, 因此 VLSI 的测试系统所需的 D/A 控制在上千路以上。

不同的测试系统, 其模拟量发生器的结构也不尽相同。八五攻关的 SIMI2000 数模 IC 测试系统的模拟量发生器采用并行传输的工作方式, 系统提供一个 128 终端的扩展接口, 最多可以接 128 个 D/A 终端, 每个终端可以产生 16 路模拟量。其缺点是不论系统需要几个 D/A 终端, 都要使用一块 128 接口的扩展板。这块扩展板因接口太多, 不仅面积很大, 而且控制复杂, 扩展不够灵活, 在不需要太多 D/A 终端的情况下, 剩余接口造成浪费。另外, 接口到终端之间的并行数据不利于长线传输。因此, 解决从控制器到终端之间的数据传输问题以及灵活扩展问题成为模拟量发生器的设计关键。

新型程控模拟量发生器采用多级分布式流水线步进传输结构, 该结构分为三层^[3]:

(1) 第一层是程控模拟量交换中心, 其中存储着 2k 路的 16 位 D/A 数据。

(2) 第二层是 16 级步进传输流水站, 头尾相接, 便于扩展。

(3) 第三层是分布式 D/A 终端。

每一级流水站可以外接 8 个终端, 而每个终端可以分时输出 16 路 D/A 信号。新型程控模拟量发生器的总体框图如图 1 所示。

王东辉 男, 1973 年出生, 博士研究生, 从事微电子学与固体电子学研究。

林雨 男, 1939 年出生, 研究员, 博士生导师, 从事 IC 测试研究。

李刚 男, 1972 年出生, 硕士研究生, 从事 IC 测试研究。

2001-02-19 收到, 2001-06-19 定稿

© 2001 中国电子学会

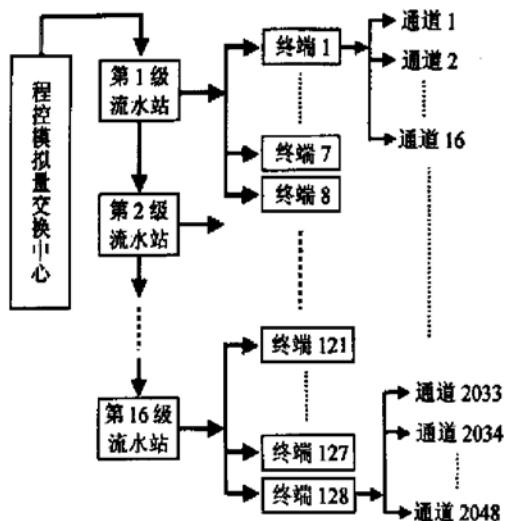


图 1 新型程控模拟量发生器原理框图

FIG. 1 Functional Block Diagram of New Program Controlled Analog Generator

程控交换中心是程控模拟量发生器的核心部件,它存储着各路模拟量对应的数值,2k 路 16bit 模拟量占用了 $4k \times 8bit$ 存储单元。交换中心不断地将 2k 路模拟量数值循环输出到各路 D/A 转换器上,产生模拟信号,同时计算机可以对其中的数据进行随机读写,而不影响交换中心的循环输出。交换中心的主体是一个存储器,另外还包括外围的数据寄存器、地址寄存器以及读写同步控制电路等部件,其结构框图如图 2 所示。

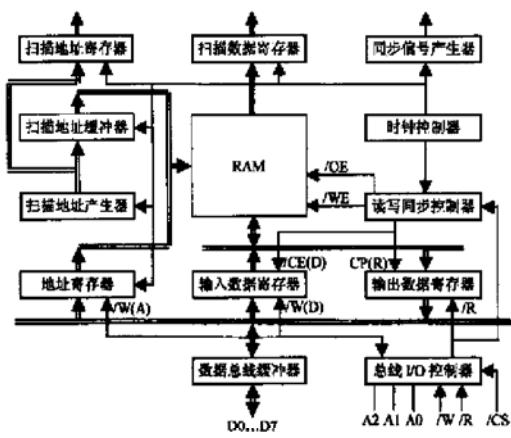


图 2 程控交换中心结构框图

FIG. 2 Structure Diagram of Program Controlled Exchange Center

多级流水站是从交换中心到分布 D/A 终端的传输环节,在不同的 IC 测试系统的模拟量发生器

中,其实现方式也各不相同。新型程控模拟量发生器采用步进传输式流水线结构,每个流水站有一个输入接口和一个输出接口,分别与前级站和后级站相连。在各级流水站内对数据进行并行/串行转换,并与时钟信号和选通信号一起送往串行接口。16 级流水站之间的数据分配由程控模拟量交换中心提供的扫描输出地址的低 4 位控制,从只接 1 个终端到满负载的 128 个终端都能适应。图 3 是流水站的结构框图。

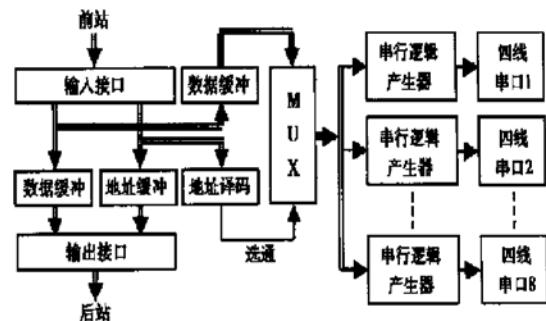


图 3 流水站结构框图

FIG. 3 Structure Diagram of Pipeline/Station

分布式终端采用 D/A 分时输出,为降低系统成本,16 个通道的模拟量共用一片 D/A 芯片,并在每个通道使用保持电路将模拟量保持一段时间。图 4 是分布式终端结构框图。

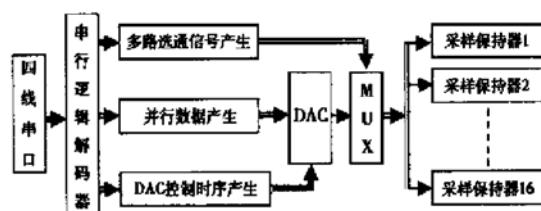


图 4 分布式终端结构框图

FIG. 4 Structure Diagram of Distributed Terminal

3 新型程控模拟量发生器的应用

新型程控模拟量发生器既可以为测试系统的管脚驱动器提供箝位电平,为比较器提供阈值电平等电压信号,也可以为驱动器提供输出电流控制,为参测系统提供恒流信号,还可以为时钟子系统提供时差微调信号。通过 V/I 变换或 V/T 变换可以将程控模拟量发生器的电压信号转换为电流信号或者时间信号。

图 5 为程控模拟量发生器在输出数据时流水站

对 8 个并/串转换器的数据分配情况。图中 A7—A3 为地址线，“A6A5A4”所标注的 0, 1, …, 7 表示 A6A5A4 三位地址译码值。D15, D14, …, D6 表示并/串转换器的串行数据位流。/LD1, /LD2, …, /LD8 为选通信号。当 A6A5A4= 000 时, /LD1 产生一个负脉冲, 选通串口 1 对应的并/串转换器, 此时如果 A7= 0, 当 A3 下降沿到来时, 把对应的高 8 位并行数据锁存到并/串转换器中, 并且数据最高位 D15

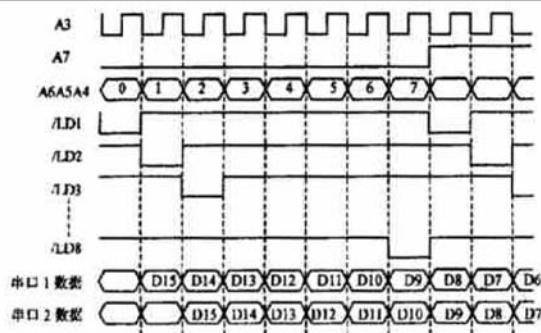


图 5 流水站对 8 个并/串转换器的数据分配

FIG. 5 Distribute Data to 8 Parallel/Serial Converter

出现在串口 1 的串行总线上。当 A6A5A4 译码选通另外 7 路并/串转换器, 在 A3 下降沿到来时, 流水站在把并行 8 位数据锁存到相应串口的并/串转换器的同时, 也将串口 1 的 D14—D8 这 7 位数据串行输出到串行总线上。也就是说, 移位脉冲对于 8 个串口是公用的, 当第 i 路($i= 1, 2, \dots, 8$)并/串转换器执行置数操作时, 其它 7 路并/串转换器在同时执行移位操作。当 A7 由 0 变为 1 后, A6A5A4 译码后再次依次选中 8 个并/串转换器, 在 A3 下降沿到来时, 分别将对应的低 8 位数据 D7—D0 并行输入, 并与高 8 位数据共同串行输出。

由于每个串口对应一个终端, 而每个终端可以产生 16 路 D/A, 当为每路 D/A 提供 16bit 数据时, 对于每个串口来说, 其输出的循环周期为 $16 \times 16\text{bit} = 256\text{bit}$ 。当系统时钟工作在 1MHz 时, 数据输出的速率为 32kbps(等于 A3 的频率)。

4 结论

该程控模拟量发生器的最大特点是扩展灵活方便。其最小系统只需要 1 个流水站, 最大系统可以外接 16 个流水站, 而交换中心只需要提供 1 个扩展接口, 即可串行连接 16 个站, 不需要同时提供 16 个接口。对于每个流水站, 最少可以只接 1 个终端, 最多可以外接 8 个终端, 扩展起来非常方便。

流水站到终端的连接采用 4 线制串行接口总线, 便于长线传输, 实现分布式结构。在设计中考虑到了可测性设计的要求, 整个系统具有较高的性价比。

参考文献

- [1] LIN Yu, Research on Large Scale Integrated Circuit Test Pattern Generation Method, Chinese Journal of Semiconductors, 1980, 1(4): 329[林雨, 大规模集成电路测试图案产生方法的研究, 半导体学报, 1980, 1(4): 329].
- [2] LI Yungang and LIN Yu, Research on Test Pattern Generation Method of Microprocessor, Chinese Journal of Semiconductors, 1985, 6(3): 268[李云岗, 林雨, 微处理器测试图案产生方法研究, 半导体学报, 1985, 6(3): 268].
- [3] LI Gang, Research on Key Part of Digital-Analog IC Test System, Master Thesis, Institute of Semiconductors, The Chinese Academey of Science June, 1999[李刚, 数模 IC 测试系统关键部件的研究, 中国科学院半导体研究所硕士学位论文, 1999 年 6 月].
- [4] IC Test Systems and Peripherals, ADVANTEST Corp.

A New Program Controlled Analog Generator

WANG Dong-hui, LI Gang and LIN Yu

(Institute of Semiconductors, The Chinese Academy of Sciences, Beijing 100083, China)

Abstract: A multilevel distributed pipeline transmission structure is presented to improve the program controlled analog generator in SIMI 2000 Digital-Analog IC testing system. It is divided into three levels. The first level is the program controlled exchange center, which stores $2k \times 16$ bit D/A data and exports them circularly. The second level is composed of pipeline stations, which connect end to end and transmit the D/A data to distributed terminals. The third level is composed of distributed terminals, which provide 16 analog channels. The new program controlled analog generator solved the data transmission problem from controller to terminal and provided flexible expansion.

Key words: IC test; analog generator; pipeline

EEACC: 1265H; 2220

Article ID: 0253-4177(2001)12-1561-04

WANG Dong-Hui male, was born in 1973, PhD candidate. He is engaged in the research on microelectronics and solid state electronics.

LIN Yu male, was born in 1939, professor. He is engaged in the research on IC test.

LI Gang male, was born in 1972, MS candidate. He is engaged in the research on IC test.