

半绝缘非掺 GaAs 材料制备的 MESFETs 背栅效应^{*}

刘汝萍 夏冠群 赵建龙 翁建华 张美圣 郝幼申

(中国科学院上海冶金研究所一室 上海 200050)

摘要 设计了一套适用于二种工艺(离子注入隔离工艺和半绝缘衬底自隔离工艺)的背栅效应测试版图,用选择离子注入形成有源层和欧姆接触区,在非掺杂的半绝缘 GaAs 衬底上制备 GaAs MESFETs 器件。研究了这二种不同工艺制备的 MESFETs 器件的背栅效应以及不同距离背栅电极的背栅效应大小。结果表明,采用离子注入隔离工艺制备的 MESFETs 器件的背栅效应要比采用半绝缘衬底自隔离工艺制备 MESFETs 器件的背栅效应小,背栅效应的大小与距离近似成反比,采用隔离注入的背栅阈值电压随距离变化的趋势比采用衬底自隔离的更大。

关键词: MESFET, 背栅效应, GaAs

EEACC: 2560N

文章编号: 0253-4177(2000)01-0064-05

Back-Gating Effect of GaAs MESFET on Undoped SI-GaAs^{*}

LIU Ru-ping, XIA Guan-qun, ZHAO Jianlong,
WENG Jian-hua, ZHANG Mei-sheng and HAO You-sheng

(Shanghai Institute of Metallurgy, The Chinese Academy of Sciences, Shanghai 200050, China)

Received 15 July 1998, revised manuscript received 26 December 1998

Abstract The back-gating effects with different distances between back-gate and source on undoped SI-GaAs MESFET using two different isolation processes have been studied based on the design and measurement demand. It was found that the back-gating of GaAs MESFET using boron implantation for isolation

* 国家自然科学基金(基金批准号:69676003)和 GaAs 集成电路开放实验室资助项目(Project Supported by National Natural Science Foundation of China under Grant No. 69676003 and by GaAs IC Laboratory).

刘汝萍 女, 1973 年出生, 硕士研究生, 主要从事半导体器件与微电子技术研究。

夏冠群 男, 1941 年出生, 研究员, 主要从事半导体器件与微电子技术研究。

赵建龙 男, 1969 年出生, 助研, 主要从事半导体器件与微电子技术研究。

1998-07-15 收到, 1998-12-26 定稿

has less influence than that using SI-GaAs substrate for isolation. The results also present evidence that the effects of the back-gating reduce with the increasing of the distance of the back-gate and MESFET for both process, and the threshold voltage increases much faster with the increasing of the distance of the back-gate and MESFET when adjacent devices are isolated by boron implantation.

Key Words: MESFET, Back-Gating Effect, GaAs

EEACC: 2560N

Article ID: 0253-4177(2000)01-0064-05

1 引言

在非掺半绝缘砷化镓(SI-GaAs)衬底材料上制作的肖特基场效应管(MESFETs)已广泛应用于GaAs高速集成电路中,因为半绝缘的衬底可以提供器件之间良好的隔离和减小寄生电容。器件的特性和电路性能强烈地依赖于衬底材料的电学特性,特别是器件特性将受到加在邻近电极上的负偏压的调制,器件的饱和源漏电流随负偏压的增加而减小,这种现象就是通常所说的背栅效应,背栅效应的存在抑制了GaAs集成电路性能的提高。

已有许多科研工作者研究了不同形状,不同距离的背栅电极对GaAs MESFETs器件特性的影响^[1~3],以及各种材料参数对器件特性的影响^[4]。试图找出背栅效应与材料参数等的相互关系,以改进材料的生长和采用适当的电路布局,从而提高电路性能。而实际上,器件的背栅效应不仅依赖于衬底材料的电学特性,还依赖于器件的制备工艺。本文主要研究了离子注入隔离工艺和半绝缘衬底自隔离二种不同工艺制备的GaAs MESFETs器件的背栅效应大小,以及不同距离背栅电极对MESFETs器件特性的影响。

2 实验

2.1 背栅效应测试结构设计

图1为适用于离子注入隔离和半绝缘衬底自隔离二种工艺的背栅效应测试版图。设计时,为了减小工艺难度,使MESFETs器件的栅长较长,实际测试结构: MESFETs器件的栅长为2μm,栅宽为10μm,漏源间距为6μm,背栅电极尺寸为10μm×10μm,背栅电极与MESFETs管之间的距离分别为10、20、40μm,压焊电极大小为80μm×80μm。

2.2 器件制备

实验样品采用电子部四十六所提供的{100}晶向的非掺杂SI(半绝缘)GaAs双抛片作为衬底,衬底的迁移率为6260~6770cm²/(V·s),电阻率为(1.48~2.72)×10⁷Ω·cm,位错密度为(2.3~3.4)×10⁴cm⁻²,C浓度为(2.2~2.3)×10¹⁵cm⁻³,EL2浓度为(1.78~2.13)×10¹⁶cm⁻³。实验分别采用离子注入隔离工艺和半绝缘衬底自隔离工艺在SI-GaAs衬底上制作GaAs MESFETs和背栅电极,背栅电极为欧姆接触电极。工艺流程如下:

离子注入隔离工艺:选择离子注入Si退火形成n型有源层和n⁺欧姆接触区,注入能量分别为60keV和30keV,注入剂量分别为6.2×10¹²cm⁻²和1.5×10¹³cm⁻²→940℃快速退火→B离子注入形成器件隔离,注入能量为80keV,注入剂量为8×10¹²cm⁻²→光刻欧姆接触区,蒸发Au-GeNi/Au,合金化形成欧姆接触→光刻栅区,蒸发TiPtAu形成肖特基栅。

衬底自隔离工艺:选择离子注入Si退火形成n型有源层和n⁺欧姆接触区,注入能量分别为60keV和

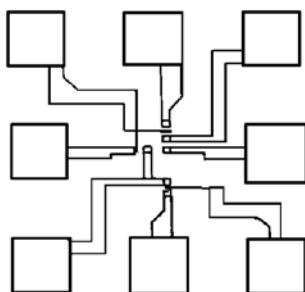


图1 背栅效应测试版图

FIG. 1 Testing Layout for
Back-Gating

30keV, 注入剂量分别为 $6.2 \times 10^{12} \text{ cm}^{-2}$ 和 $1.5 \times 10^{13} \text{ cm}^{-2}$ \rightarrow 940°C 快速退火 \rightarrow 光刻欧姆接触区, 蒸发 Au-GeNi/Au, 合金化形成欧姆接触 \rightarrow 光刻栅区, 蒸发 TiPtAu 形成肖特基栅.

3 结果和讨论

MESFETs 器件的 $I-V$ 特性曲线及其背栅效应由 HP4145B 半导体参数测试仪测得, 测量原理如图 2 所示. 其中源(S)和栅(G)共同接地, 源漏电压(V_{DS})固定为 1.5V, 背栅(BG)与源之间施加负偏压 V_{BG} , 观察 V_{BG} 对 MESFETs 器件饱和漏电流 I_{DS} 的影响.

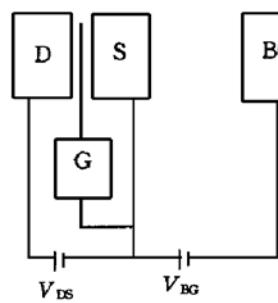


图 2 背栅效应测量原理图

FIG. 2 Measure Principle for Back-Gating

MESFETs 器件的 $I-V$ 特性曲线如图 3 所示, 其中图 3(a) 对应选择离子注入, 离子注入隔离制备的 MESFET 管, 图 3(b) 对应选择离子注入衬底自隔离工艺制备的 MESFET 管. 图 4 为二种不同工艺制备的 MESFET 管的背栅效应(背栅电极离器件的距离为 10 μm), 为了方便比较, 我们选用了归一化坐标, 其中曲线 a 对应隔离注入制备的 MESFETs 管(器件的 $I-V$ 特性如图 3(a) 所示,) 曲线 b 对应自隔离工艺制备的 MESFET 管(器件的 $I-V$ 特性如图 3(b) 所示). 由图可见, 由二种工艺制备的 MESFET 均存在较明显的背栅效应, 而且有一背栅阈值电压 $V_{BG}(\text{th})$, 当施加在背栅电极上的负偏压 V_{BG} 超过 $V_{BG}(\text{th})$ 时, MESFET 管的饱和漏电流会骤然下降. 同时, 我们

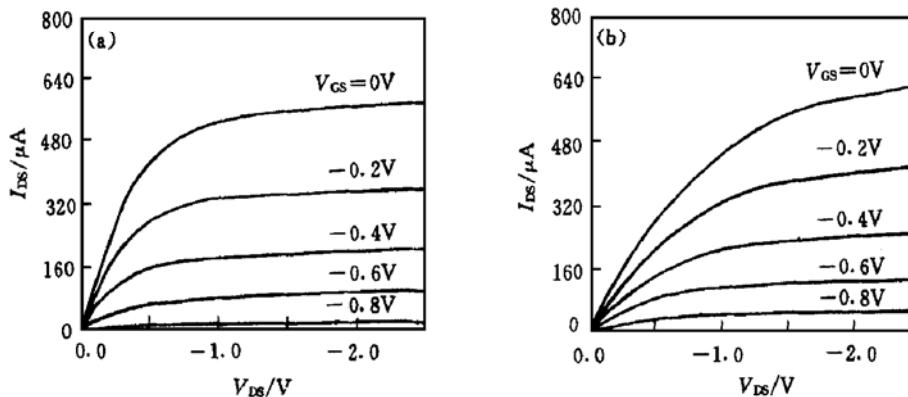


图 3 MESFETs 器件的 $I-V$ 特性曲线

(a) 离子注入隔离制备的 MESFET 管的 $I-V$ 特性曲线, (b) 半绝缘衬底自隔离工艺制备的 MESFET 管的 $I-V$ 特性曲线.

FIG. 3 $I-V$ Curves of MESFETs

也观察到, 用离子注入隔离工艺制备的 MESFET 的 $V_{BG}(\text{th})$ 约为 -3V; 而用衬底自隔离工艺制备的 MESFET 的 $V_{BG}(\text{th})$ 约为 -1V, 而 $V_{BG}(\text{th})$ 的大小表征了背栅效应的大小, $V_{BG}(\text{th})$ 越负, 背栅效应越小^[5], 这就是说采用离子注入隔离工艺制备的 MESFETs 的背栅效应要比衬底自隔离工艺制备的 MESFETs 的背栅效应小, 采用离子注入隔离工艺制备 MESFET 可以减小器件的背栅效应, 因为注入隔离形成的损伤层的电阻率要比半绝缘衬底的电阻率大得多. 图中还可看到, 发生背栅效应后, 随着背栅负偏压继续增大, 采用离子注入隔离工艺制备的 MESFETs 管的 I_{DS} 一直减小, 而采用衬底自隔离工艺制备的 MESFETs 管, 在 V_{BG} 超过 4.5V 时, I_{DS} 开始上升, 这可能与半绝缘衬底的击穿特性有关. 在间距为 10 μm 的两独立电极上施加电压, 分别对两种工艺的击穿特性进行测试, 发现采用衬底自隔离, 当电压加到几伏(5V 左右)时便出现击穿; 而在注入隔离区电压施加到 200V 时才出现击穿. 对于半绝缘 GaAs 衬底, 一般仍有 10^6 cm^{-2} ~

10^7 cm^{-2} 的衬底浓度, 当施加一定的电压时, 衬底的电子-空穴将发生碰撞, 产生击穿。因此, 对于衬底自隔离工艺制备的 MESFET 管, 随着背栅负偏压增大, 将发生背栅效应, 即饱和漏电流在一阈值电压下骤然减小, 但是随着 V_{BG} 继续增大, 衬底将发生击穿, 饱和漏电流回升。注入隔离形成的损伤层的隔离效果要比自隔离的效果好, 不会出现漏电流回升情况。

实验中还发现, 背栅离 MESFETs 的距离不同, 背栅效应的大小也不同, 图 5 给出了实验测得的注入隔离和衬底自隔离工艺背栅阈值电压 $V_{BG}(th)$ 与背栅-MESFET 间距 L 之间的关系曲线。由图可见, 两种工艺测得的背栅阈值电压 $V_{BG}(th)$ 的绝对值与距离 L 均大致成正比。我们认为, 这种正比关系可能是由于背栅效应与背栅电极与源之间所形成的电场有关而引起的, 背栅效应可能总是在一定的电场下发生, 而当电场一定时, 电压与距离是成正比的, 因此背栅阈值电压的绝对值与间距 L 成正比, 也即背栅效应与间距成反比。

此外由图 5 还可发现, 采用离子注入隔离工艺制备的 MESFET 的 $V_{BG}(th)$ 随 L 变化的趋势更大, 而用平面选择注入衬底自隔离工艺制备的 MESFET 的 $V_{BG}(th)$ 随 L 变化趋势很小, 这进一步说明采用离子注入隔离工艺背栅效应对 MESFET 的影响要比采用平面选择注入衬底自隔离工艺背栅效应对 MESFET 的影响小。而在一般的数字电路中, 假设逻辑电平摆幅为 5V, 如果背栅阈值电压绝对值 $|V_{BG}| > 5\text{V}$, 则不必考虑背栅效应, 如果小于 5V, 则必须考虑, 近似线性的情况下, 对于采用离子注入隔离的器件, 背栅距离器件的尺寸必须大于 $22\mu\text{m}$, 也就是说器件之间的距离必须大于 $22\mu\text{m}$, 这就大大影响了电路的集成度。这表明材料的质量还有待于进一步的研究, 同时也有必要对影响背栅效应的材料参数作深入的研究。

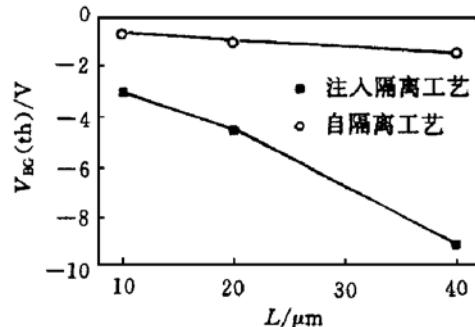


图 5 MESFET 背栅阈值电压 $V_{BG}(th)$ 与

背栅电极-间距 L 之间的关系曲线,

曲线上: 隔离注入工艺的测试结果,

曲线下: 半绝缘衬底自隔离工艺的测试结果。

FIG. 5 $V_{BG}(th)$ versus L in MESFET
(L is Distance Between Back Gate and MESFET)

性能; 结果也表明, 器件的背栅效应与背栅离器件的距离有关, 在材料一定的情况下, 必须保持一定的器件距离, 以减小背栅效应对电路性能的影响。这方面的研究有利于优化电路设计和工艺设计。

致谢 感谢电子部 46 所为本课题的研究无偿提供了 GaAs 衬底材料。

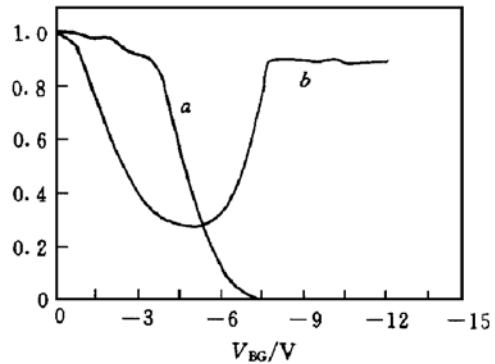


图 4 二种不同工艺制备的 MESFET 管的

背栅效应

曲线 a: 隔离注入制备的 MESFET 管的背栅效应,

曲线 b: 半绝缘衬底自隔离制备的 MESFET 管的背栅效应。

FIG. 4 Back-Gating Effect of MESFETs
Using Two Different Processes

本文设计了一套适用于二种不同工艺的背栅效应测试版图, 并对二种不同工艺制备的 MESFETs 器件的背栅效应进行了研究。结果表明, 采用离子注入隔离工艺制备的 MESFETs 器件具有较小的背栅效应, 也就是说离子注入隔离可以形成更好的器件隔离, 减小背栅效应, 以提高电路

4 结论

性能; 结果也表明, 器件的背栅效应与背栅离器件的距离有关, 在材料一定的情况下, 必须保持一定的器件距离, 以减小背栅效应对电路性能的影响。这方面的研究有利于优化电路设计和工艺设计。

参 考 文 献

- [1] Christopher Kocot *et al.*, IEEE Trans. on Electron Device, 1982, **ED-29**: 1059~ 1064.
- [2] P. McAlister, Z. -M . Li, C. M. Hurd and D. J. Day, Semi-insulating III-V Materials, 1990: 419.
- [3] Norio GOTO, Yasuo OHNO and Hitoshi YANO, Semi-insulating III-V Materials, 1988: 253.
- [4] 吴巨, 等, 半导体学报, 1997, **18**: 558~ 559[Wu Ju *et al.*, Chinese Journal of Semiconductors, 1997, **18**: 558~ 559 (in Chinese)].
- [5] Norio GOTO, Yasuo OHNO and Hitoshi YANO, Threshold voltage model for side-gating effect in GaAs MESFETs based on hole injection and recombination, Proceedings of the 16th Int. Symp. on GaAs and Related Compounds, Karuizawa, Japan, 1989, 671~ 676.