

## 功率器件管壳的热应力分析<sup>\*</sup>

王雪梅 孙学伟

(清华大学工程力学系, 北京 100084)

贾松良

(清华大学微电子所, 北京 100084)

**摘要:** 当微电子器件封装中的热应力足够大时, 常常会导致封装开裂甚至失效。热应力主要是在制造过程中由于环境温度变化和封装材料热失配而产生的。因此, 对封装设计进行热应力估算和可靠性研究是必不可少的。采用 ABAQUS 有限元计算软件, 对某型混合集成电路的铜基金属功率外壳, 建立了功率器件封装的三维计算模型, 进行了应力和变形分析计算。计算结果为提高封装结构的可靠性和优化封装设计提出了理论依据。

**关键词:** 功率器件; 管壳; 热应力

**EEACC:** 0170J; 0290T; 7320G

**中图分类号:** TN 306    **文献标识码:** A    **文章编号:** 0253-4177(2000)04-0409-05

## Thermal Stress Analysis in Package of Power Transistor<sup>\*</sup>

WANG Xue-mei and SUN Xue-wei

(Department of Engineering Mechanics, Tsinghua University, Beijing 100084, China)

JIA Song-liang

(Institute of Microelectronics, Tsinghua University, Beijing 100084, China)

Received 28 February 1999, revised manuscript received 17 September 1999

**Abstract:** Packaging failure and cracking often occur when the thermomechanical stresses in the layered electronic packaging are large enough. The stresses are formed in the manufacturing process because of the

\* 国家自然科学基金资助项目[Project Supported by National Natural Science Foundation of China].

王雪梅 女, 1976 年出生, 清华大学工程力学系硕士研究生。

孙学伟 男, 1942 年出生, 清华大学工程力学系教授, 博士生导师, 从事固体力学科研与教学工作。

贾松良 男, 1937 年出生, 清华大学微电子所教授, 从事微电子器件设计、分析及封装的科研与教学工作。

1999-02-28 收到, 1999-09-17 定稿

change of temperatures and the thermal mismatch between different materials. Therefore, a method to estimate the thermal stress is needed in the package design. Usually, numerical analysis is convenient and efficient to estimate the stress. A 3D model is provided by this paper to analyze the thermal stress and deformation in the package of power transistor with an ABAQUS finite element program. The calculating results provide a theoretic basis for the improvement of the reliability and the optimization of the package structure.

**Key words:** power device; package; thermal stress device

EEACC: 0170J; 0290T; 7320G

Article ID: 0253-4177(2000)04-0409-05

## 1 引言

微电子器件的封装往往都要使用多种不同热膨胀系数(CTE)的材料. 由于材料间的热失配及制造、使用过程中的温度变化, 使各层材料及界面都将承受不同的热应力. 如果封装或器件的设计、制造及使用不当, 会造成芯片断裂、管壳微裂、漏气, 严重影响器件的可靠性, 甚至导致器件失效. 封装的热应力分析是对封装工艺和结构进行可靠性评价的基本要求, 因而预测在制造过程中产生的残余应力有着重要的意义.

在估算封装的具体应力水平和整体变形时, 数值分析是一种比较方便而有效的方法. 到目前, 国外已经提出了不少有关电子封装应力评估的简化理论计算公式和有限元计算方法. Morgan(1991)<sup>[1]</sup>提供了一个多层电子封装中热应力和热应变的算例. 所计算的结构有三层: 金属-焊料-金属, 其中焊料作为线弹性材料和蠕变材料分别进行计算, 同时采用二维单元和三维单元进行了对比, 表明了采用有限元(FEM)进行计算的可行性. Pao(1991)<sup>[2]</sup>等介绍了通过扩展 Suhir 的双金属模型, 来计算多层膜的界面剪切应力及剥离应力的计算公式. Cifuentes(1991)<sup>[3]</sup>以一个五层的梁结构为例, 介绍了通过力平衡和力矩平衡的方程式和层间应变协调关系式, 求解出层间作用力和作用力矩, 然后计算出多层梁结构的热应力计算方法. Mirman(1992)<sup>[4]</sup>给出了多层梁结构层间应力计算模型. Yin(1993)<sup>[5]</sup>讨论了斜边自由多层梁的热应力计算. 在封装可靠性问题的实验研究中, Dale(1977)<sup>[6]</sup>和 Guess(1993)<sup>[7]</sup>都曾利用电测法进行了直接测量, 而 Dale(1977)<sup>[6]</sup>和 Guo(1992)<sup>[8]</sup>利用云纹干涉法进行了测量.

我国关于微电子器件封装的热应力研究起步较晚, 但也取得了一定的进展. 蔡乾煌<sup>[9]</sup>给出了双材料板条的 Suhir 界面微分方程的一般解, 为研究板条的热失配问题, 为多薄膜热应力的简化计算提供了一个参考. 贺思军和孙学伟<sup>[10]</sup>对电子封装中多层薄膜结构热应变进行了计算. 桂翔(1986)等<sup>[11]</sup>还对 Lang 等<sup>[12]</sup>关于功率晶体管热疲劳失效的模型提出了商榷意见, 给出了其补正形式和解析解. 在其它与微电子器件相关的研究中. 贾松良(1998)<sup>[13]</sup>研究了压阻型集成电路封装应力测试芯片的设计、制造、校准和应用. 谢志坤(1998)<sup>[14]</sup>用传输矩阵(Transmission Line Matrix)法分析了半导体器件中金刚石的散热性能. 张鸿欣(1998)<sup>[15]</sup>提出了用于计算 GaAs 场效应微波功率器件峰值沟道温度的等效结构模型.

本文则是以混合集成电路(HIC)的铜基金属功率外壳为研究对象, 对其进行热应力分析, 进一步深化封装可靠性问题的研究. 本文还对国内外两种型号的功率外壳的选材进行了分析对比, 并进一步分析了由于各种因素(如材料的热膨胀系数、封装的几何构形等)的变化所引起的残余应力峰值和基板拱曲高度的变化, 从而为改进功率管壳的选材和结构优化提供了理论依据.

## 2 计算模型

在运用有限元方法分析封装的残余应力时, 要对封装结构进行合理的简化. 首先, 假定封装结构在生产过程中的焊料失塑点或玻璃应变点时处于“零应力状态”, 而把这一温度与室温的差作为温度载荷, 把加

工完成后的封装几何构形作为求解区域, 把解得的应力值作为所求的残余应力; 其次, 假定在整个加工过程中, 材料的各个参量均不随温度改变而变化, 并假设材料都是线弹性的; 由于焊料层要比其它各层都薄得多, 因而可以忽略这一薄层对整个结构的影响, 并假定接合面都是理想连接的。而在封装的制造过程中, 其降温时“零应力状态”点温度为430℃, 环境温度为25℃。

由于结构对称, 故只需要分析铜基金属功率管壳的四分之一部分(如图1所示,  $x \geq 0, y \geq 0$ )。此种功率管壳的结构由三部分组成: 管帽(Cap)、焊接框(Soldering Ring)和基板(Substrate)。针对两种不同的选材, 分别建立了两个计算模型。表1和表2分别给出了模型I和模型II的几何和材料参量。

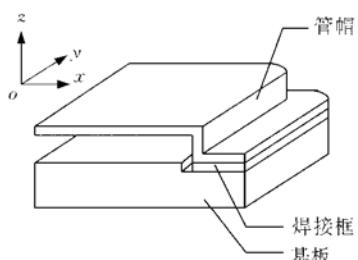


图1 功率管铜管壳的结构示意图

FIG. 1 Structure Diagram of Cu Package for Power Transistor

表1 模型II的几何和材料参量

Table 1 Geometry and Material Parameters of Model II

组成	材料	杨氏模量/GPa	泊松比	厚度/mm	CTE/ $\times 10^{-6}^{\circ}\text{C}^{-1}$
管帽	可伐合金(Fe-Ni-Co)	137	0.3	0.5	6.2
焊接框	可伐合金(Fe-Ni-Co)	137	0.3	0.6	6.2
基板	无氧铜(OFC)	116.62	0.3	4.0	18.3

表2 模型III的几何和材料参量

Table 2 Geometry and Material Parameters of Model III

组成	材料	杨氏模量/GPa	泊松比	厚度/mm	CTE/ $\times 10^{-6}^{\circ}\text{C}^{-1}$
管帽	钢	196	0.3	0.5	13.9
焊接框	钢	196	0.3	0.6	13.9
基板	无氧铜(OFC)	116.62	0.3	4.0	18.3

### 3 计算结果

失效通常是几种失效模式的组合, 单一的应力分量不能被用作失效判据。因此采用Mises等效应力。通常, 破坏都是由应力集中处开始的。对残余应力的分布和峰值( $\sigma_M$ )研究就尤为重要。

通过计算, 发现两个模型的应力峰值 $\sigma_M$ 均在焊接框拐角的内侧。这将会导致首先在焊接框拐角内侧产生微裂或分层。这与厂家所反映的质量问题相符合。表3给出了模型I和II的有关计算结果。由表1、表2和表3可知, 若用模型II的选材代替模型I的选材, 会使残余应力峰值减小一半左右, 基板拱曲度减小近五分之三。因而减小管帽、焊接框和铜基板之间的热失配, 选择与铜的热膨胀系数接近的适当材料做焊接框和管帽, 将会改善外壳的热性能。

### 4 各种参量的影响

下面, 我们将主要讨论由各种影响因素(如材料的热膨胀系数、封装的几何尺寸等)变化所引起的残余应力峰值和基板弯曲量的变化关系。在这里, 我们对功率管壳的结构做了进一步的简化: 把有凸台的基板改为平板, 这样整个基板厚度就变成了3.0mm。

(1) 材料的热膨胀系数 $\alpha$ 对封装残余应力和变形的影响

表3 模型II和模型III有限元分析结果

Table 3 Results of Finite Element Analysis

	应力峰值 $\sigma_M/\text{MPa}$	基板拱曲度 $u/\text{mm}$
模型I	769	0.135
模型II	393	0.054

从前面的分析可知,材料的热失配是导致封装产生残余应力的主要因素之一。为了找到材料的热膨胀系数与封装残余应力和变形的变化关系,我们假定了一种新型的材料,它的弹性模量、泊松比和密度等均与钢的相同,只有热膨胀系数可以任意变化。用它来代替管帽和焊接框,从而得到封装中残余应力峰值和基板弯曲量随热膨胀系数  $\alpha$  变化的关系曲线,如图 2 和图 3 所示。基板仍采用无氧铜,其热膨胀系数  $\alpha = 18.3 \times 10^{-6}/^{\circ}\text{C}$ 。由图 2 和图 3 可知,在其余各种情况都不变的条件下,减小管帽、焊接框和铜基板之间的热失配,可以大大降低封装壳体的残余应力,减小壳体变形,改善封装的性能。

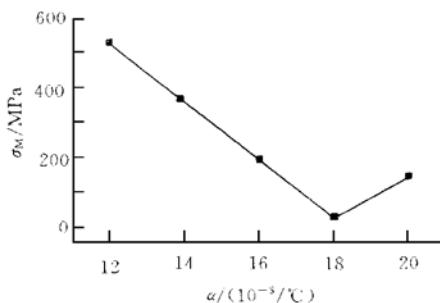


图 2 最大 Mises 应力  $\sigma_M$  随管帽和焊接框材料热膨胀系数  $\alpha$  变化的曲线

FIG. 2 Maximum Mises Stress  $\sigma_M$  Versus Coefficient  $\alpha$  of Thermal Expansion

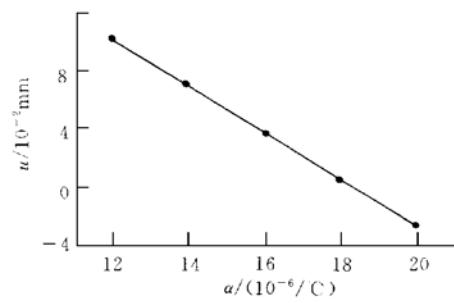


图 3 基板弯曲量  $u$  随管帽和焊接框材料热膨胀系数  $\alpha$  变化的曲线

FIG. 3 Bent Shift  $u$  of Substrate Versus Coefficoent  $\alpha$  of Thermal Expansion

### (2) 基板厚度 $t_1$ 对封装残余应力和变形的影响

取封装的材料为表 2 所列的材料,取定管帽厚度为 0.5mm、焊接框厚度为 0.6mm,改变基板厚度,进行计算,得到  $t_1$  与残余应力和变形的关系,如图 4 和图 5 所示。

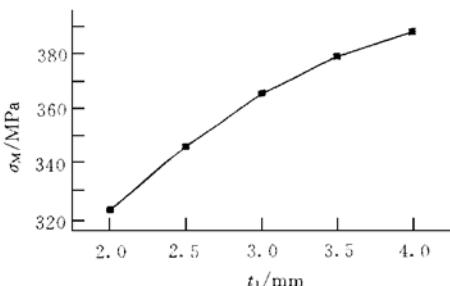


图 4 最大 Mises 应力  $\sigma_M$  随基板厚度  $t_1$  变化的曲线

FIG. 4 Maximum Mises Stress  $\sigma_M$  as a Function of Substrate Thickness  $t_1$

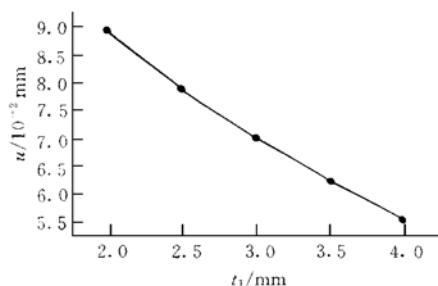


图 5 基板弯曲量  $u$  随基板厚度  $t_1$  变化的曲线

FIG. 5 Bent Shift  $u$  of Substrate as a Function of its Thickness  $t_1$

由图可知,减小基板厚度可以减小热应力,但却增大了基板的弯曲变形。因而,在进行封装设计时,只能找到一个合理的基板厚度,保证在合理的变形范围内尽量减小残余应力。

### (3) 管帽厚度 $t_2$ 对封装残余应力和变形的影响

取封装的材料为表 2 中所列的材料,取定焊接框厚度为 0.6mm、基板厚度为 3mm,只改变管帽厚度,进行计算,得到  $t_2$  与残余应力和变形的关系,如图 6 和图 7 所示。由图可知,适当地增大管帽厚度会减小残余应力,但也会增大变形。

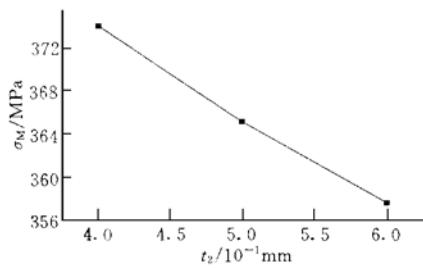
图 6 最大 Mises 应力  $\sigma_M$  随管帽厚度  $t_2$  变化的曲线

FIG. 6 Maximum Mises Stress  $\sigma_M$  Versus  
Cap-Thickness  $t_2$

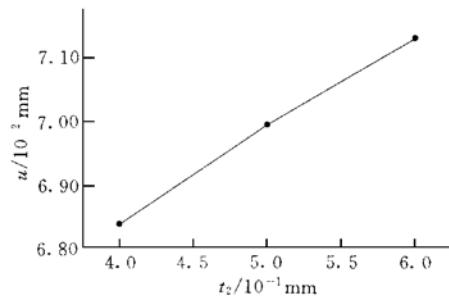
图 7 基板弯曲量  $u$  随管帽厚度  $t_2$  变化的曲线

FIG. 7 Bent Shift  $u$  of Substrate  
Versus Cap-Thickness  $t_2$

## 5 总结

本文建立了混合集成电路(HIC)铜基功率外壳三维计算模型,用ABAQUS<sup>[16]</sup>软件分析了封装壳体的残余应力和结构的变形情况。对管帽和焊接框为可伐材料(模型I)和钢材(模型II)做了计算和对比,结果表明减小材料间的热失配可以大大降低残余应力和基板的变形;讨论了材料热膨胀系数和几何尺寸对外壳在封装过程中产生的残余应力和变形的影响,得到等效应力(Mises应力)峰值和基板弯曲量随热膨胀系数、基板厚度和管帽厚度的关系曲线,为外壳合理选材和优化封装结构设计提供依据。

致谢 感谢武汉无线电器材厂给予的支持和帮助。

## 参 考 文 献

- [1] H. S. Morgan, ASME Journal of Electronic Packaging, 1991, **113**: 350—354.
- [2] Y. H. Pao and Ellen Eisele, ASME Journal of Electronic Packaging, 1991, **113**(2): 164—172.
- [3] A. O. Cifuentes, ASME Journal of Electronic Packaging, 1991, **113**(4): 425—427.
- [4] B. Mirman, ASME Journal of Electronic Packaging, 1992, **114**: 389.
- [5] W. L. Yin, ASME Journal of Electronic Packaging, 1991, **113**: 68—75.
- [6] J. R. Dale *et al.*, Microelectronics and Reliability, 1977, **16**: 255.
- [7] T. R. Guess and S. N. Burchett, ASME Journal of Electronic Packaging, 1993, **115**(3): 298—440.
- [8] Y. F. Guo and Charles G. Woychik, ASME Journal of Electronic Packaging, 1992, **114**(1): 88—92.
- [9] 蔡乾煌, 工程力学, 1994, **11**(3): 121(in Chinese) [CAI Qianhuang, Engineering Mechanics, 1994, **11**(3): 121(in Chinese)].
- [10] 贺思军, 孙学伟, 清华大学学报, 1996, **36**(S1): 90~ 94[ HE Sijun, SUN Xuewei, J. Tsinghua University, 1996, **36**(51): 90 (in Chinese)].
- [11] 桂翔, 吴武臣, 高光渤, 电子学报, 1986, **14**(3): 123—125[ GUI Xiang, WU Wuchen, GUAO Guangbo, Acta Electronica Sinica, 1986, **14**(3): 123—125(in Chinese)].
- [12] G. A. Lang and B. J. Fehder, IEEE Transactions on Electron Devices, 1970, **ED-17**: 787.
- [13] 贾松良, 朱浩颖, 罗艳斌, 半导体学报, 1998, **19**(11): 812—817(in Chinese) [ JIA Songliang, ZHU Haoying and LUO Yanbin, Chinese Journal of Semiconductors, 1998, **19**(11): 812~ 817(in Chinese)].
- [14] 谢志坤, 沈进进, 陈抗生, 等, 半导体学报, 1998, **19**(9): 691—697(in Chinese) [ XIE Zhikun, SHEN Jinjin, CHEN Kangsheng *et al.*, Chinese Journal of Semiconductors, 1998, **19**(9): 691—697(in Chinese)].
- [15] 张鸿欣, 半导体学报, 1998, **19**(8): 591—596(in Chinese) [ ZHANG Hongxin(H. X. Zhang), Chinese Journal of Semiconductors, 1998, **19**(8): 591—596(in Chinese)].
- [16] ABAQUS, 1998, Heat Transfer and Thermal Stress Analysis, HKS, Inc.