

# 单场限环结构击穿电压的 表面电荷效应分析\*

唐本奇 高玉民 罗晋生

(西安交通大学微电子工程系 西安 710049)

**摘要** 本文利用计及表面电荷的柱面结电场分布表达式,并根据场限环优化条件,首次建立了单场限环表面电荷效应优化模型,得到了考虑表面电荷效应后,优化单场限环结构击穿电压以及优化环间距的归一化计算公式。分析了表面电荷密度对场限环结构耐压和优化环间距的影响,计算结果与文献中的数值模拟结果相符合,推得的公式可应用于场限环结构的实际设计。

PACC: 2530B, 2530E

## 1 引言

由于平面工艺的硅氧化过程在  $\text{SiO}_2$  层及  $\text{SiO}_2/\text{Si}$  界面上,不可避免地引入一定量的可动离子和固定电荷,这些表面电荷对高压器件及其终端结构的耐压特性存在着明显的影响。

场限环结构是功率器件常用的结终端技术之一,它通过场限环分压,降低了结表面区由曲率效应引起的高电场,从而提高了主结的击穿电压,文献[1, 2]通过数值方法模拟了表面电荷对场限环结构电场分布及耐压的影响,文献[3]利用泊松方程及拉普拉斯方程圆柱解,得到了有表面电荷时具有场限环  $\text{P}^+\text{-N}$  结表面电场与电位分布公式。

本文利用计及表面电荷的柱面结电场分布表达式,根据场限环结构优化条件,采用解析方法首次得到了考虑表面电荷效应后,优化单场限环结构击穿电压和优化环间距的归一化计算公式。由此,分析了表面电荷密度对场限环耐压和优化环间距的影响。计算结果与文献中的数值模拟结果相符,推得的公式可用于场限环结构的实际设计。

## 2 单场限环结构耐压的表面电荷效应分析

对于结深为  $r_j$ , 外延层掺杂浓度为  $N_D$ , 表面电荷密度为  $Q_f$  的  $\text{P}^+\text{-N}$  突变平面结,如图 1 所示,在  $r_j$  为  $3\sim 10\mu\text{m}$ ,  $N_D$  为  $10^{14}\sim 10^{15}\text{cm}^{-3}$ ,  $Q_f$  为  $10^{10}\sim 4\times 10^{11}\text{cm}^{-2}$  范围内,柱面结区域的电场可近似表示为<sup>[4]</sup>:

\* 本项目得到了国家自然科学基金的资助

唐本奇 男,1966 年出生,博士生,从事功率集成电路及结终端技术研究  
1996-11-15 收到,1997-01-20 定稿

$$E(r)_\alpha = K/r^\alpha \quad (1)$$

其中  $\alpha(Q_f) = 1 + 0.04(Q_f/10^{11})^{1.8}$ ,  $K$  为与  $N_D$  和介电常数有关的量

对式(1)求 Flopp 电离积分, 可得到考虑表面电荷效应的柱面结临界电场和击穿电压的归一化表达式<sup>[4]</sup>:

$$E_{\alpha\alpha}/E_{CPP} = B/\eta^\gamma \quad (2)$$

$$\frac{V_{\alpha\alpha}}{V_{CPP}} = \frac{1}{\alpha-1} \{ \eta^\gamma + 2B \eta^{\gamma-1} - [\eta^{\alpha-1} + (\alpha+1)B \eta^{7(\alpha-1)/\gamma}]^{2/(\alpha-1)} \} \quad (3)$$

其中 系数  $B = [(7\alpha-1)/8]^{1/\gamma}$ ,  $\eta = r_i/l_c$  为归一化曲率半径,  $l_c$  为平板结击穿时耗尽层宽度,  $E_{CPP}$  为平板结临界电场,  $V_{CPP} = E_{CPP}l_c/2 = qN_D l_c^2/2\epsilon_s$  为平板结击穿电压,  $\epsilon_s$  为硅的介电常数

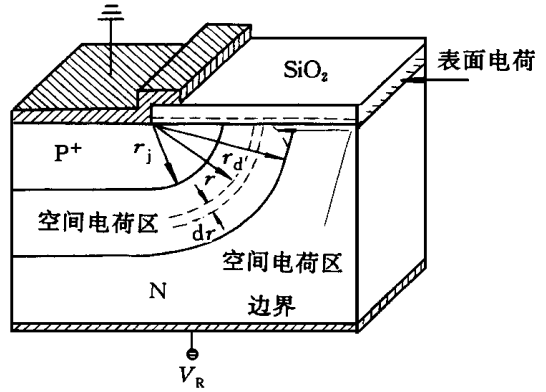


图 1 P<sup>+</sup>-N 柱状结的表面电荷效应模型<sup>[4]</sup>

对于图 2 所示的单场限环结构, 假设主结和环结的结深均为  $r_j$ , 主环结间距为  $l_s$ , 在优化条件下, 环结曲率部分的电场可等效于上述柱面结电场与主/环结间氧化层表面电荷作用的叠加, 因而, 环结的击穿电压可由<sup>[4]</sup>式确定:

$$\frac{V_{FB}}{V_{CPP}} = \frac{C}{\alpha-1} \{ \eta^\gamma + 2B \eta^{\gamma-1} - [\eta^{\alpha-1} + (\alpha+1)B \eta^{7(\alpha-1)/\gamma}]^{2/(\alpha-1)} \} \quad (4)$$

其中 系数  $C$  与表面电荷密度  $Q_s$ , 结深  $r_j$  和环间距  $l_s$  有关, 且  $0.5 < C < 1.0$ , 当  $l_s \rightarrow \infty$  时,  $C = 0.5$ , 当  $l_s = 0$  时,  $C = 1.0$

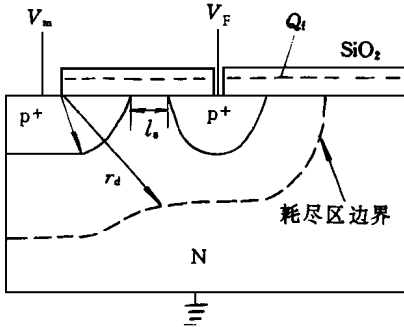


图 2 单场限环结构表面电荷效应模型

由于场限环的分压作用, 降低了主结处的峰值电场, 提高了器件的耐压. 若假定主结电场  $E_{m\alpha}$  仅由主结与环结间的电势差决定, 对式(1)积分并经过归一化处理, 可以得到考虑表面电荷效应后柱面结电位分布的归一化表达式:

$$\frac{V_m - V_F}{V_{CPP}} = \frac{2}{\alpha-1} \left( \frac{E_{m\alpha}}{E_{CPP}} \right) \left( \frac{r_i}{l_c} \right) - \frac{2}{\alpha-1} \left( \frac{E_{m\alpha}}{E_{CPP}} \right) \left( \frac{r_i}{l_c} \right) \alpha \left( \frac{l_c}{r_d} \right)^{\alpha-1} \quad (5)$$

其中  $E_{m\alpha} = K/r_i^\alpha$  为柱面结峰值电场,  $r_d$  为柱面结耗尽区宽度

在场限环结构优化条件下, 主结峰值电场等于环结的峰值电场, 并同时达到临界电场值, 其归一化形式为:

$$E_{m\alpha}/E_{CPP} = E_{c\alpha}/E_{CPP} = B/\eta^\gamma \quad (6)$$

将(6)式代入式(5), 即可得到考虑表面电荷效应后的单场限环结构击穿电压的归一化表达式

$$V_{CFFR}/V_{CPP} = (V_{FB}/V_{CPP}) + \frac{2}{\alpha-1} B \eta^\gamma (1 - G \eta^{\alpha-1}) \quad (7)$$

其中 环结击穿电压  $V_{FB}/V_{CPP}$  由(4)式确定, 系数  $G = (l_c/r_d)^{\alpha-1}$ , 若取圆柱对称解, 则  $G = 1$ .

根据式(7), 可以很方便地计算出在不同结深  $r_j$ , 不同外延层掺杂浓度  $N_D$  和不同表面电荷密度  $Q_f$  条件下, 优化单场限环的归一化击穿电压值

在图 3 中,画了在不同归一化曲率半径  $\eta$  下,优化单场限环结构归一化击穿电压  $V_{\text{CFRR}}/$

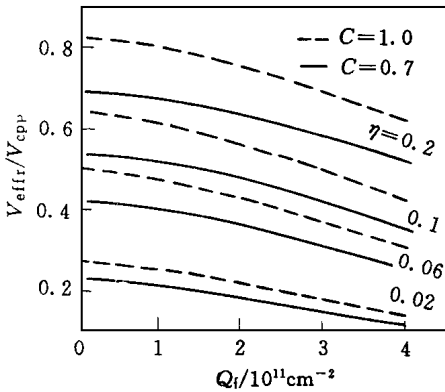


图 3 优化单场限环结构归一化击穿电压随表面电荷密度  $Q_f$  的变化曲线

$V_{\text{CPP}}$  随表面电荷密度  $Q_f$  的变化曲线,其中实线对应于  $C = 0.7$  的情况,虚线对应于  $C = 1.0$  的情形.由图 3 可以看出,场限环结构耐压将随着表面电荷密度增加而降低,且当  $Q_f = 2 \times 10^{11} \text{cm}^{-2}$  时,这种影响变得十分显著

### 3 有表面电荷时场限环结构环间距的优化设计

环间距  $l_s$  是场限环耐压设计最敏感的参数,  $l_s$  过大或过小,将使环结或主结先击穿,从而削弱了终端结构的耐压能力

若假设场限环的存在不影响主结空间电荷区的扩展及其电位分布(即设定为无限窄环情形),此时,环结电位可由下式确定<sup>[5]</sup>:

$$V_F = \left( \frac{qN_D}{\epsilon} \right) [l_d l_s - (l_s^2/2)] \quad (8)$$

其中  $l_d = \left( \frac{2\epsilon V_m}{qN_D} \right)$  为主结电压为  $V_m$  时的耗尽区宽度

对(8)式进行等效变换,可以得到:

$$l_s^2 - 2(V_m/V_{\text{CPP}})^{1/2} l_c l_s + (l_c^2/V_{\text{CPP}}) V_F = 0 \quad (9)$$

对于优化的场限环结构,主结和环结应同时满足临界击穿条件,即:

$$V_m = V_{\text{CFRR}} \text{ 和 } V_F = V_{\text{FB}} \quad (10)$$

在此条件下,解方程(9),即可得到有表面电荷时单场限环结构优化环间距的归一化公式:

$$(l_s/l_c) = (V_{\text{CFRR}}/V_{\text{CPP}})^{1/2} - \left\{ (V_{\text{CFRR}}/V_{\text{CPP}}) - (V_{\text{FB}}/V_{\text{CPP}}) \right\}^{1/2} \quad (11)$$

利用上一节结果,可以很方便的得到,在不同结深  $r_j$ , 不同外延掺杂浓度  $N_D$  和不同表面电荷密度  $Q_f$  下,单场限环结构优化环间距的归一化值

在图 4 中,画出了在不同归一化曲率半径  $\eta$  下,单场限环归一化优化环间距  $l_s/l_c$  随  $Q_f$  的变化曲线,其中,实线对应于  $C = 0.7$ ,虚线对应于  $C = 1.0$  的情况.由图 4 可以看出,优化环间距随着  $Q_f$  的增加而减小

### 4 分析与讨论

在前面两节中,推导了单场限环结构耐压和优化环间距的计算公式,下面选取一个具体的单场限环结构进行计算,其参数如下:外延掺杂浓度

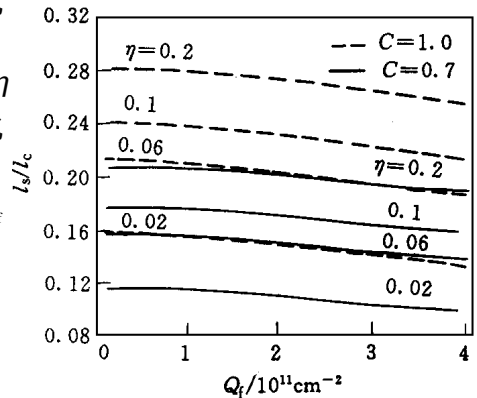


图 4 归一化优化环间距随表面电荷密度  $Q_f$  的变化曲线

$N_D = 10^{14} \text{ cm}^{-3}$ ,  $P^+$  结归一化曲率半径  $r_j/l_c = 0.2$ , 计算得到的击穿电压  $V_{\text{CFRR}}$  和优化环间距  $l_s$  随表面电荷密度  $Q_f$  的变化曲线分别如图 5 和图 6 所示, 在图 5 和图 6 中, 还分别给出了文献 [2] 中对应的数值模拟结果, 从图中可以看出二者之间的误差随着  $Q_f$  的增加而增加, 对于优化场限环结构的击穿电压, 当  $Q_f$  在  $0.1 \sim 3.5 \times 10^{11} \text{ cm}^{-2}$  范围内时, 解析解与数值之间的误差小于 5%, 当  $Q_f = 4.0 \times 10^{11} \text{ cm}^{-2}$ , 二者间的误差达到最大值 13%。对于场限环结构的优化环间距当  $Q_f$  在  $0.1 \sim 3.0 \times 10^{11} \text{ cm}^{-2}$  范围内时, 解析解与数值解之间的误差小于 15%, 当  $Q_f = 4.0 \times 10^{11} \text{ cm}^{-2}$ , 二者间的误差达到了最大值 100%, 由此可见本模型适用的范围为  $Q_f = 0.1 \sim 3.0 \times 10^{11} \text{ cm}^{-2}$ 。

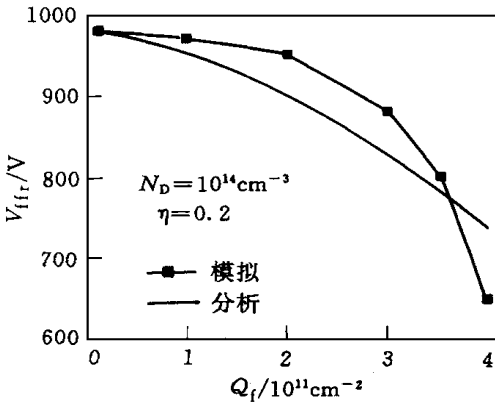


图 5 优化单场限环结构的击穿电压随  $Q_f$  的变化曲线

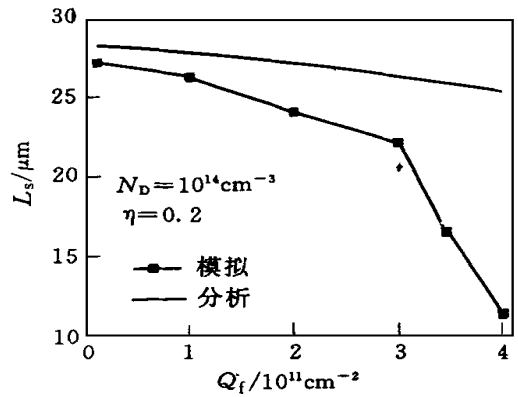


图 6 单场限环结构优化环间距随  $Q_f$  的变化曲线

该模型主要存在着如下三个方面的误差: (1)  $P^+ - N$  突变平面结表面电荷效应模型在  $Q_f$  值较大时存在着一定的误差, 并引入到了场限环表面电荷效应模型中; (2) 在环结模型中, 参数  $C$  取常数值 0.7, 正如第二节所述, 参数  $C$  是随  $Q_f$ ,  $l_s$  和  $r_j$  变化的, 不同的  $Q_f$  对应的  $C$  值是不同的; (3) 在场限环耐压的计算中, 取圆柱对称解, 即参数  $G = (l_c/r_d)^{\alpha-1} = 1$ , 严格讲, 圆柱对称解在边界上并不适用, 它忽略了平面部分与表面电场的相互作用<sup>[6]</sup>。通过圆柱对称解的电位分布, 计算平板结耐压下对应的圆柱区耗尽层边界半径  $r_d$ , 可以得到:

$$\ln(l_c/r_d) = (l_c/r_d)^2 [1 + (\eta/2)] + \ln \eta + (1/2) \quad (12)$$

由式(12), 可确定在不同  $\eta$  下的  $l_c/r_d$  值, 从而可求出在不同  $Q_f$  下的参数  $G$  值, 在  $E_a$  的适用范围内可计算出  $G$  取值在 1.0~1.4 之间

## 5 结论

本文建立了单场限环结构表面电荷效应的优化模型, 推导了有表面电荷时, 优化单场限环结构击穿电压和优化环间距的归一化计算公式, 分析了场限环结构击穿电压和环间距随表面电荷密度  $Q_f$  的变化规律。计算结果具有一定的精度, 推导的计算公式可应用于场限环结构的实际设计中。

## 参 考 文 献

- [ 1 ] K. P. Brieger, W. Gerlach and J. Pelka, *Solid-State Electronics*, 1983, **26**(8): 739~ 745.
- [ 2 ] C. B. Goud and K. N. Bhat, *IEEE Trans Electron Devices*, 1992, **39**(7): 1768~ 1770.
- [ 3 ] 陈星弼, *电子学报*, 1988, **16**(5): 14~ 19.
- [ 4 ] K. Yang-Jung Kim, M in-Koo Han *et al* , *Solid-State Electronics*, 1995, **38**(5): 1107~ 1108.
- [ 5 ] B. J. Baliga, *Solid-State Electronics*, 1990, **33**(5): 485~ 488.
- [ 6 ] 陈星弼, *功率MOSFET 与高压集成电路*, 南京: 东南大学出版社, 1990.

## Analysis of Breakdown Voltage for Surface Charge Effect on Floating Field Limiting Ring Structure

Tang Benqi, Gao Yumin and Luo Jinsheng

*(Department of Microelectronic Engineering, Xi'an Jiaotong University, Xi'an 710049)*

Received 15 November 1996, revised manuscript received 20 January 1997

**Abstract** In this paper, the normalized expressions of breakdown voltage and optimum ring spacing of single floating field limiting ring (FFLR) structure are derived by use of the formula of electric field including the surface charge in the cylindrical  $P^+ - N$  junction. The accuracies of the analytical expressions are verified by comparison with the numerical simulation results in the published paper. This approach can be used directly and conveniently in the optimum design for FFLR's structures.

**PACC:** 2030, 2030E