

一种用于 HMOS-SRAM 的触发器 高灵敏读出放大器

张钟宣 杨肇敏 张明宝 徐葭生

(清华大学微电子学研究所)

1985年3月19日收到

本文提出了一种新型 HMOS-SRAM 读出放大器 (S/A)。它是由一对源跟随器交叉反馈所组成。通过精确控制上下管的尺寸比，使它处于临界触发状态。理论和实验证明，这种电路具有高灵敏度，宽共模范围以及低输出共模电平等优点。试用于 SRAM，得到很好的结果。

一、引言

MOS-SRAM 不能像 DRAM 那样，可用有时钟控制的触发器作为高灵敏读出放大器 (简称 S/A)。传统的 SRAM 的 S/A 是采用恒流源差分对形式^[1-4]。这种电路由于接地恒流管的负反馈作用，可以改善 S/A 的共模特性，但也同时带来两个根本缺点：

1. 电压放大倍数比较小，对 S/A 的灵敏度不利。
2. 由于恒流管上的压降，使输出共模电平垫高，不利于与后级电路电平匹配。

随着 SRAM 的集成度越来越高，设计的数据线摆幅要尽可能小，以便有效地加快取数时间^[5]，这对 S/A 的灵敏度提出了更高的要求。同时也要求有宽的共模范围，使 SRAM 工作稳定可靠。

为了满足 VLSI-SRAM 的要求，解决差分对存在的矛盾，本文提出了一种源跟随交叉正反馈放大器(简称源随反馈对)。其电路如图 1(a) 所示，由四个管子组成，其中 1、2 端为差模输入端，3、4 端为差模输出端。负载采用 θ (零) 开启管，这是因为为了得适中的输出电平，有利于与后级匹配。

通过调节上下管的尺寸比，使电路处于临界触发器状态，将此触发器用作为放大器。

理论和实验将证明，用这种放大器作为 S/A 的第一级，比传统的差分对放大器的性能优越得多。

二、原 理

1. 工作过程

将图 1 的电路分解为二级基本放大器，如图 1(b) 所示。观察对称两边的任一边，如 M₁ 支路，从 1 输入到 4 输出。可以发现，它由一级源跟随器和一级 E/O 反相放大器所组成，前者的电压放大倍数小于 1，但有输出相对输入电平下移能力，因为 V_3, V_4 分别恒小

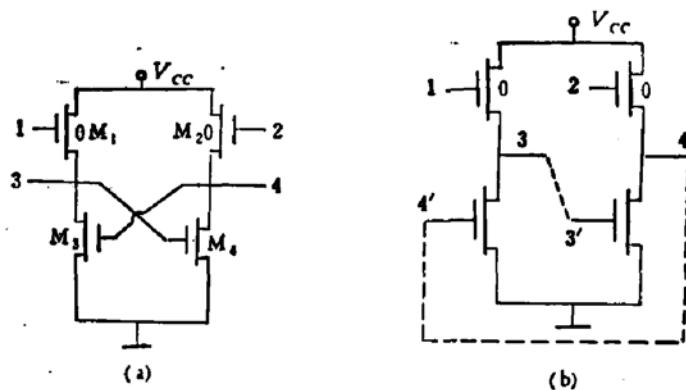


图 1

于 V_1, V_2 ; 后者有较陡的电平转移特性, 电压放大倍数大。

将两级反相放大器接成闭环正反馈形式, 输入的差模信号就通过两级反相器之间的正反馈进行放大。在一定条件下, 正反馈使放大器成为触发器状态。类似于 DRAM 中的 S/A, 它会有很强的放大能力, 这将在下节作详细的分析。

2. 性能分析

源随反馈对也可以看成由交叉耦合的两个 E/O 反相器所组成, 从分析 E/O 反相器的转移特性开始, 研究并推导出 S/A 的性能。

图 2 为熟知的反相器转移特性曲线, 在饱和区, 可由 Sah 方程近似推出其线性关系, 进行半定量分析如下:

$$\beta_0(V_G - V_o - V_{TO})^2 = \beta_E(V_i - V_{TE})^2. \quad (1)$$

其中 V_G ——为 O 管栅压, V_i ——为 E 管栅压, V_o ——为输出电压, V_{TO} ——为 O 管开启电压, V_{TE} ——为 E 管开启电压, $\beta_0 = \frac{1}{2} \mu_0 C_0 \times \left(\frac{W}{L}\right)_0$ ——为 O 管的跨导因子, $\beta_E = \frac{1}{2} \mu_E C_0 \times \left(\frac{W}{L}\right)_E$ ——为 E 管的跨导因子。

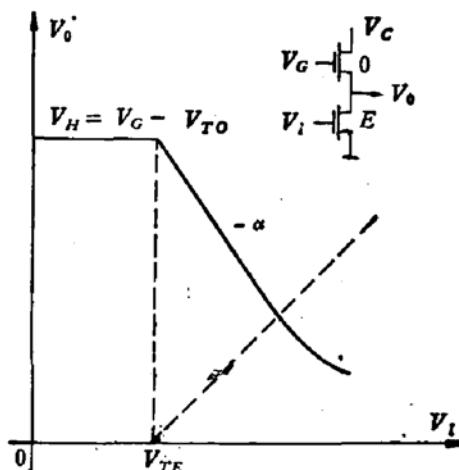


图 2 E/O 转移特性

(1) 式开方后:

$$V_0 = V_G - V_{TO} - \sqrt{\frac{\beta_E}{\beta_0}}(V_I - V_{TE}).$$

令 $\sqrt{\frac{\beta_E}{\beta_0}} = \alpha$, 它近似为转移特性在饱和区的下降斜率, 作为半定量分析的依据。后面定量计算 α 时, 我们采用 SPICE 程序, 较精确地考虑衬偏及其它二级效应。由 β 的公式知, 它主要决定于上下管的尺寸比。

将 α 代入上式: $V_0 = (V_G - V_{TO} + \alpha V_{TE}) - \alpha V_I$. (2)

根据 $\alpha > 1$ 和 $\alpha < 1$, 源随反馈对有触发器和放大器两种工作状态, 如图 3(a) 和 (b) 所示。其中实线为 $V_1 = V_2$ 时的反相器的两条转移特性曲线。由于它们互为输入/输出, 因此两条曲线的交点即是可能的工作点。由图显见, 对于 $\alpha > 1$ 的情形, 有三点可能工作点 H、L、Q; 对于 $\alpha < 1$ 的情形, 只有一个工作点 Q.

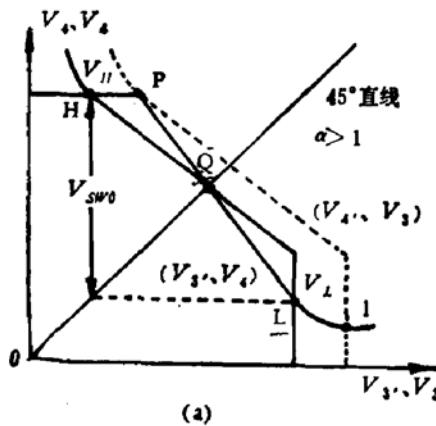


图 3(a) $\alpha > 1$

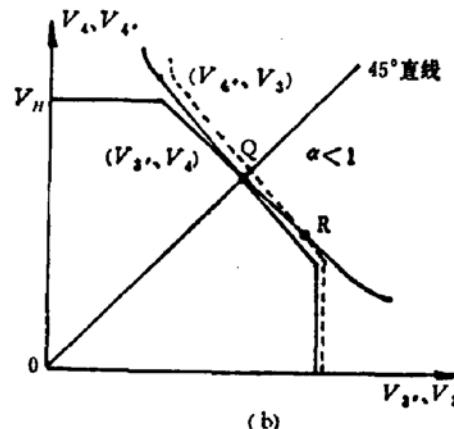


图 3(b) $\alpha < 1$

先分析一下 $\alpha < 1$ 的情形, $\Delta V = V_1 - V_2 = 0$ 时, 对应 Q 点为 $\Delta V_0 = V_3 - V_4 = 0$ 。当升高 V_1 , $\Delta V > 0$, $V_4' \sim V_3$ 的转移特性就移到虚线 [见图 3(b)], 工作点从 Q 移到 R, 这时对应的 $(V_3 - V_4) > 0$, 在输出端得到了放大的差模电压。

如果输入 ΔV 较小, R 保持在饱和区内, 则由式(2)得:

$$\begin{cases} V_3 = (V_1 - V_{TO}) + \alpha V_{TE} - \alpha V_4, \\ V_4 = (V_2 - V_{TO}) + \alpha V_{TE} - \alpha V_3. \end{cases} \quad (3)$$

由(3)可解出差模放大倍数 A_V :

$$A_V = \frac{V_3 - V_4}{V_1 - V_2} = \frac{1}{1 - \alpha}. \quad (4)$$

由上式可知, 当 α 接近于 1 时, A_V 可以很大。

$\alpha > 1$ 时, 当 $\Delta V = 0$, 有 H、L、Q 三个工作点 [见图 3(a)], 其中 Q 点是亚稳态, H、L 是稳态, 电路工作在稳态点之一。

设工作在 H 点, $(V_4 - V_3) > 0$ 。当增加 V_1 使 $\Delta V = (V_1 - V_2) > 0$, $V_4 \sim V_3$ 特性曲线移到虚线 [如图 3(a) 所示], Q、H 和 L 也跟着变。当在某一个 ΔV 下, 使 Q 和 H

合并达到同一点 P 时(见图),这时只存在二个工作点: P 亚稳态, L 稳态。触发器就会从 P 翻转到 L 点。

定义使它翻转的最少输入差模 ΔV_s 为电压触发灵敏度。如果用于 SRAM 的 S/A, ΔV_s 也就是 S/A 的灵敏度。

ΔV_s 的解析式的推导如下:

由上知, 翻转条件是输入 $\Delta V = (V_1 - V_2)$ 使 H、Q 达到 P 点, P 在饱和区的边界, 故 P 点方程为:

$$V_3 = V'_3 = V_{TE}, \quad V_4 = V'_4 = V_H$$

代入(2)式:

$$\begin{cases} V_H = (V_1 - V_{TO} + \alpha V_{TE}) - \alpha V_{TG} \\ V_{TE} = (V_2 - V_{TO} + \alpha V_{TG}) - \alpha V_H \end{cases} \quad (5)$$

由(5)解出:

$$\Delta V_s = V_1 - V_2 = (\alpha - 1)(V_H - V_{TE}) \quad (6)$$

由图 3(a) 知:

$$(V_H - V_{TE}) = \frac{V_{SWO}}{\alpha}$$

其中 V_{SWO} 为初始输出摆幅。

由上得 ΔV_s 另一表达式:

$$\Delta V_s = \frac{(\alpha - 1)}{\alpha} V_{SWO} \quad (7)$$

由(6)、(7)知, 只要 α 接近于 1, ΔV_s 很小, 触发灵敏度很高, 这与 $\alpha < 1$ 的情形类似。因此, 不论处于触发器或非触发器状态, 只要严格控制 α 接近于 1, 都会得到高的灵敏度。比较两者可以看出, 当 ΔV 输入较小时, 处于触发器状态电路的输出摆幅更为保证, 因为只要 $\Delta V \geq \Delta V_s$, 输出摆幅 V_{SW} 基本不变 [见图 3(a)]。其中最主要的是要求 α 略大于 1, 使处于临界触发状态。

α 的控制是本电路设计的关键。由上述知, $\alpha = \sqrt{\beta_E/\beta_0}$ 与开启电压等工艺参数无关, 而只决定于上下管的尺寸比, 这给设计出高灵敏的 S/A 提供很大的方便。

共模特性分析如下: 令 $V_c = V_1 = V_2$ 为输入共模电压。由图 2 知, $V_H = V_c - V_{TO}$, 代入(6):

$$\Delta V_s = (\alpha - 1)(V_c - V_{TO} - V_{TE}) \quad (8)$$

(8) 式对 V_c 偏微分, 得共模特性:

$$\frac{d\Delta V_s}{dV_c} = (\alpha - 1) \quad (9)$$

当 $\alpha = 1$ 时, $\frac{d\Delta V_s}{dV_c}$ 很小, 即有很好的共模特性, 后面的实验将证实这一点。

输出对输入共模电平的下移量也可从(2)式求解。H、L、L 等工作点方程:

$$\begin{cases} V_H = (V_1 - V_{TO} + \alpha V_{TE}) - \alpha V_L, \\ V_L = (V_2 - V_{TO} + \alpha V_{TG}) - \alpha V_H. \end{cases} \quad (10)$$

解(10)式:

$$(V_H + V_L) = \frac{(V_1 + V_2) - 2V_{TO} + 2\alpha V_{TE}}{1 + \alpha}. \quad (11)$$

由(11)式得输出共模电平 V_{OC} :

$$\begin{aligned} V_{OC} &= \frac{1}{2}(V_H + V_L) \\ &= \frac{1}{1 + \alpha} \left[\frac{1}{2}(V_1 + V_2) - V_{TO} + \alpha V_{TE} \right]. \end{aligned} \quad (12)$$

其中 $\frac{1}{2}(V_1 + V_2) = V_c$ 为输入共模电平,

由(12)式得共模电平的下移量:

$$(V_c - V_{OC}) = \frac{1}{1 + \alpha} [\alpha V_c - \alpha V_{TE} + V_{TO}]. \quad (13)$$

根据 SRAM 的工作条件: $V_{TO} = 0$, $V_c = 3.5$ 伏, $V_{TE} = 1.0$ 伏, $\alpha = 1$, 代入(13)式:

$$(V_c - V_{OC}) = \frac{1}{2}[3.5 - 1] \text{ 伏} = 1.25 \text{ 伏}.$$

输出共模电平的下移量较大,使更接近于下级反相器转移特性的陡变区,有利于电平匹配,使下级得到好的放大特性,而不需要专门加入电平下移电路,这也是这种 S/A 优于恒流差分对的重要之点。

三、实验结果及分析

1. 样品的设计和制作

按上述的分析,设计了一个 α 略大于 1 的源随反馈对作为预放,并在它的后面加上缓冲输出级,组成完整的 HMOS-SRAM 读出放大器。

将电路图画成版图,并进行工艺投片实验。用 $3 \mu\text{m E/D NMOS}$ 工艺,衬底电阻率为 $40 \Omega\text{-cm}$ 左右。

控制开启电压为:

$$\begin{cases} V_{TO} = 0 \text{ 伏} \\ V_{TE} = 1 \text{ 伏} \end{cases}$$

工作电压为:

$$\begin{cases} V_{CC} (\text{电源}) = 5 \text{ 伏} \\ V_{BB} (\text{衬偏}) = -2.5 \text{ 伏} \end{cases}$$

根据实验提取的模型参数,用 SPICE-2 程序计算较精确的 α 值^[6]: $\alpha = 1.022$

由(6)式,在 $V_c = 3$ 伏下得:

$$\Delta V_s = (1.022 - 1)(3 \text{ 伏} - 0 - 1 \text{ 伏}) = 44 \text{ mV}$$

2. 直流测试

测试原理图如图 4 所示,输入为共模电压 V_c 及差模电压 ΔV ; 输出为 V_o ,以此监测

预读放的工作点。改变 ΔV , 监测 V_o 的变化, 以确定使 V_o 电平突变(从高到低或从低到高)的最小 ΔV , 即是灵敏度 ΔV_s 。此外, 变化 V_c , 测定 ΔV_s 随 V_c 的变化, 确定其共模特性。

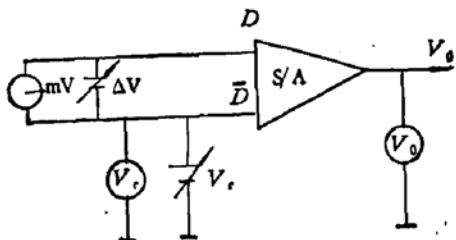


图4 直流测试图

下表给出在某一硅片上左、中、右三区上共三十个点的 ΔV_s 典型测量结果。

 ΔV_s 的实测结果表

02-5 片 S/A-I ΔS 测量值 ⁺ (mV)			02-5 片 S/A-II ΔS 测量值 ⁺ (mV)		
左数第 5 列	中列	右数第 4 列	左数第 3 列	中列	右数第 3 列
(1) 24	(11)11	(21)24	(1) 20	(11)28	(21)50
(2) 15	(12)16	(22)25	(2) 30	(12)30	(22)44
(3) 40	(13)27	(23)30	(3) 23	(13)24	(23)34
(4) 15	(14)51	(24)20	(4) 60	(14)15	(24)32
(5) 35	(15)15	(25)38	(5) 15	(15)34	(25)34
(6) 32	(16)20	(26)8	(6) 44	(16)15	(26)43
(7) 26	(17)20	(27)28	(7) 43	(17)25	(27)30
(8) 23	(18)67	(28)50	(8) 14	(18)32	(28)50
(9) 14	(19)18	(29)16	(9) 18	(19)20	(29)50
(10)16	(20)45	(30)26	(10)15	(20)10	(30)40

由表中数据可知, 同一片上 95% 以上的电路都能满足 $\Delta V_s \leq 50$ mV, 与计算值 44 mV 十分接近。在其它批的几十片上的测量结果也基本类似, ΔV_s 在 20 mV 与 60 mV 之间。

图 5 是实测到该 S/A 在三种电源电压工作情况下的共模特性。

由图可见, 曲线反映 S/A 的共模范围很宽: 在满足 $\Delta V_s \leq 50$ mV 条件下, 共模范围在 1.5 伏以上; $\Delta V_s \leq 100$ mV 条件下, 共模范围在 2.5 伏以上。同时可以看到, 在电源电压拉偏 $\pm 10\%$ 的情况下, ΔV_s 的变化极小。

由上可知, 该 S/A 不但灵敏度高 (ΔV_s 小), 而且还有很宽的共模范围和电源拉偏范围。

3. 交流测试

测试方法是将输入的差模 ΔV 用以脉冲形式加入, 输出用示波器监测响应曲线。

图 6 为 $\Delta V = \pm 50$ mV 下在示波器上拍下的响应特性。由图显见, 50 mV 的差模

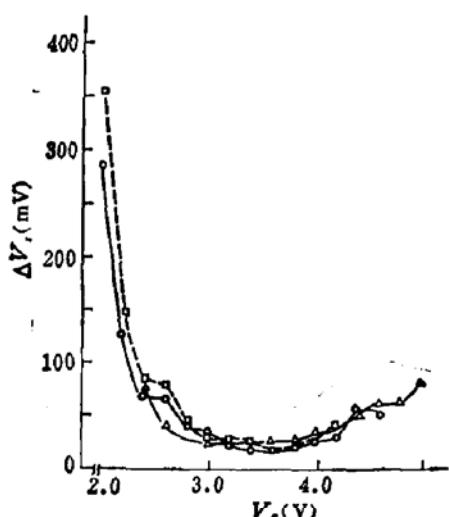


图 5 S/A 的共模特性

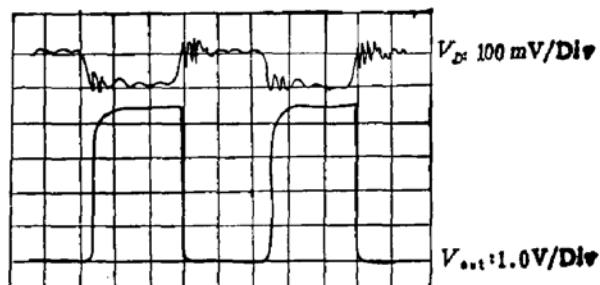


图 6 输入±50mV 差模脉冲输出响应

S/A-II (02-2#)

- $V_{CC} = 5.0V$ $V_{BS} = -2.50V$
- $V_{CC} = 4.5V$ $V_{BS} = -2.25V$
- △—△—△ $V_{CC} = 5.5V$ $V_{BS} = -2.75V$

讯号已足够使触发器状态的源随反馈对翻转,即 $\Delta V_s < 50 \text{ mV}$.

图 7 是在负载电容为 100 PF 情况下 S/A 的实测时间响应曲线. 由图可见, 不论上升和下降(达 TTL 电平)均小于 20 ns, 达到较快的速度.

我们将上述设计好的 S/A 试用于 256 位和 16 K HMOS-SRAM, 得到很好的结果, 图 8 是实测该 SRAM 的地址取数波形.

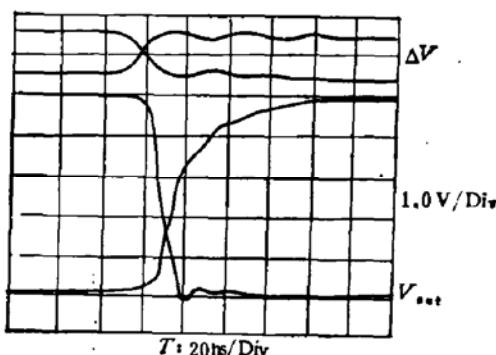


图 7 S/A 的时间响应曲线(上升、下降两次曝光而成)

上升以 $V_H = 2.4V$ 为标准 $t_r < 20\text{ns}$ 下降以 $V_L = 0.4V$ 为标准 $t_f < 20\text{ns}$

四、结 论

1. 在 HMOS-SRAM 中用源跟随反馈对读放, 可以改进传统的差分对读放的缺点, 得到高的放大倍数和低的输出共模电压, 易与后级匹配, 可以减少放大级数, 省面积和功耗.
2. 设计 α 略大于 1 的触发器状态电路, 可以达到高的触发灵敏度, 大的输出摆幅, 宽

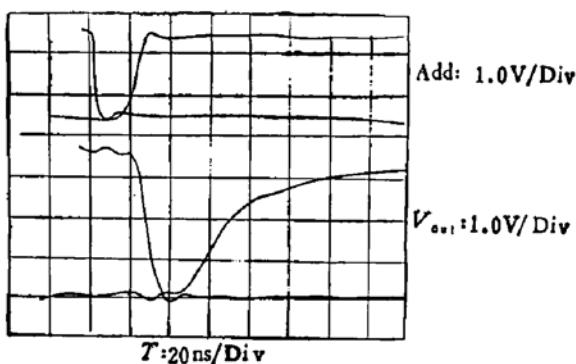


图 8 HMOS-SRAM 地址取数波形上升(粗)、下降(细)合一
 $t_{AC} \approx 60\text{ns}$

的共模范围和电源拉偏范围，并且与开启电压，电源电压等小范围变动关系不大，因此具有高灵敏、高可靠的优点。

3. S/A 实验电路的实测验证表明，理论分析与实验结果大致相符，确实可以作为性能优良的 VLSI-SRAM 的读出放大器，并已实用化。

本工作的工艺实验是由本所 LSI 工艺线所承担，工作成果离不开线上全体同志的精心工作；同时感谢李志坚教授对本文初稿的宝贵意见。

参 考 文 献

- [1] S. D. Kang *et al.*, *IEEE Journal of Solid-State Circuits*, SC-16, 444 (1981).
- [2] C. Rhodes *et al.*, *IEEE Journal of Solid-state Circuits*, SC-16, 594 (1981).
- [3] Tosi HO Wada, *IEEE Journal of Solid-State Circuits*, SC-13, 635(1978).
- [4] M. J. Howes, D. V. Morgan, "Large Scale Integration", Chapter 6(1981).
- [5] J. Wong *et al.*, *IEEE Journal of Solid-State Circuits*, SC-16, 435 (1981)
- [6] 张钟宣，“HMOS-SRAM 中一种新型高灵敏度读出放大器的设计与实验”，清华大学硕士学位论文(1984)。

A Flip-Flop Sense Amplifier with High Sensitivity for HMOS-SRAM

Zhang Zhongxuan, Yang Zhaomin, Zhang Mingbao and Xu Jiasheng
(Qinghua University)

Abstract

A new sense amplifier for HMOS-SRAM is described. It is composed of a cross feedback source follower pair and is set at critical flip-flop state by precise control of the ratio of two transistor sizes. It is proved theoretically and experimentally that advantages of this circuit are high sensitivity, large common-mode region and low output common-mode level. When it is used in SRAM, excellent result is obtained.