

微波凹槽栅结构 GaAs FET's 的最佳 凹槽深度的选择的讨论

汪正孝

(中国科学院半导体研究所)

1984年8月25日收到

本文通过对 GaAs FET's 进行有限元二维分析的结果表明, 随着凹槽深度 d_R 的增加, 功率器件和低噪声器件的各自的主要性能指标, 即最大输出功率 P_{max} 和最低噪声系数 F_{min} , 虽能得到改善, 但功率器件和低噪声器件的另一个性能指标, 即单向功率增益 G_u , 却下降了. 本文对如何解决这一矛盾, 以寻求凹槽栅器件的最佳凹槽深度的问题进行了讨论. 结论是, 功率器件宜采用浅凹槽结构, 低噪声器件宜采用深凹槽结构.

目前, 微波凹槽栅结构的 GaAs FET's 由于其性能已全面超过相应的平面栅结构而受到很大的重视和普遍的应用. 但至今仍缺乏凹槽栅结构 GaAs FET 的有关器件物理问题的全面阐述. 在文献 [1] 中, 作者采用有限元二维分析方法对于凹槽栅结构 GaAs FET's 中的一系列器件物理问题进行了讨论. 本文拟就最佳凹槽深度的选择问题进行一些探讨.

一、凹槽栅结构 GaAs FET's 的模型以及由二维分析得到的一些小讯号参数与凹槽深度的关系

图 1 示出了凹槽栅结构 GaAs FET's 的二维分析模型. 其中, 栅长 $L_G = 0.5 \mu\text{m}$, 栅

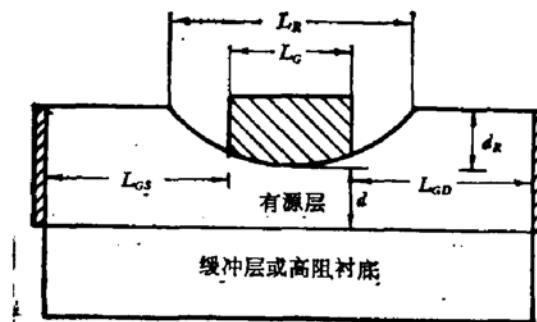


图1 凹槽栅结构 GaAs FET 的模型

源间距 $L_{GS} = 1 \mu\text{m}$, 栅漏间距 $L_{GD} = 1 \mu\text{m}$, 有源层厚度 $d = 0.2 \mu\text{m}$, 凹槽宽度 $L_R = 1 \mu\text{m}$, 凹槽深度 d_R 取四个值: 0、0.04、0.08、0.12 μm . (平面栅器件结构认为是凹槽栅结构的一个特例, 即 $d_R = 0$.) 有源层掺杂浓度 $N_D = 1 \times 10^{17} \text{cm}^{-3}$, 低场迁移率 $\mu_n = 5500$

表 1 凹槽栅结构 GaAs FET's 中计算的小讯号参数和源串联电阻 R_s 随凹槽深度 d_R 的变化关系^[1]

$d_R(\mu\text{m})$	$R_s(\Omega)$	$C_{G_s}(\text{pf/cm})$	$C_{G_D}(\text{pf/cm})$	$g'_m(\text{ms/cm})$	$g_m(\text{ms/cm})$	$g_d(\text{ms/cm})$	$f_T(\text{GHz})$
0	2.90	4.45	0.53	940	873	115	31.2
0.04	2.52	4.60	0.81	1080	1004	173	34.8
0.08	2.24	4.72	0.95	1150	1073	210	36.2
0.12	2.02	4.81	1.04	1210	1132	248	37.5

$\text{cm}^2/\text{V} \cdot \text{s}$.

文献 [1] 给出的通过有限元二维分析得出的一些小讯号参数以及源串联电阻 R_s 与凹槽深度 d_R 的关系如表 1 所示。表 1 中, g'_m 为本征跨导, g_m 为跨导。二者的关系是:

$g_m = \frac{g'_m}{1 + g'_m \cdot R_s \cdot Z}$. R_s 是在假定栅宽为 $280 \mu\text{m}$ 下计算的。采用 [2] 的方法来计算 R_s 的值^[1]。表 1 中的小讯号参数均为在 $V_{D_s} = 1.5\text{V}$, $V_{G_s} = -0.5\text{V}$ 下的值。

二、单向功率增益 G_u 与凹槽深度 d_R 的关系

单向功率增益 G_u 采用文献 [3] 的表达式:

$$G_u = \frac{f_T^2}{4f^2[(R_g + R_i + R_s) \cdot g_d \cdot Z + 2\pi f_T \cdot R_g \cdot C_{DG} \cdot Z]} \quad (1)$$

(1) 式中的 R_i 为内沟道电阻, 其表达式为^[3]:

$$R_i \cong \frac{L_G}{q \cdot \mu_n \cdot N_D \cdot d \cdot Z \left[1 - \left(\frac{V_{B_i} - V_{G_s}}{V_p} \right)^{1/2} \right]} \quad (2)$$

(2) 式中的 V_{B_i} 为肖特基势垒的自建电势。对金属-n型砷化镓肖特基接触, V_{B_i} 通常取为 0.8V 。 V_p 为夹断电压, 其表达式为:

$$V_p = \frac{q \cdot N_D \cdot d^2}{2\epsilon\epsilon_0} \quad (3)$$

根据上面给出的 μ_n 、 N_D 及 d 的数据, 在 $Z = 280 \mu\text{m}$, $V_{G_s} = -0.5\text{V}$ 下, 算出 $R_i = 3.16 \Omega$ 。

根据表 1 给出的 f_T 、 R_s 、 g_d 、 C_{DG} 的数据及上述的 R_i 值和 [1] 中计算的 R_s 值, 可算出在某一工作频率 f 下的 G_u 与 d_R 的变化关系。表 2 示出了在 $f = 15\text{GHz}$, $V_{G_s} = -0.5\text{V}$ 的饱和区内的 G_u 和 d_R 的关系。

表 2 在 $f = 15\text{GHz}$, $V_{G_s} = -0.5\text{V}$ 的饱和区内 G_u 与 d_R 的关系

$d_R(\mu\text{m})$	0	0.04	0.08	0.12
$G_u(\text{dB})$	16.07	15.22	15.02	14.75

由此可见, G_u 随 d_R 的增加而单调减少。

三、最佳凹槽深度的选择的讨论

1. 功率 GaAs FET's

根据文献[1]的分析,随 d_R 的增加,功率器件的最大输出功率 P_{max} 是增加的. 但根据上述分析,随 d_R 的增加,器件的 G_u 是减少的. 对功率器件来说, G_u 这个指标具有与 P_{max} 同等的重要性,因为 P_{max} 仅仅表示了器件的一种潜在的能力,但这种能力是否能转化为现实的输出功率 P_{out} ,在输入功率 P_{in} 为一定的条件下, G_u 的大小起到了决定性的作用. 当然实际起作用的是大讯号 G_u 的值,但因为大讯号 G_u 的计算很困难,故将上述计算的小讯号 G_u 的值作为大讯号 G_u 的值的一级近似来估计还是可以的. 综上所述,随 d_R 的增加,对功率器件的总的性能的影响(即同时考虑 P_{max} 和 G_u 二个指标)是相互矛盾的. 故 d_R 的选择必须由上述二个指标的折衷来定. 一般宜采用浅凹槽结构. 文献[5]提到的工作于 $f = 15\text{GHz}$ 下的功率 GaAs FET's 采用了 $d_R = 0.05-0.1\mu\text{m}$ 的浅凹槽结构.

此外要说明的一点是,一般功率器件均工作于较高的 V_{D_s} 下(如: $V_{D_s} \geq 4-5\text{V}$),而表1所示的小讯号参数是在 $V_{D_s} = 1.5\text{V}$ 下计算的. 根据作者的二维分析的实践,当器件一旦由线性工作区进入饱和工作区后,其小讯号参数随 V_{D_s} 的变化很小,例如 V_{D_s} 从 1.5V 变化到 4V,计算的小讯号参数的变化在 4-5% 以内. 文献[6]也提到了类似的情况.

2. 低噪声 GaAs FET's

文献[1]提到,随着 d_R 的增加,低噪声器件的最小噪声系数 F_{min} 是减小的. 根据上面的分析,随 d_R 的增加,器件的相关增益 G_u 也减小了. 但对低噪声器件来说, F_{min} 和 G_u 的矛盾不象上面提到的功率器件的 P_{max} 和 G_u 的矛盾那样突出. 因为低噪声器件是处于放大电路的前级,故较低的相关增益 G_u 尚可通过其它方式来弥补(如提高后面 n 级的增益或增加放大级数等). 所以低噪声器件的 d_R 的选择主要考虑 F_{min} 的改善. 故可选择深凹槽结构. 为了得到更低的 F_{min} ,往往采用较负的栅偏压,如 $I_{D_s} = 0.1-0.15 I_{D_{ss}}$. 文献[7]提到的 $f = 12\text{GHz}$ 的低噪声 GaAs FET's 采用了 $d_R \geq 0.3\mu\text{m}$ 的深凹槽结构.

四、结 论

凹槽栅结构 GaAs FET 的最佳凹槽深度 d_R 的选择对功率器件和低噪声器件二种类型的器件来说是不同的. 功率器件宜采用浅凹槽结构,低噪声器件宜采用深凹槽结构.

参 考 文 献

- [1] 汪正孝,半导体学报, 5, 595(1984).
- [2] H. Fukui, *Bell Syst. Tech. J.*, 58, 771 (1979).
- [3] C. A. Liechti, *IEEE Trans.*, MTT-24, 279 (1976).
- [4] 叶禹康,固体电子学研究进展, 2, 69(1982).
- [5] H. M. Macksey, F. H. Doerbeek and R. C. Vail, *IEEE Trans.*, ED-27, 469 (1980).
- [6] J. V. Faricelli, J. Frey and J. P. Krusius, *IEEE Trans.*, ED-29, 377 (1982).

[7] K. Ohata, H. Itoh, F. Hasegawa and Y. Fujiki, *IEEE Trans.*, ED-27, 1029 (1980).

Discussion Concerning the Choice of Optimal Recess Depth of Microwave Recessed-Gate GaAs FET's

Wang Zhengxiao

(*Institute of Semiconductors, Academia Sinica*)

Abstract

Through the results of 2D numerical analysis using finite element method for recessed-gate GaAs FET's, this paper points out that with the increase of recess depth d_r , the main performance parameters for power and low noise GaAs FET's, i.e. the maximum output power P_{max} and the minimum noise coefficient F_{min} are improved. However, another main parameter for both devices, i.e. the unilateral gain G_u , is decreased. A discussion is given on the problem concerning how to choose the optimal recess depth for power and low noise recessed-gate GaAs FET's. The conclusion is that a shallow recess structure is suitable for power devices and a deep one is suitable for low noise devices.