

非晶态硅薄膜的制备及其肖特基势垒的研究*

陈坤基 何宇亮 杜家方

(南京大学物理系)

提 要

利用 r.f. 辉光放电、由硅烷 (SiH_4) 分解, 在常规的 CVD 系统中获得了非晶态硅 (a-Si) 薄膜。由电子衍射图象及 X-光衍射谱证实获得的硅薄膜是无定形结构。由薄膜的红外吸收光谱指出, 制得的 a-Si 薄膜中含有特征的 Si-H 键结构。

选用金属铝、铂与未掺杂的 a-Si 薄膜形成肖特基势垒 (M-a-Si), 测其 $I-V$ 特性, 展示了接近理想二极管的行为。并求得它们的势垒高度分别为 $\phi_{\text{BaI}} \sim 0.60\text{eV}$ 和 $\phi_{\text{BPt}} \sim 0.78\text{eV}$ 。

一、引 言

非晶态半导体是目前国际上半导体研究的一个新领域。而非晶态硅不仅是研究非晶半导体的结构、能带模型和导电机理的理想材料, 而且又以其成本低廉为制作大面积非晶硅太阳能电池和光电显示板等光电器件展示了美好的前景。自七十年代中期英国的 W. E. Spear 等人^[1,2] 用辉光放电法研制出能进行掺杂的非晶硅薄膜后, 使非晶半导体的研究工作进入了一个新阶段。

二、非晶硅薄膜的制备及其结构分析

1. 制备方法

利用辉光放电(以下简称 GD) 中的热电子, 正离子的能量促使 SiH_4 气体分解, 生成 Si 原子或原子团, 淀积在温度较低的衬底上从而获得非晶硅薄膜。

在负压淀积系统中, 当直流或高频电场作用时, 由衬底发射的热电子或气体中被电场加速的电子撞击 SiH_4 分子, 使其激发或电离。当热电子能量足够大时 ($\sim 10\text{eV}$), 就可以打破 SiH_4 分子的键, 使其分解 (SiH_4 中的 Si-H 键的键能约 3eV)。所产生的 Si 离子, 氢化硅离子如 $[(\text{SiH})^{+++}, (\text{SiH}_2)^{++}, (\text{SiH}_3)^+]$ 被吸引到淀积的衬底表面上, 获得电子变成 Si 原子后淀积在衬底表面上。此时尽管在汽相中存在较高温度的热电子, 但是衬底保持较低的表面温度, 使来到的具有较高能量的硅原子、原子团很快把能量传递给较冷的衬底, 使其本身只能在本位或几十个原子范围内作迁移运动。从而形成只能是短程有序的

* 1979年11月4日收到。

无定形结构 Si 薄膜。而且同时由于 Si-H 键存在,使淀积的 a-Si 中包含有氢。在 GD 非晶硅中正是由于包含了大量的氢($\sim 10^{22}/\text{厘米}^3$)^[3],因此饱和了由悬挂键造成的结构缺陷,大大降低了电活性缺陷的密度。

我们的实验装置是在常规的卧式 CVD 系统中,加入高频辉光装置,即 r.f.-GD 法。使用国产 8kW、465kHz 的高频炉提供辉光电压,原料 SiH₄ 气体用高纯 Ar(99.99%)稀释至 2—5% (体积比)。

石英反应室在淀积前可预抽至 10^{-4} 托真空度。由针形阀控制进入反应室的 SiH₄ 的分压力,用麦克劳气压计监测系统的真空度。采用高纯玻璃态石墨作为衬底的支承体,并作为发热体加热衬底片到需要的温度[系统装置图略]。

在我们的 r.f.-GD 法中,试验了两种方法。一种是无电极辉光放电装置,即电感式 r.f.-GD 法;另一种是电容式 r.f.-GD 法。两种装置都能获得结构缺陷较少的 a-Si 薄膜。

实验中发现淀积速率及 a-Si 的质量(如光亮度、粘附性能等)与系统中 SiH₄ 的分压力、衬底温度、辉光电压、电流密度以及衬底在辉光区的位置有关,特别是后者是能否长好 a-Si 膜的工艺关键。在我们实验中发现,衬底位置放在辉光区的阴极暗区附近时淀积速率最高。在相同的 SiH₄ 分压力下,电容式 r.f.-GD 法要比电感式 r.f.-GD 法淀积速率快。典型的工艺参数如下:

	SiH ₄ 分压 (托)	辉光电压 (V)	电流密度 (mA/cm ²)	衬底温度 °C	淀积速率 (Å/分)
电感式	4	1800	/	200	50
电容式	4	1000	1.2	200	120

GD 法基本上是一种等离子体化学过程,在辉光放电过程中包含有原子、分子、自由电子、正离子以及受激的分子之间的相互作用,反应产物是通过旧键的破坏和新键的建立以及相反过程的矛盾统一而形成,因而是十分复杂的。根据反应时系统中的气压、电流密度的不同,辉光放电可以起分解作用,也能反过来起聚化作用^[4]。在我们的试验中,当 SiH₄ 气压太高时,则聚化作用迅速发生,可以看到多硅烷体(SiH_x)_n 的大分子的黄色粉末从等离子体中落到衬底表面上。

2. a-Si 薄膜的形貌及结构检验

(1) 外貌特征

实验发现使用单晶硅抛光片、SiO₂/Si 片、以及玻璃片作为衬底材料,均能获得表面光亮、粘附性能好的 a-Si 膜。这说明 a-Si 的淀积对衬底材料选择并不灵敏。

在不透明的抛光衬底上淀积的 a-Si 薄膜具有类似于结晶材料一样的有光泽的外貌。当膜较薄时会呈现出彩色的干涉条纹。

在透明衬底上淀积的 a-Si 膜,随厚度的增加,颜色由黄→红→暗银灰色→镜面一样不透明为止。

(2) a-Si 的无序结构

用透射电子衍射术来研究 a-Si 薄膜的结构。方法是首先将 a-Si 膜与衬底分离,然后用化学腐蚀使其减薄,再用 TEM 观察其衍射图象,并与单晶 Si、多晶 Si 薄膜(由 CVD 法

在不同衬底温度 (600—940°C) 下淀积的 Si 膜) 进行比较^[5]。衍射图象如图 1 所示。单晶 Si(111) 具有清晰的特征劳厄斑点 (a), 而多晶 Si 呈现衍射环, 随着晶粒尺寸由大变小, 从不连续的环 (粒度 > 10000 Å) (b) 到清晰、敏锐的衍射环 (粒度 < 1000 Å) (c), 而当粒度为

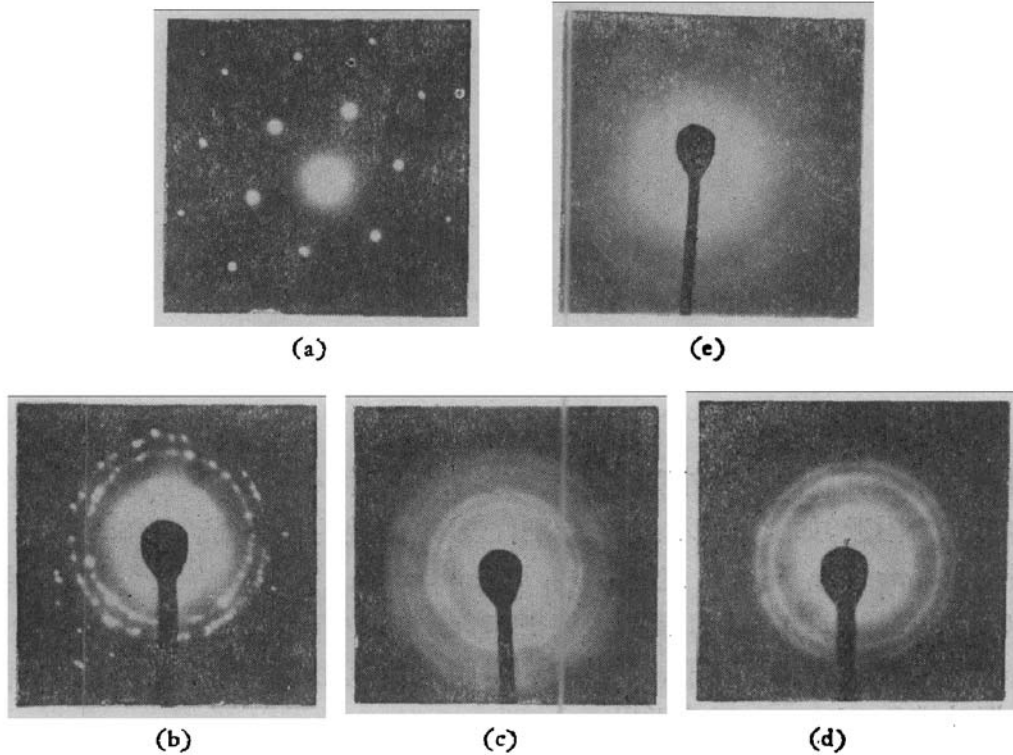


图 1 单晶、多晶及非晶硅膜的透射电子衍射图象的比较
(a) 单晶 Si(111); (b)、(c)、(d) 多晶 Si 薄膜, (e) 非晶 Si 薄膜

200 Å 左右时, 衍射环开始弥散 (d), 而由 r.f.-GD 法制备的 a-Si 薄膜的电子衍射图象已完全弥散 (e), 证明其结构为无定形。

用扫描电镜对 a-Si 膜的表面结构进行了观察。在倍率为 ×40000 未发现有晶态 Si 的特征形貌。如图 2 所示。

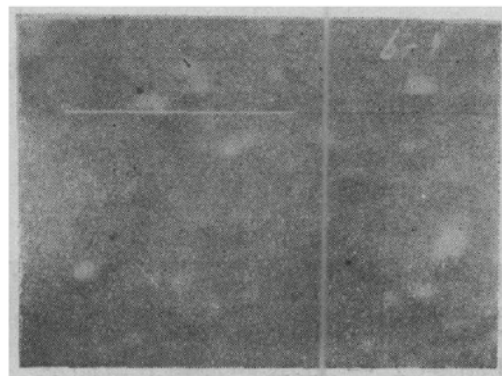


图 2 扫描电镜 a-Si 薄膜的表面形貌 ×40000

对制备的 a-Si 薄膜进行了 X-光分析, 样品的 X-光透射衍射谱线如图 3 所示。掠射角从 5°—35° 范围内谱线中没有出现结晶态的衍射峰, 同样证实制备的硅薄膜是无定形结构。

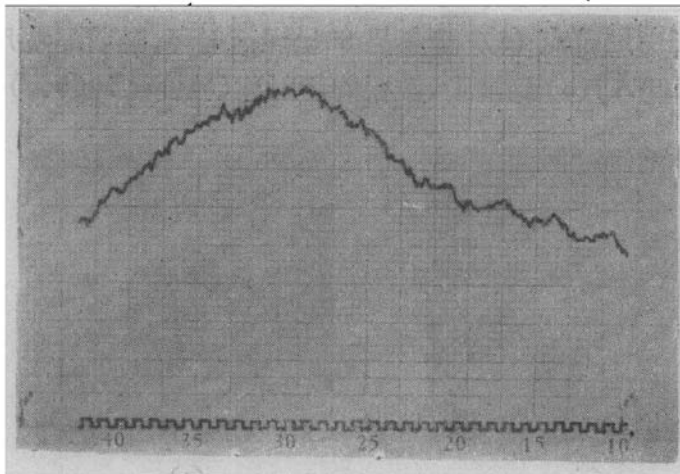


图3 a-Si 薄膜的 X-光衍射谱线

(3) a-Si 中的 Si-H 键

对制备的 a-Si 薄膜进行红外富里叶光谱分析, 得到两个特征吸收峰, 分别在 2090cm^{-1} 及 630cm^{-1} 附近, 如图 4 所示. 它们分别代表 Si-H 键的拉伸振动模 (Stretching mode) 和摇摆振动模 (wagging mode), 这与 P. J. Zanzucchi 等人报道的结果^[6]: Si-H 键拉伸模在 2000cm^{-1} — 2100cm^{-1} , Si-H 键摇摆模在 620cm^{-1} — 640cm^{-1} 相一致. 此外在 900cm^{-1} — 1100cm^{-1} 有一个较宽的吸收带, 估计与 a-Si 膜内含氧形成 Si-O 键及 Si-H 键的另一个弯曲振动模 (bending mode) 有关^[7].

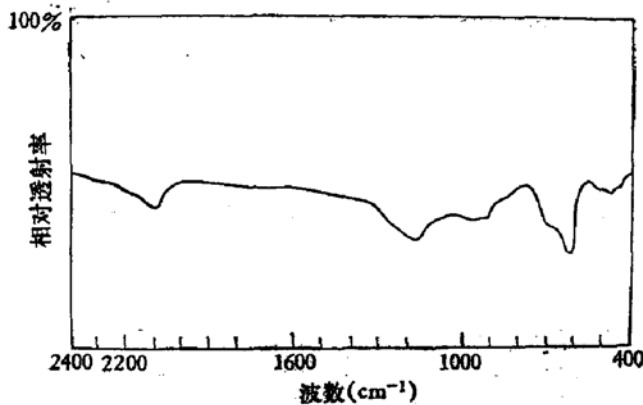


图4 a-Si 膜的红外富里叶吸收光谱

(4) a-Si 薄膜的电阻率

在我们的 CVD 系统中, 由 r.f.-GD 法在衬底温度为 300°C 下获得的未掺杂 a-Si 薄膜, 呈 N 型. 利用光刻技术得到规则的桥式样品 (尺寸 $5000 \times 1000 \times 1\mu\text{m}^3$), 用重掺杂的 N 型多晶硅层作欧姆接触, 在温度 $T = 305\text{K}$ 时测量其电阻率 $\rho = 5.6 \times 10^6 \Omega\text{-cm}$. 这表明我们制备的未掺杂 a-Si 薄膜的电活性结构缺陷密度较低.

三、金属 Al、Pt 与 a-Si 的肖特基势垒的研究

研究 M-a-Si 肖特基势垒的特性是有重要意义的, 因为它不仅为确定 a-Si 的光电池的

性能提供理论数据,而且也是研究 a-Si 材料体内和表面电学性质的有力手段。为此,我们在获得均匀的未掺杂 a-Si 薄膜后,首先研究其肖特基势垒的特性。

1. Al(或 Pt)-a-Si 肖特基势垒的结构

用真空蒸发的方法把 Al 或 Pt 分别蒸着在 0.5—1.0 μm 厚的 a-Si 薄膜上。用光刻技术形成一系列面积不等 (0.25—2.25 mm^2) 的肖特基势垒阵列。为保证背面的欧姆接触,用重掺杂的 N 型单晶作衬底,背面再蒸上一层 Al,其结构示意图如图 5(a)所示。为了对 a-Si 和单晶的肖特基势垒直接进行比较,在一系列蒸发金属的过程中也同时包括对 N 型单晶硅上进行相同的步骤。

在我们的系统中,由 GD 法制备的未掺杂的 a-Si 薄膜呈弱 N 型,形成 M-a-Si 肖特基势垒后的能带图如图 5(b)所示。 E_c 和 E_v 分别表示 a-Si 中电子和空穴扩展态的边界。据报道非晶硅的光学禁带宽度为 1.55eV^[8],势垒区建立在 a-Si 一侧,并扩展进入薄膜一部分。在体内费米能级 E_F 离 E_c 的距离为 E_f , N_d , N_a 是接近扩展态底部的被离化的荷电中心。图中还画出了由于 a-Si 中点缺陷(如悬挂键,空位等)的存在,而引入的位于禁带中部的窄的缺陷能级。该缺陷能级的位置及密度与材料的制备条件及制备后的退火处理有关^[9]。这些能级在势垒区中也被离化。

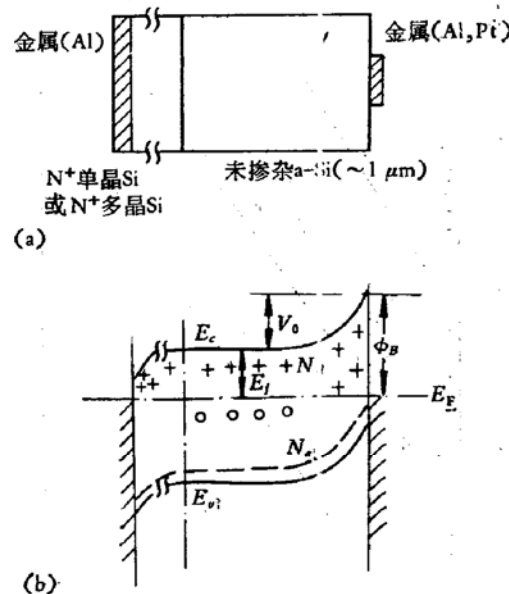


图 5 M-a-Si 肖特基势垒的结构示意图(a)和能带图(b)

则由图 5(b)可知,在平衡状态时肖特基势垒的高度 ϕ_B 可表示为:

$$\phi_B = E_f + V_0 \quad (1)$$

V_0 为内建电势。

当肖特基势垒在正向偏置时,则 $I-V$ 特性可由下式表示:

$$J = J_0 [\exp(qV/n)kT - 1] \quad (2)$$

式中 J_0 为饱和电流密度, V 为外加的偏压, n 是二极管的品质因子。

由于非晶半导体结构上的无序性,使非晶硅中的电子平均自由程比单晶硅中小得多,所以用来解释金属-半导体整流现象的扩散理论比热离子发射理论更适合于 a-Si 中的情

况^[10]。则 a-Si 肖特基势垒中的饱和电流密度可表示为:

$$J_0 = q\mu N_c E_s \exp(-\phi_B/kT) \quad (3)$$

式中 μ 为电子迁移率, E_s 为半导体中表面电场, N_c 是扩展态底部 kT 范围内有效能态的数目。

2. 测试结果和分析

(1) 测量了 A: Al-a-Si, B: Al-c-Si, C: Pt-a-Si 三种类型的肖特基二极管的正向 $I-V$ 特性。绘成图 6。由图 6 可看出金属与非晶硅肖特基势垒的 $I-V$ 特性具有金属与单晶硅势垒相同的形式。由于 a-Si 本体具有高的电阻率, 因此, 在正向偏压下, 电流要受 a-Si 串联电阻限制。实验中测得该串联电阻是欧姆的, 且在室温下为 $3 \times 10^3 \Omega\text{-cm}^2$, 它把电流的指数行为值限制在 $\leq 10^{-6} \text{A/mm}^2$, 从图(6)中可看出 Al-a-Si 及 Pt-a-Si 肖特基二极管的正向 $I-V$ 特性, 在串联电阻限制以前呈现很好的指数关系。这展示了接近理想二极管的整流特性, 并由曲线的斜率求得 A、B、C 三种类型的肖特基二极管的品质因子 n 在 1—2 之间, 这三种类型的肖特基二极管具有相同的 n 值是很值得注意的。这是否能说明, 肖特基二极管的品质因子不受半导体材料的限制, 而只与界面的状态和势垒中的复合中心有关呢?

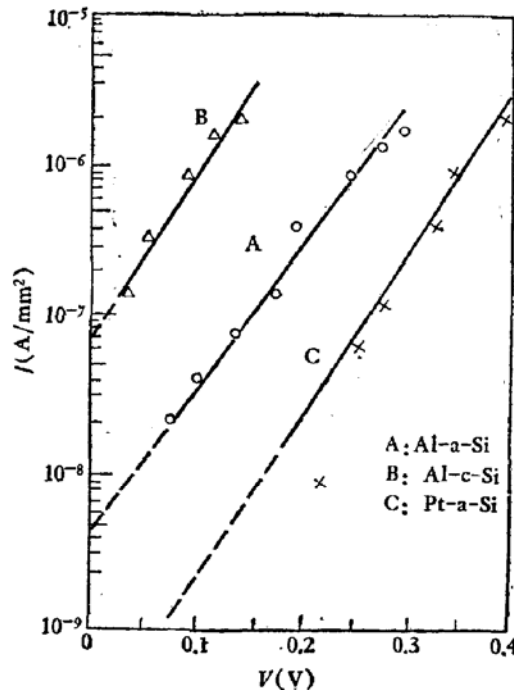


图 6 三种类型的肖特基势垒的正向 $I-V$ 特性

(2) 势垒高度 ϕ_B

由方程 (3) 可知, 只要求出方程中指数前项的值, 就可求得势垒高度 ϕ_B , 然而对 a-Si 要精确计算出指数前因子是有困难的, 因为 $\mu \cdot N_c$ 与 a-Si 的结构和制备条件有很大的关系。但是我们若能用实验方法直接测得 J_0-T 关系, 就可间接求得势垒高度 ϕ_B 。

由上述思想出发, 把图 6 中 $I-V$ 特性曲线外推至零偏压, 其截距就是该测试温度下的 J_0 值。我们求得在室温下 Al-a-Si 势垒的 J_0 为 $4 \times 10^{-8} \text{A/mm}^2$, Pt-a-Si 势垒的 J_0 为 $1 \times 10^{-10} \text{A/mm}^2$ 。

我们测量了从 273—378K 温度范围内的 Al-a-Si 肖特基势垒的 $I-V$ 特性示于图 7. 分别外推至零偏压求出对应于不同温度下的 J_0 值. 在图 8 中绘出了 J_0 与测试温度 T 的变化关系. 呈现近似指数变化规律. 由曲线斜率求得激活能 $\Delta E \sim 0.60\text{eV}$.

把上述的结果与方程式 (3) 比较, 方程(3)中指数前项 $q\mu N_c E_s$ 相对地与温度无关, 则 J_0 的激活能 ΔE 就与势垒高度 ϕ_B 相当, 即 Al-a-Si 的势垒高度 $\phi_{BAl} \sim 0.60\text{eV}$. 代入方程(3), 求得指数前项为 $5 \times 10^2 \text{A/mm}^2$.

在图 6 中, 将 Pt-a-Si 肖特基二极管的 $I-V$ 特性外推至零偏压, 求得 $J_0 = 1 \times 10^{-10} \text{A/mm}^2$. 利用 $J_0 = 5 \times 10^2 \exp(-\phi_B/kT)$ 关系计算出 Pt-a-Si 的势垒高度 $\phi_{BPt} \sim 0.78\text{eV}$.

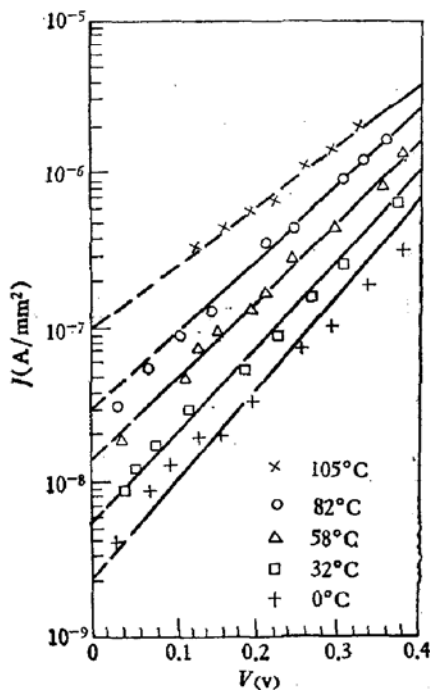


图 7 不同温度下的 Al-a-Si 肖特基势垒的 $I-V$ 特性

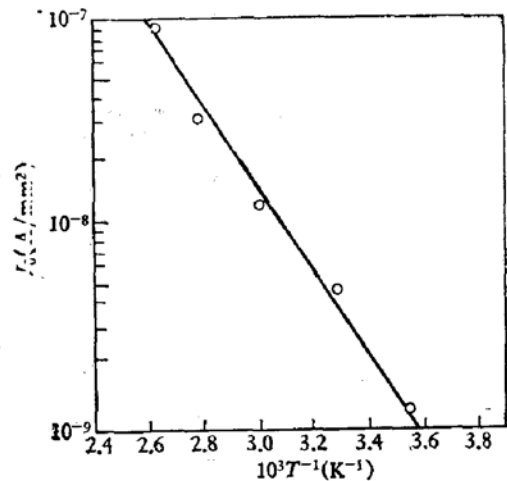


图 8 Al-a-Si 肖特基势垒的 $J_0 \sim T$ 的关系

四、结 论

1. 采用国产的 SiH_4 和 Ar, 由 r.f.-GD 法在常规的 CVD 系统中, 能制备出态密度较低的 a-Si 薄膜. 未掺杂的 a-Si 薄膜的电阻率为 $5.6 \times 10^6 \Omega\text{-cm}$.

2. 我们获得的 M-a-Si 肖特基势垒与 M-c-Si 肖特基势垒具有相似的正向 $I-V$ 特性. 在串联电阻限制前呈现很好的指数关系.

3. 用肖特基势垒的 $I-V$ 特性随温度的变化来确定其势垒高度以及方程(3)中指数前项数值的方法是可行的. 求得的 $(q\mu N_c E_s)$ 的值为 $5 \times 10^2 \text{A/mm}^2$, 与用 W. E. Spear^[11], P. G. Lecomber 等人^[12]所报道的 μ, N_c 的值代入后计算求得的值相符.

本工作得到吴汝麟教授的启发和指导. 杜德成同志参加部分工作.

在肖特基势垒的制作, 电子显微镜观察, X-光分析等方面得到南京 1425 所, 南京大

学物理系晶体组廖秉良、杜德安同志及化学系X射线分析组的同志的大力帮助。在此一并表示深切谢意。

参 考 文 献

- [1] Spear, W. E., *Solid State Comm.*, **17**, 1193(1975).
- [2] Chittick, R. C., *J. Electrochem. Soc.* **116**, 77(1969).
- [3] Fritzsche, H., *Solid State Tech.*, **21**, 50(1978).
- [4] Brodsky, M. H., *Thin Solid Films*, **50**, 63(1978); *IBM Tech. Disclosure Bulletin*, **19**, 4447(1977).
- [5] 陈坤基、杜家方、何宇亮: 南京大学学报(自然科学版) **1**, 67(1979).
- [6] Zanzuechi, P. J., *J. Appl. Phys.*, **48**, 4850(1977).
- [7] Knights, J. C., *Phil. Mag.*, **B37**, 467(1978).
- [8] Loveland, R. J., *J. Non-cryst. Solids*, **13**, 55(1974).
- [9] Mott, N. F., "The Structure of Non-cryst. Materials", 101(1977).
- [10] Wronski, C. R., *Appl. Phys. Lett.*, **29**, 602(1976).
- [11] Spear, W. E., *Amorphous and Liquid Semiconductor*, edited by J. Stuke, p. 1(1974).
- [12] Lecomber, P. G., *J. Non-cryst. Solids*, **11**, 219 (1972); Loveland, R. J., *J. Non-cryst. Solids*, **13**, 55(1974).

PREPARATION OF AMORPHOUS-SILICON FILMS AND INVESTIGATION OF METAL-AMORPHOUS-SILICON SCHOTTKY BARRIER

Chen Kunji, He Yuliang and Du Jiafang

(Department of Physics, Nanking University)

Abstract

Amorphous Silicon (a-Si) films have been obtained by decomposing silane with R. F. glow discharge in normal CVD system.

Electronic diffraction techniques and scanning electron micrography indicated that a-Si films had a disorder structure and the infra-red absorption spectrum confirmed that they contained characteristic siliconhydrogen bonds.

M-a-Si Schottky barriers have been formed by the evaporation of aluminum or platinum onto undoped a-Si films, the current-voltage characteristics of these barriers have been studied in a temperature range of 273 K to 378 K and it has been proved that they have the behavior of a nearly ideal diode. Barrier heights on Al films and on Pt films are $\phi_{\text{BAI}} \sim 0.60$ eV and $\phi_{\text{BPt}} \sim 0.78$ eV respectively.