

四毫米 GaAs 肖特基势垒 二极管及混频器*

混频器研制组**

(中国科学院半导体研究所)

提 要

考虑 GaAs 肖特基势垒比 Si 高,并且器件在一定正偏压下工作,所以参数的设计需在一定的正偏压下进行,修正了零偏压下的设计误差。

外延材料是掺硫汽相外延,浓度为 $2 \times 10^{17} \text{cm}^{-3}$,厚度约为 $0.5 \mu\text{m}$.衬底材料浓度为 $2 \times 10^{18} \text{cm}^{-3}$,结直径约 $2-2.5 \mu\text{m}$.势垒金属 Ni 采用电镀方法形成,使覆盖电容最小,工艺简单.对电镀层的沾污进行了分析和改进.势垒结工作寿命为 1000 小时。

二极管和混频器结合成一体设计.研制了蜂窝触须结构混频器.设计了专门的装管、触须腐蚀微动装置,使触须具有一定压力并有较好的机械可靠性,能承受一定的冲击力.为了测试噪声系数,研制了四毫米噪声源,热噪声标准.混频管最佳变频损耗 $L_{\min} = 4.7 \text{dB}$.在变频损耗 $L = 6.5 \text{dB}$ 下,测试中放频率 $100-300 \text{MHz}$,混频器噪声系数的典型测试值 $N_F = 10.7 \text{dB}$ (单边带包括中放 $N_{IF} = 2 \text{dB}$).

一、引 言

肖特基势垒是由金属与半导体接触而形成.由于功函数的差别等因素,在半导体表面向体内延伸的空间电荷区(耗尽层)形成表面势垒(能带结构见图 1).在外加偏压下形成非线性伏安特性(见图 2).在半导体内电荷的输运过程主要是热激发的多数载流子.因此,电荷贮存效应和反向恢复时间极小,频率特性比任何 P-N 结器件理想.伏安特性曲线正向斜率比较陡,串联电阻较低、反向漏电流小.利用二极管正向非线性电导,在本振激励下产生混频作用,比点接触二极管性能显著稳定,而且噪声小.所以,目前在毫米波、亚毫米波,肖特基二极管是常温下较好的低噪声混频器件,并获得广泛的应用。

本文的工作考虑了四毫米波段的特点,将二极管与混频器电路结合成整体来设计,选择 Ni-GaAs 肖特基结及“蜂窝”状结构. GaAs 材料比 Si 材料电子迁移率高,禁带宽度大,在毫米波段性能比 Si 优越.由于 GaAs 肖特基势垒比较高,而且是在一定的正偏压下工作,所以,参数的设计需在一定正偏压下进行,修正了零偏压下设计的误差.工艺的主要任务是要制作小于 3 微米的理想肖特基势垒结,并用触须将小电极引出.势垒金属采取选择性电镀的方法淀积在势垒孔中,使覆盖电容减到最小,且简化了工艺.管芯直接装入波导并与混频电路结合成一体.通过合理设计混频器电路结构、触须结构、专门装管的微

* 1979年9月5日收到。

** 本文由曹逸庭执笔。

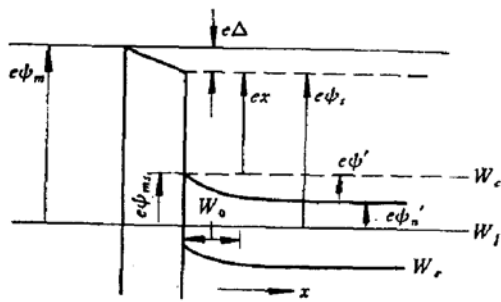


图 1 肖特基势垒能带图

- ϕ_m ——金属功函数
- x ——半导体电子亲和度
- $\phi_{ms} = \phi_m - x - \Delta$ 势垒高度
- W_f ——费米能级
- W_0 ——耗尽层宽度
- ϕ_s ——半导体类似于金属的功函数
- ϕ' ——能带弯曲度
- W_c ——导带
- W_v ——价带

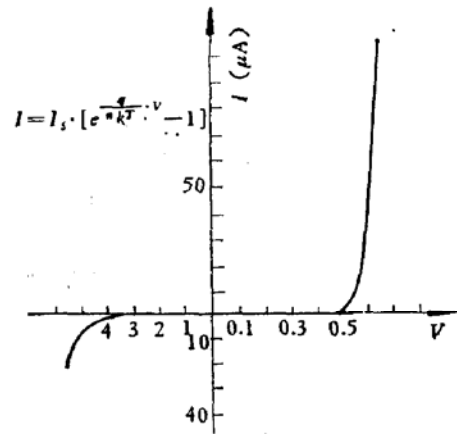


图 2 肖特基势垒二极管典型伏安特性

动装置,较好地解决了机械可靠性。采取了减高波导和匹配波导,使混频器的带宽得到改善。混频器的变频损耗最佳达到 $L = 4.7\text{dB}$ 。被测混频器 $L = 6.5\text{dB}$ 时,噪声系数典型测试值 $N_F = 10.7\text{dB}$ (单边带,包括中放噪声 $N_F = 2\text{dB}$)。

二、器件设计与制作

1. 混频参数设计

混频器的基本参数是变频损耗,噪声温度比及烧毁能量。在实际应用中与中频放大器相连。所以,综合的噪声系数指标更为重要。

$$N_F = L(t_m - 1 + N_{IF}) \quad (1)$$

式中: L ——变频损耗, t_m ——混频器的噪声温度比, N_{IF} ——中放的噪声系数。

这些微波参数与二极管的低频参数,如 n 指数、串联电阻、结电容等有密切关系。

混频管的变频损耗,通常由三部分之和所组成: 结可变电导引起的损耗,串联电阻和结电容引起的损耗以及射频和中频失配引起的损耗。

可变电导损耗由势垒结可变电导的非线性所决定,主要取决于二极管的伏安特性,同时又与射频、中频电路有一定关系。它是整个变频损耗的主要部分。降低这部分的损耗要减小 n 指数,增大非线性系数。理论估计,变频损耗最小为 3dB 。

图 3(a) 表示二极管的结构图, 3(b) 表示二极管的等效电路。

由等效电路可以导出串联电阻 R_s 产生的损耗以及射频和中频的损耗:

$$L_{2RF} = 1 + \frac{R_s}{R_i} + \frac{R_i}{R_s} \cdot \frac{\omega^2}{\omega_c^2} \quad (2)$$

$$L_{2IF} = 1 + \frac{R_s^2}{R_0} \quad (3)$$

式中: 截止频率 $\omega_c = \frac{1}{R_s C_j}$, 中频阻抗 $R_0 = k R_i$, 在宽带应用下, k 一般在 $0.5-2$ 之

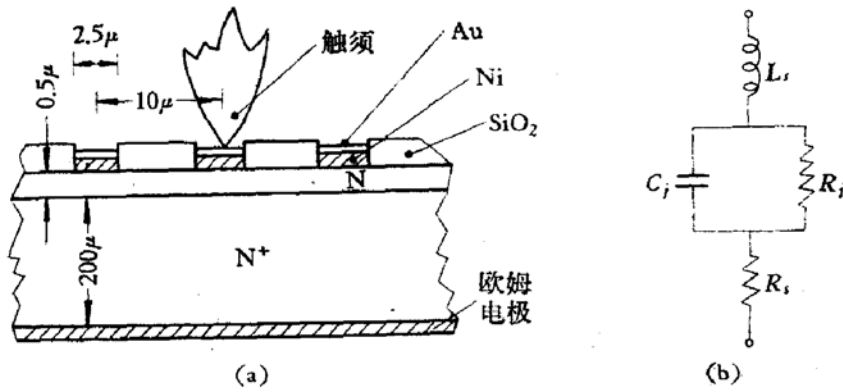


图 3
(a) 二极管结构图 (b) 二极管等效电路

间^[4]。总损耗

$$L_2 = L_{2RF} \times L_{2IF} \tag{4}$$

由式(2)、(3)可以计算不同截止频率下, L_2 与 $\frac{\omega}{\omega_c} \cdot \frac{R_j}{R_i}$ 的变化曲线(图4), 可以看出, 为了减小串联电阻和结电容引起的损耗, 必须尽可能地提高截止频率。一般取截止频率与使用频率之比为10, 损耗为1dB左右。提高截止频率, 即减小 $R_i C_j$ 之乘积。

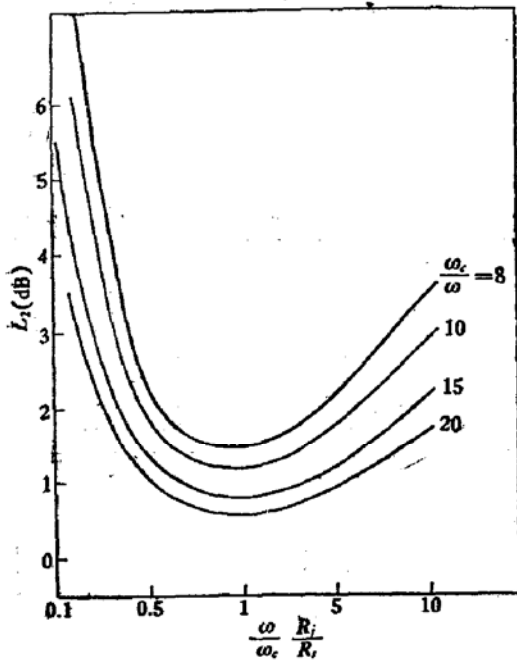


图4 不同截止频率下 L_2 随 $\frac{\omega}{\omega_c} \cdot \frac{R_j}{R_i}$ 的变化曲线

改变本振功率和二极管偏压, 可使 R_i 变化,

当 $R_i = \frac{1}{\omega C_j}$ 时

$$L_{2RF \min} = 1 + 2\omega C_j R_s \tag{5}$$

混频电路中射频端和中频端的失配损耗, 在设计和应用中应尽量避免。

二极管噪声温度比是指二极管的噪声输出与具有相同电阻值的电阻热噪声输出之比。其噪声主要由三部分组成: 二极管的 $1/f$ 噪声, 串联电阻产生的热噪声和流过二极管电流产生的散粒噪声。最后一项是主要的。若只考虑散粒噪声的肖特基二极管噪声温度比, 可以导出^[5],

$$t_D = \frac{1}{2} n + \frac{qIR_s}{2kT} \tag{6}$$

理想二极管 ($n = 1, R_s = 0$), t_D 最小值在正向偏置下可为0.5。事实上, 它与形成结的工艺, 结的界面状态密切相关。在混频过程中, 变频损耗有增大噪声温度比的作用, 并与不同的混频电路有关。混频器对讯号与镜像频率同时匹配下

$$t_m = \frac{1}{L_m} [t_D(L_m - 1) + 2] \tag{7}$$

混频电路对讯号匹配, 对镜象开路或短路时

$$t_m = \frac{1}{L_m} [t_D(L_m - 1) + 1]. \quad (8)$$

从式(9)出发, 设计器件的几何尺寸, 并选择合理的材料参数

$$f_c \propto \frac{1}{(R_{\text{外}} + R_{\text{衬}})C_j}. \quad (9)$$

在毫米波段, 当外延层串联电阻减小到一定程度时, 衬底电阻的贡献不能忽略。所以, 串联电阻应包括两项(欧姆接触电阻较小, 忽略不计): 外延层电阻, 衬底电阻。

外延层电阻为

$$R_{\text{外}} = \frac{\rho_n t}{\pi r^2}. \quad (10)$$

t : 外延层厚度减去势垒宽度小于 $0.5 \mu\text{m}$,

r : 结半径,

ρ : 外延层电阻率。

衬底电阻, 考虑趋肤效应, 按图 5 模型计算。电流在一个趋肤深度的壳体内流动。

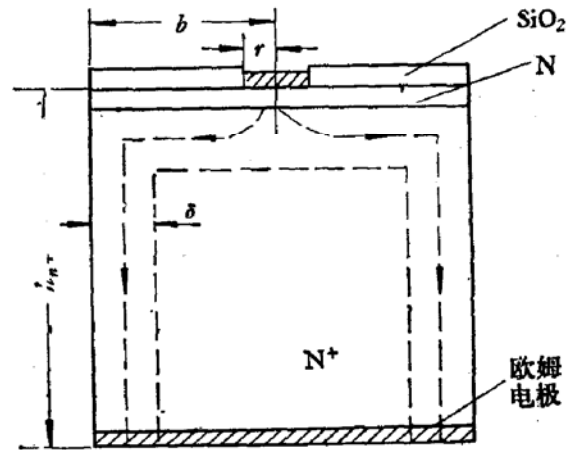


图 5 考虑趋肤效应, 串联电阻的计算模型

$$R_{\text{衬}} = \frac{\rho_n^+}{2\pi} \left[\frac{1}{\delta} \ln \frac{b}{r} + \frac{1}{r} \tan^{-1} \left(\frac{b}{r} \right) \right] + \rho_n^+ h_n^+ / \pi (2b - \delta) \delta$$

$$= \rho_n^+ \cdot B(r). \quad (11)$$

第一项是从半径 r 到管芯边缘的扩展电阻, 第二项是厚度为 δ 的环状柱体(把管芯近似为圆形)电阻, 如果边缘不整齐, 电阻将会增加。式中 $\delta = \sqrt{\frac{\rho_n^+}{\pi \mu_0}}$ 为趋肤深度, μ_0 为自由空间磁导率为 $1.257 \times 10^{-9} \text{H/cm}$ 。

按势垒突变结模型, 结电容可表示为

$$C_j = \frac{\kappa_0 \epsilon_r t}{W}, \quad (12)$$

$$W = \sqrt{\frac{2\epsilon_r \kappa_0 (c_b - V_a)}{q N_n}}$$

式中 $\epsilon_r = 11$, κ_0 : 自由空间电容率 $8.85 \times 10^{-14} \text{F/cm}$, W : 耗尽层宽度, q : 电子电荷 1.6×10^{-19} 库仑, N_n : 外延层载流子浓度, ϕ_b : 0.7V (Ni-GaAs 势垒高度)。

这里着重指出, GaAs 肖特基势垒高度比较高, 而且器件实际上又是在一定的正偏压下应用。图 6 给出了结参数的计算结果: $N_n = 2 \times 10^{17} \text{cm}^{-3}$, $N_n^+ = 2 \times 10^{18} \text{cm}^{-3}$, $\mu_n = 3500 \text{cm}^2/\text{V} \cdot \text{s}$, $\mu_n^+ = 1800 \text{cm}^2/\text{V} \cdot \text{s}$ 外延层厚度为 $0.5 \mu\text{m}$, C_{j0} , f_{c0} 表示零偏压下计算值, C_j , f_c 表示 $+0.5$ 伏偏压下的计算值。可见, 结直径为 $3 \mu\text{m}$ 时, $+0.5$ 伏偏压下的结电容将比零偏压的结电容大一倍多, 截止频率将小一倍多。显然, 如按零偏压下设计, 微波性能不能保证。因此, 必须按实际的、一定的正偏压下设计才是合理的。

$$f_c \propto \frac{(\phi_b - V_a)^{1/2}}{\frac{\epsilon^{1/2} t}{\mu_n N_n^{1/2}} + \frac{\epsilon^{1/2} r^2 N_n^{1/2}}{\mu_{n+} \cdot N_{n+}} \cdot B(r)} \quad (13)$$

由(13)式知,为提高截止频率,外延材料应使 $\mu_n \cdot N_n^{1/2}$ 乘积最大,通常浓度在 $1-3 \times 10^{17} \text{cm}^{-3}$ 范围内其乘积最大,另外,也不能忽视提高衬底材料 $\mu_{n+} \cdot N_{n+}$ 之乘积,并选择合适的结直径。

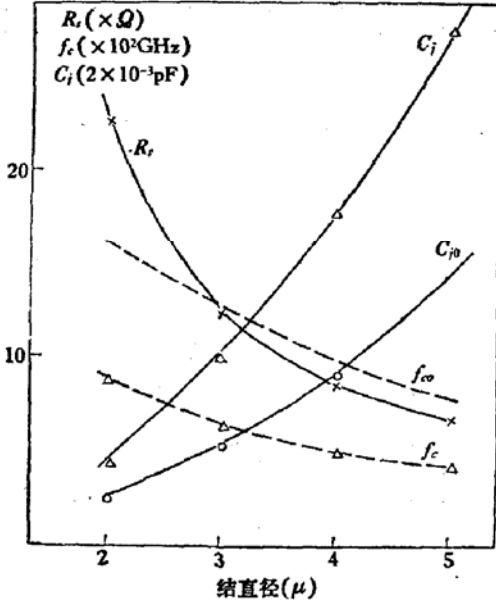


图6 不同结直径下 R_s, C_j, f_c 计算值曲线

二极管的烧毁能量与势垒结允许的最高温升有关,与材料的平均热扩散率和平均热导率有关,也与结的面积大小有关。在四毫米波段,由于结面积较小,所以,烧毁能量的设计必然受到很大的限制。

由以上混频器参数的分析可以看出,在毫米波频段,为得到低噪声混频性能,必须降低变频损耗和噪声温度比,必须选择合理的工艺途径,制作理想的肖特基势垒结,降低 n 指数。器件的几何尺寸尽可能地满足提高截止频率和具有一定的烧毁能量两方面的要求。同时,选择合理的 R_s, C_j 乘积,减小串联电阻,并采取合理的混频电路。

2. 混频器设计

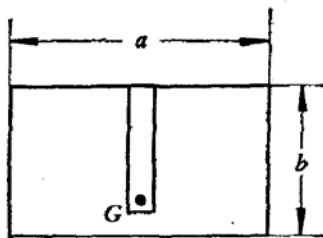
从信息传递的角度来看,混频器可以看作为一个线性可逆网络。由简单的分析可以得出,要获得变频损耗最小的电路条件,输入端必须与信号源匹配,中频输出阻抗必须与中放的输入阻抗相匹配,并具有一定的带宽。

在毫米波段,管壳分布参数的影响很大,很难将带管壳的二极管与混频器进行独立设计。我们将管芯直接装入波导,两者密切结合成整体设计。下面我们首先对波导装架进行分析。

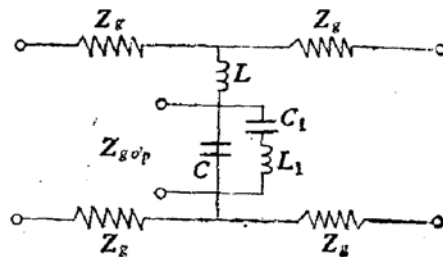
2.1 波导装架分析

管芯放入波导 G 的间隙中(图7(a)),其等效电路由图7(b)表示。根据[7],[8]分析

$$Z_g = 240\pi \cdot \frac{b}{a} \frac{1}{\sqrt{1 - \left(\frac{\lambda}{2a}\right)^2}} \quad (14)$$



(a) 波导装架



(b) 等效电路

它是 H_{10} 模式的波导阻抗。 L 是由 H_{m0} ($m > 0$) 模波引起的电感。 C 是 H_{mn} 和 E_{mn} 模波 ($n > 1$) 引起的间隙电容。 C_1, L_1 是由 H_{m1} 和 E_{m1} 模波引起的电容和电感。 C_1, L_1 在频率 f_1 下发生谐振, 如果工作频率在 f_1 附近, 那么波导间隙阻抗 Z_{gap} 的变化是非常强烈的, 这对宽带应用很不利。 采取减高波导可以使 f_1 提高, 而在远小于 f_1 频率下使用, $L_1 C_1$ 等效为一个很小的电容 C ($b \ll \frac{\lambda}{2}$)。 管芯安装在间隙中, 触须电极相当于小杆, 在波导中其电感可用下式近似表示:

$$L \approx 2s \ln \left(\frac{2a}{\pi r} \right) \times 10^{-7} H. \quad (15)$$

式中: s 为触须长度(波导高度减管芯厚度)

a 为波导宽度, r 为触须半径。

2.2 混频器匹配结构的分析与计算

二极管等效电路转换可由图 8 表示。

$$\omega L_2 = \omega L_s - \frac{1}{\omega C_1} + \frac{(R_s + R_1)^2}{\omega L_s - \frac{1}{\omega C_1}} \quad (16)$$

$$R_2 = R_s + R_1 + \frac{\left(\omega L_s - \frac{1}{\omega C_1} \right)^2}{R_s + R_1} \quad (17)$$

式中:

$$\frac{1}{\omega C_1} = \frac{1}{\omega C_j \left(1 + \frac{1}{(\omega C_j R_j)^2} \right)}; \quad R_1 = \frac{R_j}{1 + (\omega C_j R_j)^2}$$

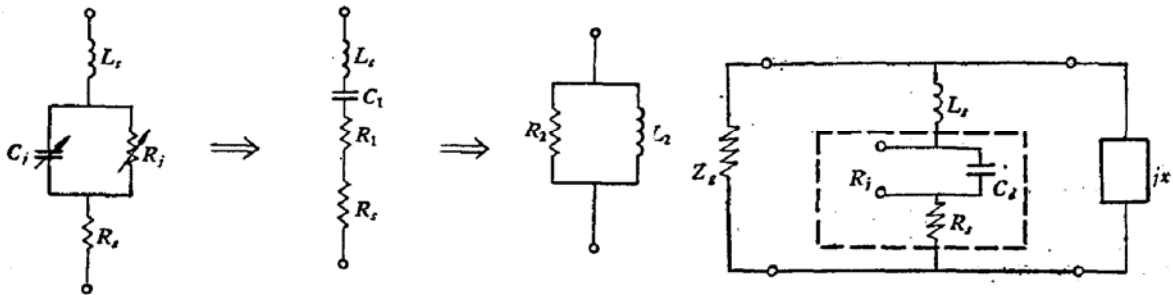


图 8 二极管等效电路转换

图 9 波导匹配装置等效电路

如果二极管放入波导装置, 射频阻抗的匹配可以通过调节短路活塞来实现(见图 9), 匹配条件是:

$$R_2 = Z_g \quad (18)$$

$$\omega L_2 = \omega X_{sh} = -Z_g \tan \frac{2\pi l}{\lambda_g} \quad (19)$$

不同波导高度 Z_g 是不同的, 当器件一定时 R_j, C_j 一定, 可以计算不同的 L_s (触须电感) 对应 R_j, X_{sh} 的匹配范围。对不同的 C_j 可得到不同的曲线, 计算值对 Z_g 归一化^[4], 见图 10。当二极管参数选定后, 由图 4 可以找出对应于一定 C_j 的最佳 R_j 范围, 此时对应 R_s 和结

电容产生的损耗最小,并估计出损耗值 δ 的大小. 再由图 10 查出不同的 $\omega L_s/Z_g$ 对应的 R_j, X_{sh} 匹配范围,看是否与图 (4) 所得的最佳 R_j 范围一致,如果一致,设计参数合理.

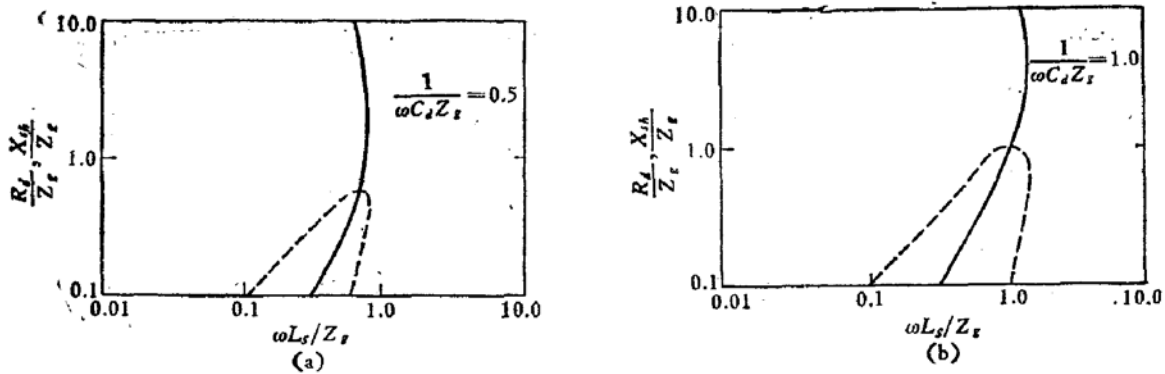


图 10 波导封装混频器匹配曲线

对四毫米波导,触须直径 $\phi 60\mu\text{m}$,管芯片厚 $200\mu\text{m}$,不同结直径计算结果见表 1,表 2.

表 1 混频器匹配参数

参 数 \ 结直径 $\phi(\mu)$	4	3	2
$C_j(\text{pF}) V_a = 0.5\text{V}$	0.035	0.02	0.0084
$1/\omega C_j (\Omega)$	62.3	111	260
f_c/f_0	7.71	9	11.7
$\delta (\text{dB})$	1.6	1.4	1.2
$R_j(\Omega)$ 最佳匹配值	31—62.3	55—110	130—260

表 2 混频器匹配参数计算

波导高度 b \ 结直径 $\phi(\mu)$ \ 参 数	4				3				2			
	1	1/2	1/3	1/4	1	1/2	1/3	1/4	1	1/2	1/3	1/4
$Z_g(\Omega)$	516	258	172	129	516	258	172	129	516	258	172	129
$L_s \times 10^{-10} \text{H}$	10.9	4.8	2.65	1.57	10.9	4.8	2.65	1.57	10.9	4.8	2.65	1.57
$\omega L_s/Z_g$	0.996	0.850	0.706	0.557	0.996	0.850	0.706	0.557	0.996	0.850	0.706	0.557
$1/\omega C_j Z_g$	0.12	0.24	0.36	0.48	0.21	0.43	0.65	0.86	0.5	1.00	1.51	2.0
由图 5 查得匹配值 R_j/Z_g	—	—	—	—	—	—	0.5	—	—	1	—	—
R_j							86			258		

计算结果可以得到,管芯结直径为 $\phi 2-3\mu\text{m}$ 的混频管,采用触须接触波导装架混频器,其波导高度采用 $(1/2-1/3)$ 减高波导,可获得较好匹配的混频器。

2.3 中频滤波器及混频器结构

中频滤波器采用陶瓷基片微带电路,由三节低阻 (27Ω) 和二节高阻 (150Ω) $5/4$ 波长线组成低通型滤波网络,对四毫米波起扼流作用,使中频通过(结构图见图 11),与中放的匹配由放大器的前端解决。

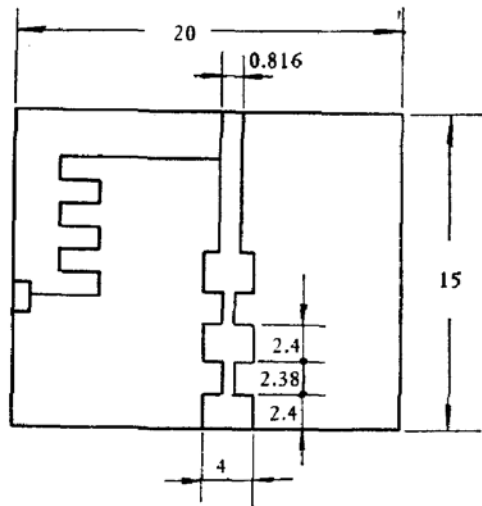


图 11 中频滤波器

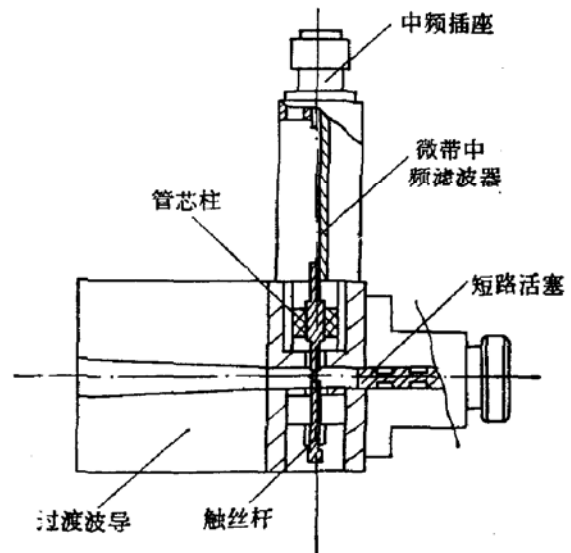


图 12 混频器结构图

在减高波导段之前,采用过渡波导段改善匹配带宽。混频器的结构图见图 12。

根据管芯参数、混频参数的分析计算,四毫米肖特基二极管混频器全部参数设计数据见表 3。

表 3 四毫米肖特基二极管混频器参数设计表

参数	μ_n $\text{cm}^2\text{V/s}$	μ_{n+} $\text{cm}^2\text{V/s}$	N_{n+} cm^{-3}	N_n cm^{-3}	ϕ μ	C_j pF	R_s Ω	n	L dB	B_p 尔格	波导 高度 b
数值	3500	1800	2×10^{18}	2×10^{17}	2-3	0.02	11.4	1.11	4.7	0.1	$\frac{1}{2} - \frac{1}{3}$

注: B_p 为计算值

3. 基本工艺

GaAs 衬底材料是直拉单晶,晶向 $\langle 100 \rangle$, 浓度 $2 \times 10^{18} \text{cm}^{-3}$, 迁移率 $1800 \text{cm}^2/\text{V} \cdot \text{s}$, 汽相外延掺 S, 浓度一般为 $1-3 \times 10^{17} \text{cm}^{-3}$, 在高阻陪片上测量迁移率为 $3500 \text{cm}^2/\text{V} \cdot \text{s}$, 外延层用 $\text{H}_2\text{SO}_4:\text{H}_2\text{O}_2:\text{H}_2\text{O} = 10:1:1$ 化学腐蚀, 最后减薄到 $0.5\mu\text{m}$ 以下, 将新鲜的 GaAs 表面在 700°C 下, 由正硅酸乙酯真空热分解淀积 SiO_2 , 厚度约 $0.5\mu\text{m}$, 为了避免在制作欧姆接触时, 合金温度破坏势垒结特性, 先将衬底减薄到 $200\mu\text{m}$ 左右, 蒸发 Au-Ge-Ni, 在 430°C 下合金形成欧姆接触, 然后光刻 SiO_2 , 形成 $\phi 2.5\mu\text{m}$ 左右的圆孔, 间距 $10\mu\text{m}$ (见图 4), 组成 $400 \times 400\mu\text{m}$ 管芯阵列, 势垒金属采用电沉积工艺形成, 电镀前用 $\text{H}_2\text{SO}_4:\text{H}_2\text{O}_2:\text{H}_2\text{O} = 18:1:1$ 进行轻腐蚀, 去除 GaAs 表面可能新生成的氧化层, 然后立即电镀 Ni 和 Au, 经

显微镜观察和直流参数的测量选取管芯。镍金触须成型后用 1:10 的稀盐酸电解腐蚀, 形成针尖。最后在专门的装管微动装置上安装混频器。

三、势垒特性、稳定性及可靠性研究

由器件分析可知, 混频性能与直流特性的 n 指数, 漏电流等有密切关系, 这些是器件内在质量的反映, 它与材料, 势垒金属, 结界面状态, 界面层等有关。这些问题的解决依赖于深入的物理工作, 依赖于制作器件的工艺措施。

用 $I-V$ 和 $C-V$ 方法测量了势垒特性 (见图 13, 14), 经 250°C 热处理特性不变。

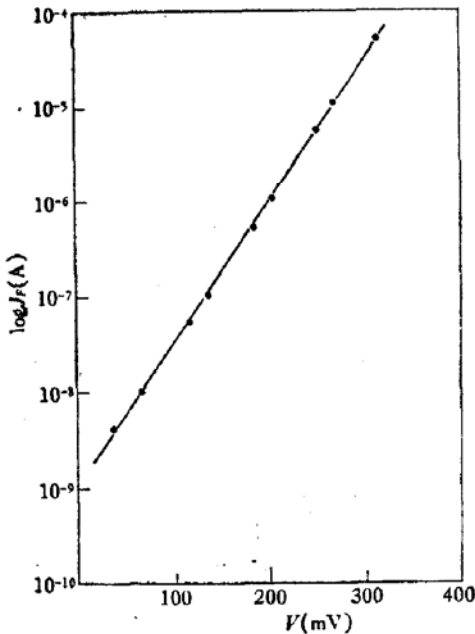


图 13 Ni-GaAs 势垒伏安特性曲线
N-GaAs <100> 势垒尺寸 $\phi 400\mu m$

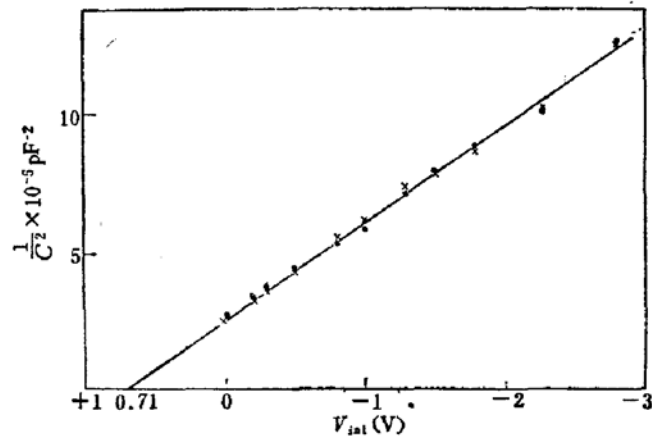


图 14 Ni-GaAs 势垒 $C^{-2}-V$ 特性
N-GaAs <100> 势垒尺寸 $\phi 400\mu m$

可靠性、稳定性基本上分为两方面, 一是结本身的稳定可靠, 二是采用蜂窝结构触须引出电极带来的机械可靠性问题。前者的实现需形成理想的肖特基势垒, 在制作的过程中减少杂质离子的沾污, 保持清洁和新鲜的 GaAs 表面, 主要措施如下:

1. 实现基本无油真空淀积 SiO_2 。在淀积二氧化硅之前, 对 GaAs 外延片进行严格的清洁处理及外延层减薄。
2. 电镀前的清洁处理, 对势垒结有直接的影响, 为消除光刻后带来的沾污, 除常规的清洁处理外, 对势垒孔中砷化镓外延层再进行轻腐蚀, 得到新鲜表面, 并立即电镀势垒金属。
3. 为减少杂质离子的沾污, 尽量提高电镀液的纯度。用 AAS₁ 型火焰原子吸收分光光度计分析了镀层中常见杂质元素的含量, 列于表 4。

表 4

重量百分数	杂质元素	Na	Cu	Fe	Zn	Ca
六批样品相对于 Ni 的含量		0.03—0.12	~0.01	<0.01	0.01—0.06	<0.01

为了解决触须电极的可靠引出，我们对二极管混频器的整体进行了合理的电学及机械设计，设计了专门的微动装置腐蚀触须及专门的微动装管架(见图 15)。在显微镜观察和示波器监视下选择直流特性良好的混频管。

通过这些措施，比较满意地解决了混频器的机械可靠性。

混频器通过了工作寿命 1000 小时的试验，湿度试验，高低温冲击，机械冲击及跌落试验，直流参数的变化均在允许范围，满足使用要求。

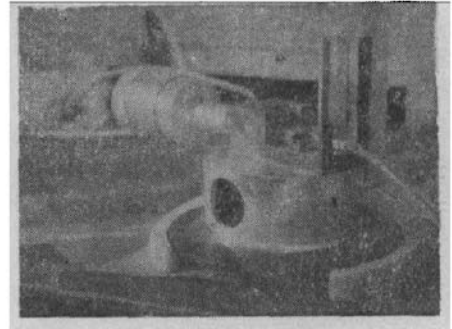


图 15 混频器微动装架照片

四、混频器特性测试结果

1. 直流参数测量

用数字电压表及电流表测量、计算 n 指数，正向压降，反向电压及串联电阻，其典型伏安特性见图 2。参数范围见表 5。

表 5

数据范围	参数	$V_{100\mu A}$ (伏)	n	$R_s(\Omega)$	V_b (伏)
典型值		0.65	1.1-1.3	8-15	6-10

这里， n 值是通过在 $10\mu A$ 和 $100\mu A$ 时的电压差计算得到。 $V_{100\mu A}$ 是电流在 $100\mu A$ 下的电压值。串联电阻 R_s 是通过测量电流在 $10mA$ 和 $20mA$ 时电压差计算得到，反向电压 V_b 是指反向漏电流为 $10\mu A$ 时的电压值。

2. 中频阻抗的测量

将二极管加上一定的本振及偏压，按原理图(图 16)，在微带测试装置中进行测量，由欧姆定律计算得到。

$$R_0 = \frac{V_2}{V_1 - V_2} = \frac{R_1}{\left(\frac{V_1}{V_2} - 1\right)} \quad (20)$$

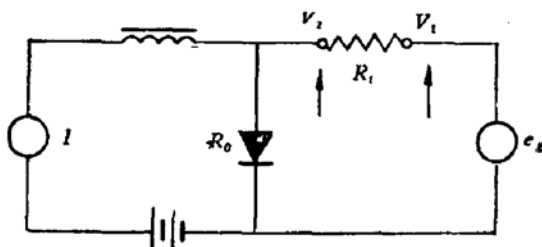


图 16 中频阻抗测试原理图

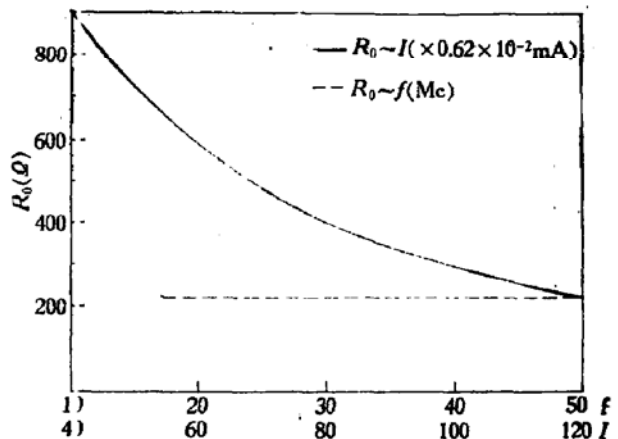


图 17 中频阻抗随频率和偏压变化曲线

图 16 中， I 为直流偏置电流和本振激励电流之和， e_s 是中频讯号源。

中频阻抗随频率、偏压的变化见图 17。通常在偏置 0.6 伏时，对多个混频管测试，其典型值为 230 欧姆。

3. 微波参数

3.1 变频损耗

应用直流增量法测试,变频损耗由下式计算.

$$L = \frac{g_b}{2P_0 \left(\frac{\Delta I}{\Delta P_0} \right)^2} \tag{21}$$

式中: $g_b = 1/300\Omega$ $P_0 = 1\text{mW}$ $\Delta P_0 = 0.2\text{mW}$ ΔI 为功率增加时,检波电流的增量. 测试原理图见图 18.

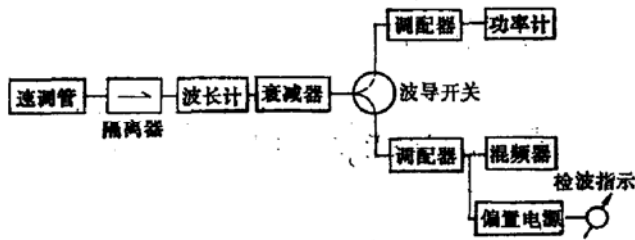


图 18 变频损耗测试原理图

直流增量法测试,要求功率输出稳定. 误差主要取决于 P_0 , ΔP_0 , ΔI 的仪器误差和读数误差. 毫米波讯号源没有稳幅装置,所以精度受一定限制. 这种方法只对本振讯号匹配,而实际混频过程是两种频率讯号,又由于高次谐波非线性电容混频作用,实际变频损耗要比测量大 0.5—1dB.

在变频损耗测量中,可以观察到随本振功率的变化出现最小值,这符合图 4 曲线分析的结论. 本振功率的变化相当于改变了 R_i 的大小,当 $R_i = \frac{1}{\omega C_i}$ 时,变频损耗 L 呈最小值. 对不同批混频管测试获得图 19 的结果. 最佳本振功率从 4mW—1mW. 原因是,对应于本振功率为 4mW 的管子结电容较大,在相同频率下因 $\frac{1}{\omega C_i}$ 值小,为使 R_i 值小,所需的本振激励功率较大. 利用图 19 的测试也可以了解管子结电容数值设计是否合适,将

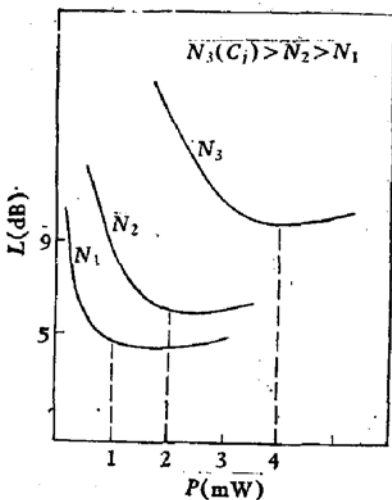


图 19 变频损耗随功率的变化

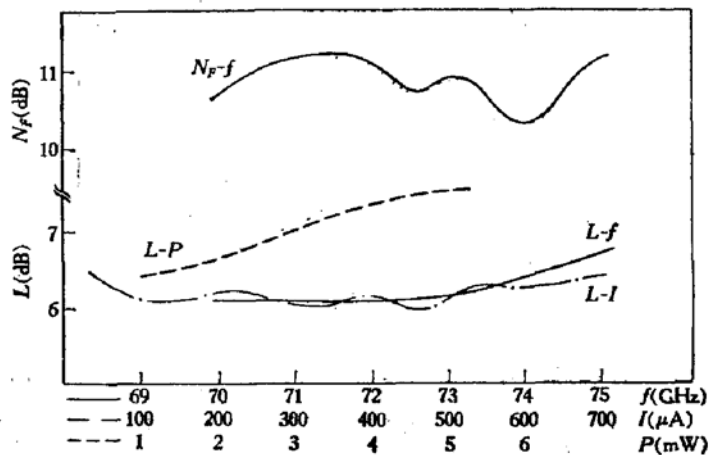


图 20 变频损耗随频率、偏置、功率的变化曲线及 N_F 随频率变化曲线

混频管最佳本振功率调整在 1mW 左右较合适。减小本振功率可以减小本振噪声对混频器的影响, 最佳变频损耗测量结果为 4.7dB。变频损耗随频率, 偏流及本振功率的变化见图 20。

3.2 噪声系数测量

为了测量噪声系数, 我们研制了四毫米噪声标准和气体放电噪声源, 经初步标定噪声源的输出超噪比为 17.2dB。噪声系数的测量是利用噪声因子增量法, 采用 3dB 定向耦合器, 整机单边带噪声系数由下式计算。

$$N_F = ENR - 10 \lg(Y - 1) - A, \quad (22)$$

式中 Y 为噪声源点燃和熄灭两种状态中放指示的增量, 即所谓倍增因子。ENR 为噪声源的超噪比。A 为微波输出端至混频器的损耗, 测试原理图见图 21。

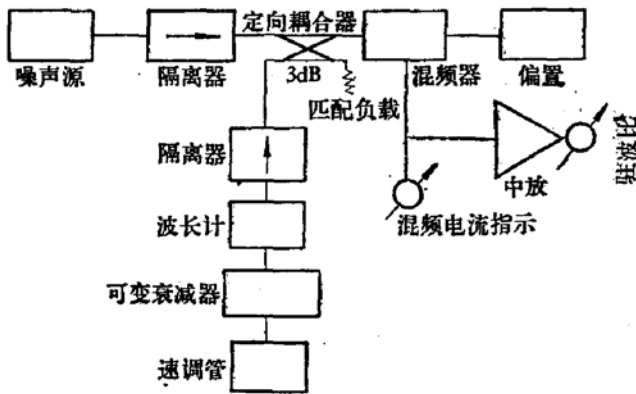


图 21 噪声系数测试原理图

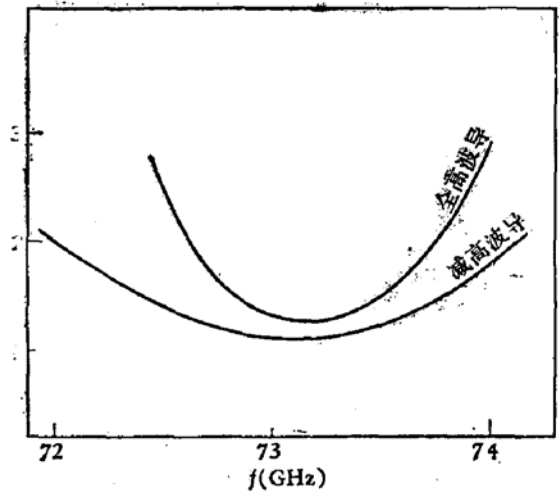


图 22 混频器带宽特性

定向耦合器与噪声源和本振连接端最好都加上隔离器。中频低于 30Mc 时, 本振的噪声影响很严重, 提高中频可以改善, 但过高中频与混频匹配较困难。

选取带宽为 100—300MHz 中频放大器, 测试混频管 $L = 6.5\text{dB}$ 时, 噪声系数典型测试值 $N_F = 10.7\text{dB}$ (单边带, 包括中放 $N_{IF} = 2\text{dB}$), 随频率的变化见图 20。

混频器设计采取了减高波导后, 其带宽特性得到改善, 与全高波导的对比见图 22。

四毫米混频器已应用于射电天文望远镜之辐射计, 微波干涉仪, 微波等离子体诊断技术及一些微波频率计等测试仪器。

五、结 束 语

1. 如果能精确地控制减薄外延层厚度, 在器件结构上设法进一步减小串联电阻、衬底电阻, 不仅器件性能可以进一步提高, 而且结面积可适当增大, 从而提高烧毁能量。

2. 为更好地提高器件的性能, 采用电镀方法形成肖特基势垒, 对界面状态及互扩散情况还需做深入的实验及物理分析工作。

3. 毫米波混频器机械加工精度要求比较高, 进一步提高加工精度会改善其性能。

本工作是在王守武、成众志教授指导和陈克铭同志的具体领导下开展的。半导体材

料由吴赛娟、钟兴儒等同志制备提供。混频腔体的加工由傅金荣等同志完成。镀层的杂质含量由崔仙航等同志协助分析,在此一并表示感谢。

参 考 文 献

- [1] 砷化镓肖特基混频管专集,《半导体通讯》增刊, (1972).
- [2] Sharpless, W. M., *Bell syst. Tech. J.* **35**, pp. 1385—1402 (1956).
- [3] “WH31, WH32 硅微带热载流子混频二极管研究报告”, (1973).
- [4] Kerr, A. R., *IEEE Trans. MTT*, **M TT-23**, p. 781 (1975).
- [5] Cowley, A. M. and Zettler, R. A., *IEEE Trans.*, **ED-15**, pp. 761-769 (1968).
- [6] “Proceedings Third Biennial Cornell Electrical Engineering Conference”, pp. 463—475 (1977).
- [7] Eisenhart, R. L. and Khan, P. J., *IEEE Trans. MTT* **MTT-8**, pp. 706-719 (1971).
- [8] Eisenhart, R. L., *IEEE G-MTT Int. Microwave symp.* pp. 154—156 (1972).

4mm BAND GaAs SCHOTTKY-BARRIER DIODE AND MIXER

Microwave Research Division*

(Institute of Semiconductors, Chinese Academy of Sciences)

Abstract

In our design for the GaAs device, considering that the Schottky-Barrier of gallium arsenide is higher than that of silicon and that the device works in a certain positive bias, calculations are made under positive bias.

The S-doped epitaxial material is grown by vapor phase epitaxy. The thickness of the layer is about $0.5\mu\text{m}$ and the concentration is $2 \times 10^{17}\text{cm}^{-3}$. The doping concentration of the substrate material is $2 \times 10^{18}\text{cm}^{-3}$. The diode's diameter is about 2— $2.5\mu\text{m}$. The Schottky contact is made with nickel by electroplating. This makes the process simpler and gives a relatively small covered capacitance. The contamination of the layer has been subject to quantitative analysis and respective measures for improvement have been taken. The Barrier junction has a life time of over 1000 hours.

The Schottky diode and the mixer are integrated into one design. Mixers with a honeycomb and whisker structure have been fabricated. A special movable mounting jig has been designed for etching the whisker and for positioning it on the chip. By such means, the whisker can have a suitable pressure and an adequate mechanical stability, thus making the device able to stand shock to some extent. The 4mm band noise source and thermal noise standard have been constructed for noise measurements. The mixer achieves a conversion loss of $L_{\text{min}} = 4.7\text{dB}$. Typical values of the mixer noise figure measured at $L = 6.5\text{dB}$ with a IF amplifier of 100—300 MHz are 10.7 dB; (for single-side band; including $N_{\text{IF}}=2\text{dB}$).

* This paper is written by Cao Yiting.