

CoSi₂/n-Si 肖特基势垒的形成和特性

张利春 高玉芝 宁宝俊 洪秀花 王阳元

(北京大学微电子学研究所, 北京, 100871)

1991年8月20日收到, 1991年10月22日修改定稿

本文利用 XRD、RBS、AES 和四探针等方法研究了不同温度快速热退火后的 Co/Si 结构薄膜固相反应形成钴硅化物的相序、组份和电学特性。并报道了性能优越的 CoSi₂/n-Si 肖特基二极管的特性, 其势垒高度为 0.66eV, 理想因子为 1.01。

EEACC: 2560H

一、引言

通常肖特基势垒是金属与半导体紧密接触而形成的, 例如 Al-Si 接触就是典型的例子。这种金属肖特基二极管在经受各种温度处理后, 由于肖特基金属和硅衬底发生反应、扩散以及层间相互作用等, 会导致肖特基二极管性能不稳定。我们采用难熔金属钴硅化物 (CoSi₂)^[1] 替代元素金属制备肖特基势垒, 有效地排除了上述问题, 明显地改善了二极管的性能。CoSi₂ 和 TiSi₂ 一样, 具有电阻率低、稳定性好和易于选择腐蚀等优点, 近年来在 VLSI 中得到了广泛的重视和研究。我们采用 CoSi₂ 制备肖特基二极管, 还因为金属钴与硅固相反应生成硅化物后, 能使硅化物-硅界面更深地位于原来硅衬底表面以下, 不再暴露在环境中, 避免了表面沾污。而且, 这种钴硅化物不像 Al-Si 那样产生合金尖锥, 从而能够获得一种稳定、均匀和更为清洁的界面, 这种结构的肖特基二极管性能更为可靠。更为重要的是, CoSi₂ 的晶体结构和晶格常数与硅晶体非常接近, 晶格失配系数小。采用固相反应技术, 在硅衬底上能生长出与硅衬底失配小和应力低的二硅化钴层。此外, 从工艺制备角度来看, 金属-半导体肖特基接触, 由于冶金学反应, 对于后序工艺温度有严格的要求。而二硅化钴有良好的高温稳定性, 可以将肖特基二极管的势垒接触和金属化系统分开来制备, 有利于获得高性能和高可靠的肖特基二极管。本文详细地研究了不同温度快速热退火的难熔金属钴硅化物的形成与性质, 并报道了 CoSi₂/n-Si 肖特基二极管的特性。

二、实验

实验所用样品是电阻率为 5—8Ωcm, N 型(111)和(100)两种硅片。样品经严格的化学清洗后, 在淀积钴薄膜前须用稀氢氟酸浸泡并用干氮吹干, 以去除硅表面上的自然氧化层。采用美国 sputtered Films 公司的 S 枪无油磁控溅射系统淀积金属钴薄膜。溅射系

统的本底真空约为 $1.33 \times 10^{-4} \text{Pa}$, 工作压强为 2.7Pa , 直流磁控溅射功率为 500W , 溅射速率为 $70 \text{\AA}/\text{分}$, 钴膜厚一般为 350\AA 。

用 KST-1 型卤素灯快速热退火和炉退火两种方法固相反应形成硅化物, 快速热退火温度范围为 $500^\circ\text{C} - 1000^\circ\text{C}$, 退火时间为 25s 。为了防止金属薄膜氧化, 要注意保护气体的纯度和保持退火系统的密封性。用 X 射线衍射 (XRD)、俄歇电子能谱 (AES)、卢瑟福背散射 (RBS) 和四探针电学测量等方法研究钴硅化物薄膜的反应相序、组份和薄层电阻率与退火温度的关系。实际制备的 $\text{CoSi}_2/\text{n-Si}$ 肖特基二极管所用衬底材料为 N 型 (111) 外延片。外延层厚度为 $6 - 8 \mu\text{m}$, 外延层电阻率为 $0.7 - 1.0 \Omega\text{cm}$, 硅衬底的电阻率为 $5 \times 10^{-3} \Omega\text{cm}$ 。肖特基二极管的工艺流程如图 1 所示。肖特基二极管的电流-电压 ($I-V$) 特性和电容-电压 ($C-V$) 特性分别用 HP4145B 半导体参数测试仪和 HP4192A 低频阻抗分析仪测量。

三、结果与分析

(1) 钴硅化物的形成与性质

图 2 给出 (100) 和 (111) 两种不同晶向的 Co/Si 系统经不同温度快速热退火后的 X 射线衍射谱。如图所示, 经 500°C 、 25s 快速热退火后, 图 2(a) (100)

Si 衬底出现一个 CoSi 相的衍射峰, 图 2(b) 上 (111) Si 衬底也出现一个 CoSi 相衍射峰, 只是该峰位置更靠近 CoSi_2 (111) 峰的位置。当温度为 600°C 时, 两者的谱图上均出现 CoSi 相和 CoSi_2 相。其中图 2(a) 出现的是 CoSi_2 (220) 峰, 而图 2(b) 出现的是 CoSi_2 (111) 峰。当退火温度升到 700°C 时, 两种样品的 XRD 谱上均只有 CoSi_2 相的衍射峰出现, 表明在此温度下, Co/Si 系统已反应生成 CoSi_2 相化合物。温度为 800°C 时, 图 2(a) 上二个 CoSi_2 相峰高进一步增加, 其中 (220) 衍射峰强度增加显著, 而 (111) 晶向的硅衬底上 CoSi_2 相的 (111) 峰强度变得更强。综上所述, 对于 (100) 和 (111) 两种晶向硅衬底, 当快速热退火温度范围为 $700 - 1000^\circ\text{C}$ 时, Co/Si 结构能固相反应生成稳定的 CoSi_2 相硅化物。另外, (111) 晶向硅衬底的 CoSi_2 (111) 峰很强, 表明 (111) 硅衬底

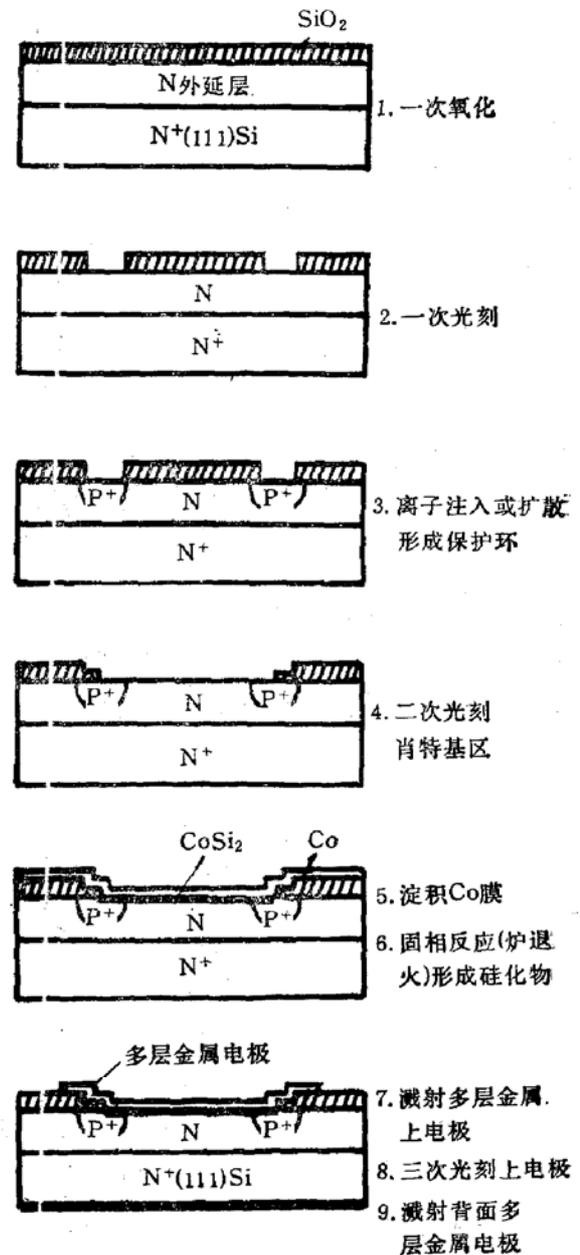


图 1 $\text{CoSi}_2/\text{n-Si}$ 肖特基二极管工艺流程

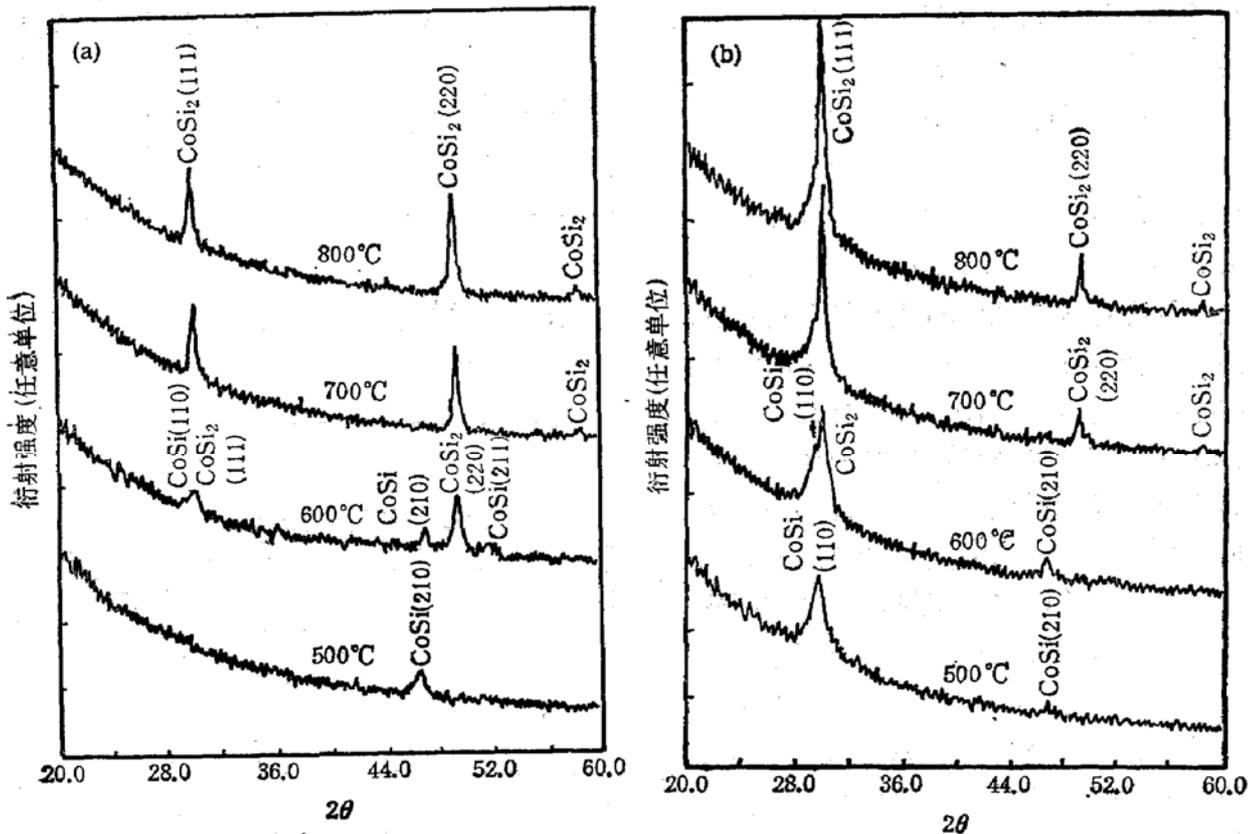


图 2 两种晶向硅衬底的 CoSi_2 不同温度退火的 XRD 谱
(a) (111) 晶向硅衬底 (b) (100) 晶向 Si 衬底

比之(100)硅衬底, CoSi_2 更易外延生长。

我们还用分辨率很高的重离子束 $^{12}\text{C}^{++}$ 的背散射方法分析了 (100) 硅衬底上 Co/Si 结构经不同温度(500—1000°C)快速热退火的钴硅化物形成过程, 钴膜厚度约 800 Å。图 3 给出了相应的 RBS 谱。由图可见, 当退火温度为 500°C、退火时间为 13s 时, 其谱线与室温时的相似; 当退火温度仍为 500°C、退火时间增长为 23s 时, 可以观察到 Co 和 Co_2Si 相; 退火温度为 700°C 时, Co/Si 系统出现 CoSi 和 CoSi_2 两相共存; 当退火温度为 900—1000°C 时, Co/Si 系统已全部转变为 CoSi_2 相结构。实验结果表明, Co/Si 系统固相反应形成硅化物的相序过程是 $\text{Co}-\text{Co}_2\text{Si}-\text{CoSi}$ (与 CoSi_2 共存)— CoSi_2 , 该结果与文献[2,3]的结果是一致的, 与前述的 XRD 分析结果也基本相符。其不同点在于, 经 500°C 快速热退火, XRD 谱图中没有出现 Co_2Si 相。主要原因是两个样品所淀积的金属钴膜厚度不同所致。XRD 谱分析的样品, 其 Co 膜厚度为 350 Å 左右, 而 RBS 分析样品上 Co 膜厚度约为 800 Å。在较低热处理温度下(如 500°C), Co 膜较厚的样品更易生成富 Co 的 Co_2Si 相, 而 Co 膜较薄时, 其反应充分, 生成的是 CoSi 相硅化物。

图 4 给出了 Co/Si 结构 800°C 快速热退火前后的 AES 谱。从 AES 深度分布图可以看出, 经 800°C 退火后, 钴硅化物薄膜中 Co/Si 的原子比约为 1:2, 形成了一层非常均匀的 CoSi_2 硅化物, 这个结果与 X 射线衍射结果是符合的。同时还可以看出, 经 800°C 退火后, 金属钴层中的氧从硅化物层几乎全被排出, 堆积在表面上。氧在 Ti/Si 和 Pt/Si 固相反应过程中也有类似的行为^[4]。

我们还研究了(111)和(100)两种晶向Co/Si 系统的薄层电阻,与不同退火温度的关系。

结果表明它们有相同的规律。图 5 给出了典型的(111)晶向 Co/Si 结构的薄层电阻随不同温度快速热退火的关系曲线,退火时间为 25s。由图可

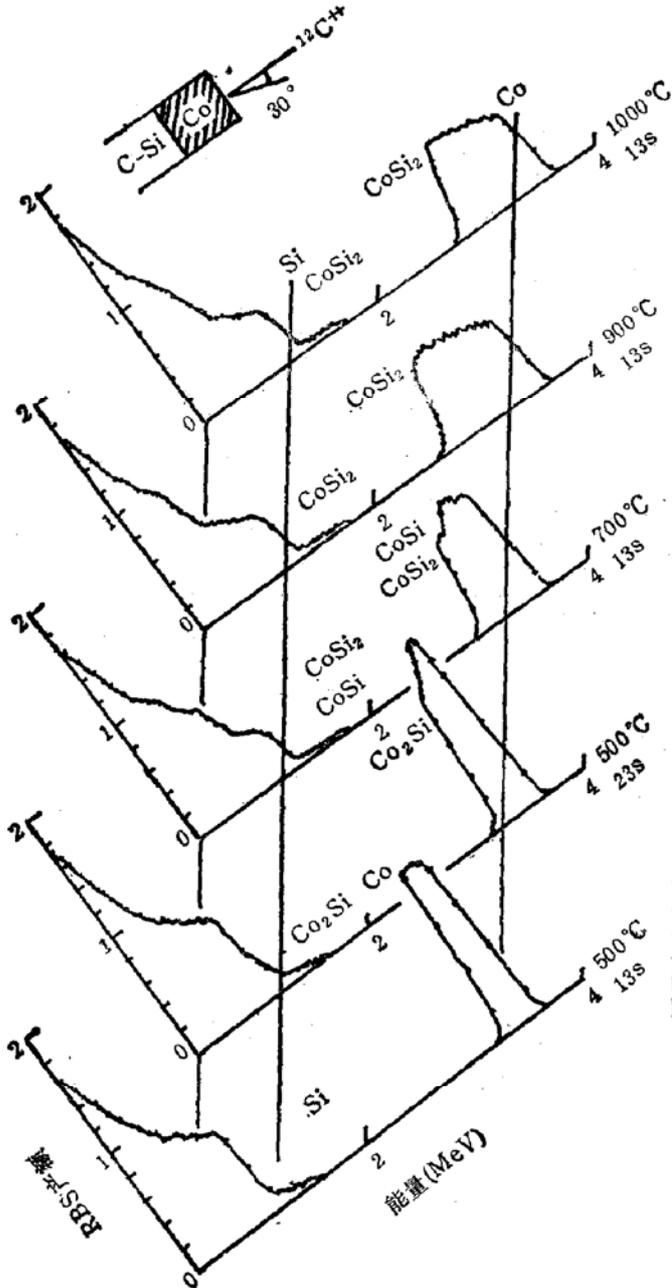
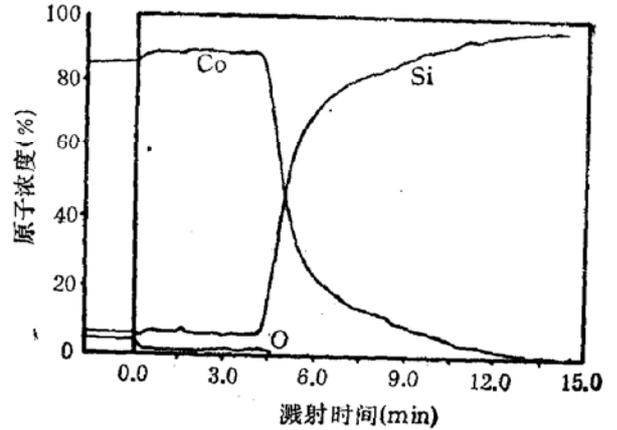
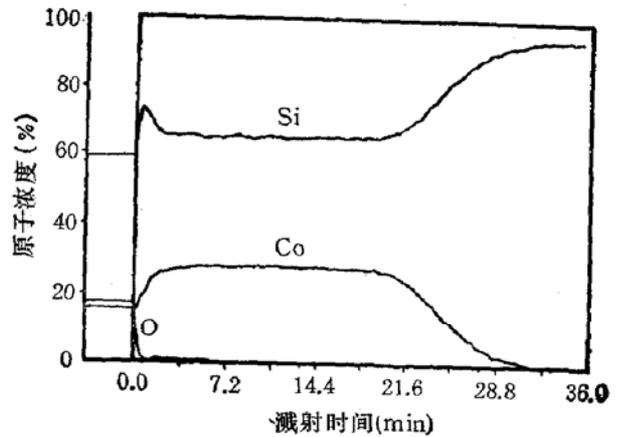


图 3 不同温度退火的 Co/Si 结构的 RBS 谱



(a)退火前



(b)退火后

图 4 800°C 快速热退火前后的 Co/Si 结构 AES 深度分布

见,退火温度为 500°C 时,薄层电阻明显增大;当退火温度为 550°C 时,薄层电阻约为 $42.5\Omega/\square$, 达到一个极大值,表明 CoSi 相薄膜有较高的电阻率。退火温度为 700°C 时,其薄层电阻值迅速减小;退火温度升高到 800°C 时,薄层电阻值与 700°C 时的相比几乎不变,约为 $2\Omega/\square$, 对应的 CoSi_2 薄膜电阻率很低,约为 $19\mu\Omega\text{cm}$ 。

实验中发现,在低于 700°C 的温区内,快速热退火时间的长短对钴硅化物的形成和薄层电阻值有一定影响。例如,对于(100)晶向硅衬底,如图 2(a) 所示,退火温度为 600°C、退火时间为 25 秒时,Co/Si 系统的 XRD 谱存在一个明显的 $\text{CoSi}_2(220)$ 衍射峰。但是当退火时间缩短为 15s 时,则几乎看不到 CoSi_2 衍射峰的存在。相应的,由于退火时间缩短,薄膜的薄层电阻与不同退火温度关系曲线中的薄层电阻极值位置发生了移动,即由

550°C 提高到 600°C。这表明在较低退火温区,需要有足够的退火时间。

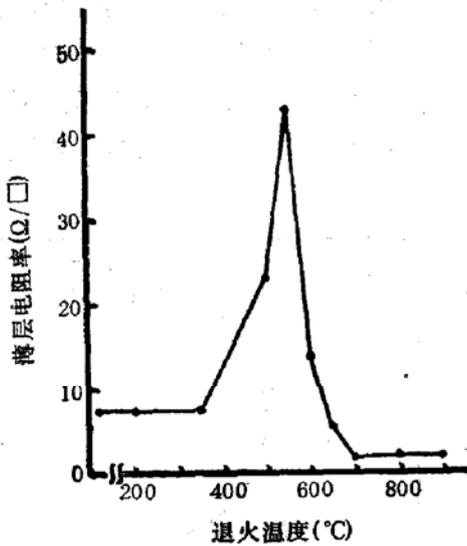


图 5 钴硅化物膜的薄层电阻率与快速退火温度关系曲线

为了研究 CoSi_2 的高温稳定性,在 800°C 退火条件下,我们进行了不同退火时间

(10、30、60、100 和 150s) 的实验。结果表明,在最短为 10s 和最长为 150s 的不同退火时间内,薄膜的薄层电阻均很小,没有出现明显的变化,表明 CoSi_2 有良好的高温稳定性。

(2) $\text{CoSi}_2/\text{n-Si}$ 肖特基二极管电学特性

肖特基势垒二极管是一种多子器件,与通常 PN 结型整流器件相比,它没有少数载流子的存储效应,反向恢复时间短;它还具有正向压降低的优点,已广泛用于各种高速开关电源,因而它是一种新型高频高效电子器件,又称为超快恢复整流器件。肖特基二极管的反向饱和电流和正向压降均与二极管的势垒高度有关。当势垒高度增大

0.06eV,对应的二极管正向电流要减小一个数量级。但是二极管的正向压降会相应增大。因此对高压肖特基二极管常采用势垒高度较高的肖特基材料,而对于低压肖特基二极管常采用较低势垒高度的材料。以单端直流-直流变换电路为例,理论分析^[5]表明,整流效率 η 与势垒高度 ϕ_B 、结温和输出电压有关。当整流效率 η 最大时,最佳势垒高度如下式所示:

$$\phi_B(\text{最佳}) \approx \frac{kT}{q} (16.0 + 3.1 \log_{10} V_0).$$

目前开关电源输出电压 V_0 有 5V, 12V, 18V 和 24V 等多种,如果选取输出电压 $V_0 = 12\text{V}$ 、二极管工作时结温 $T = 75^\circ\text{C}$ 时,可以估算出最佳势垒高度 ϕ_B 应为 0.60eV 左右。

(i) 肖特基二极管的 $I-V$ 特性

肖特基二极管的正向电流-电压特性可用下式表示:

$$I = I_s \exp\left(\frac{qV}{nKT}\right),$$

$$I_s = ST^2 A^* \exp\left(-\frac{\phi_B}{KT}\right).$$

式中, I 为肖特基二极管的正向电流, I_s 为饱和电流, S 为二极管的面积, A^* 为里查逊常数,对于 n-Si, $A^* = 112\text{scm}^{-2}\text{k}^{-2}$, T 为测量时绝对温度。

二极管的势垒高度 ϕ_B 和理想因子 n 可由 $I-V$ 特性曲线按下式关系确定:

$$\phi_B = KT \ln\left(\frac{ST^2 A^*}{I_s}\right),$$

$$n = \frac{q}{KT} \frac{dV}{d(\ln I)}.$$

图 6 给出了 $\text{CoSi}_2/\text{n-Si}$ 肖特基二极管的 $I-V$ 特性曲线, 二极管的面积为 $5.3 \times 10^{-4} \text{cm}^2$. 由图可以看出, 二极管具有很小的反向饱和电流, I_s 为 $5.3 \times 10^{-8} \text{A}$. 可以估算出, 其势垒高度为 0.66eV , 理想因子为 1.01 . 这个结果表明, 该二极管具有很理想的二极管电学特性, CoSi_2 是一种势垒高度符合要求的材料.

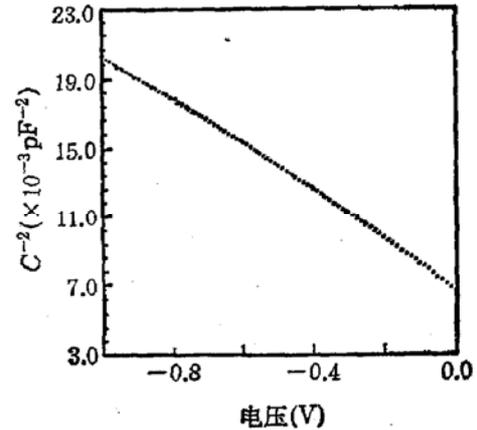
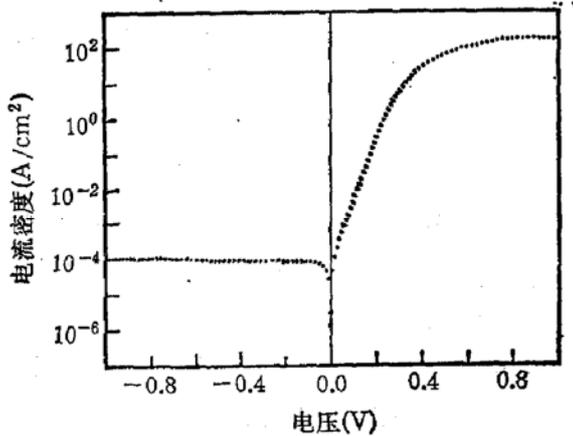


图 6 $\text{CoSi}_2/\text{n-Si}$ 肖特基二极管的正反向 $I-V$ 特性曲线

图 7 $\text{CoSi}_2/\text{n-Si}$ 肖特基二极管的 $C^{-2}-V$ 特性曲线

(ii) 二极管的电容-电压 ($C-V$) 特性

对于均匀掺杂衬底, 按照单边突变结模型, 肖特基二极管满足 $C^{-2}-V$ 的直线关系:

$$\frac{1}{C^2} = \frac{2(V_{bi} - V - KT/q)}{qeN_d}$$

式中, V_{bi} 为自建势, V 为外加偏压, ϵ 为介电常数, N_d 为衬底掺杂浓度. $\text{CoSi}_2/\text{n-Si}$ 肖特基二极管的 $C^{-2}-V$ 特性曲线如图 7 所示. 由图可以看出, 对于掺杂外延层情况, $C^{-2}-V$ 的曲线仍近似为一条直线, 表明符合突变结近似. 同时用 $C-V$ 法给出的肖特基二极管的势垒高度约为 0.70eV , 与 $I-V$ 法确定的结果相近.

肖特基二极管的反向恢复时间比普通 PN 结整流器件大约快二个数量级, 其反向恢复时间主要由二极管的电容和串联电阻之积决定. 为了减小反向恢复时间, 在二极管面积一定的情况下, 采用电阻率较低的材料可能较为有利.

(3) 保护环结构对肖特基二极管特性的改善

肖特基二极管的反向饱和电流与其势垒高度呈指数关系, 二极管典型的反向电流-电压特性呈现为一种“软”的反向击穿曲线. 与普通硅 PN 结相比, 肖特基二极管的反向电流要大得多. 这是因为肖特基二极管边界处的耗尽层弯曲存在一个高电场会引起过量的漏电流产生软击穿. 由于界面的影响, 器件的击穿电压一般只能达到理论值的 50% 左右, 大约为硅平面二极管的三分之一.

为了改善二极管的电学特性, 除采用硅化物技术外, 还采用保护环结构降低边缘效应, 有

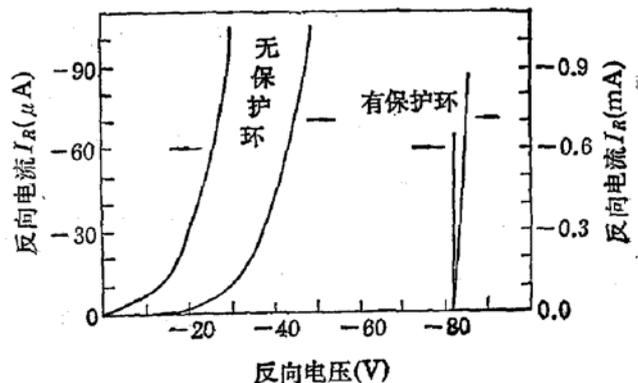


图 8 保护环结构对肖特基二极管反向特性的影响

效地改善了肖特基二极管的反向特性。我们对比研究了有保护环和无保护环的两种结构肖特基二极管的反向特性,结果如图 8 所示。可以清楚看出,对于相同衬底材料,没有保护环的二极管反向漏电流大,且为软击穿;而采用保护环的二极管反向漏电流明显减小。在反向电流为 1mA 条件下,不加保护环二极管的反向击穿电压仅为有保护环二极管的二分之一。在要求反向电流更小的情况下,例如规定反向电流为 $100\mu\text{A}$ 时,无保护环二极管的反向击穿电压才 30V 左右,而有保护环二极管的反向击穿电压与 PN 结击穿电压相同,可达 80V 以上,而且呈现为很好的硬击穿特性。实际对比测量表明,采用保护环结构所引起的肖特基二极管的附加电容影响不大。

(4) 肖特基二极管测试结果

在实际应用研究中,我们采用硅化物 CoSi_2 技术、保护环平面结构、高可靠的多层金属电极和背面多层金属化新工艺,研制出了性能良好的 2.5A 和 100mA 两种电流容量肖特基二极管。这两种肖特基二极管分别进行了正向电流、正向压降、击穿电压和反向电流的测试,每种肖特基二极管各取样 10 支。二极管的电容和反向恢复时间测试每种各取样 5 支,典型数据见表 1。结果表明这种肖特基二极管具有正向压降低、反向漏电流小和反向恢复时间短等优点,说明 CoSi_2 是种比较理想的肖特基势垒材料。

表 1 肖特基二极管性能参数

	正向电流 I_F	正向压降 $V_F(\text{V})$	击穿电压 $V_{BR}(\text{V})$	反向电流 $I_R(\mu\text{A})$	电容 $C_i(\text{pF})$	反向恢复时间 $t_{rr}(\text{ns})$
	$T_a = 25^\circ\text{C}$	$I = I_F$	$I = I_R$	$V = V_{BR}$	$V_R = 1\text{V}$ $f = 1\text{MHz}$	$I_F = I_R =$ 20mA
SBD2.5	2.5A	0.43—0.50	80—100	≤ 10	<140	28—36
SBD0.1	100mA	0.33—0.36	80—100	<1	<11	2

四、结 论

(1) X射线衍射和 RBS 分析表明,经不同温度快速热退火的 Co/Si 结构薄膜的反应相序为 $\text{Co}-\text{Co}_2\text{Si}-\text{CoSi}$ (与 CoSi_2 共存)— CoSi_2 。

(2) (111) 和 (100) 两种晶向硅衬底的 Co/Si 结构快速热退火后的 XRD 分析表明, CoSi_2 相在(111)硅衬底上更易外延生长。

(3) 采用保护环结构能有效地改善肖特基二极管的电学特性: 明显地减小反向电流,提高反向击穿特性。

(4) $\text{CoSi}_2/\text{n-Si}$ 肖特基势垒具有很理想的二极管电学特性, 其势垒高度为 0.66eV, 理想因子为 1.01。两种电流容量的二极管测试结果表明,该种二极管正向压降低,反向电流小,并且反向恢复时间短,是种性能优越的高频高效整流器件。

本工作得到北京大学微电子学研究所张录、马莲荣、张维、隋小平和傅艳丽等同志大力帮助,作者深表谢意。

参 考 文 献

- [1] S. P. Murarka, «Silicides For VLSI Application», New York: Academic, 1983.
- [2] L. Van den hove *et al.*, *J. Vac. Sci. Technol.*, **B4**, 1358(1986).
- [3] A. E. Morgan *et al.*, *J. Electrochem Soc: Solid-State Science and Technology*, 134, 925(1987).
- [4] H. Bender *et al.*, *Appl. Surf. Sci.*, 38, 37(1989).
- [5] Takashi Kawakawi *et al.*, *Solid-State Electronics*, 28, (9), 885(1985).

Formation and Characterization of $\text{CoSi}_2/\text{n-Si}$ Schottky Barriers

Zhang Lichun, Gao Yuzhi, Ning Baojun, Hong Xinhua and Wang Yangyuan
(Institute of Microelectronics, Peking University, Beijing, 100871)

Abstract

Sequence of phase transition, composition and electrical properties of Cobalt silicides formed by Solid phase reaction growth techniques after rapid thermal annealing at different temperatures are studied. In this paper, excellent characteristics of $\text{CoSi}_2/\text{n-Si}$ Schottky diodes are reported. The corresponding schottky barrier height of 0.66 eV and ideality factor of 1.01 are obtained.

EEACC: 2560H