

用硅化物作注入阻挡层形成浅结

鲍希茂

南京大学物理系和固体微结构实验室,南京 210008

严 海 茅保华

南京电子器件研究所,南京 210016

(1991年12月10日收到;1992年2月26日收到修改稿)

本文介绍一种在n型Si衬底上制备浅p⁺-n结的方法。在Si衬底上通过固相反应形成一定厚度的TiSi₂薄膜后,穿过TiSi₂层进行离子注入掺杂,经快速热退火可形成浅p⁺-n结。TiSi₂薄膜既作为离子注入时的阻挡层,减小离子注入深度,又作为器件的电极及互联引线,这是一种自对准工艺。

PACC: 6170T, 7340L, 7390

一、引言

随着超大规模集成电路的发展,器件的横向尺寸越来越小,与之对应,减小纵向尺寸的浅结技术日益重要。最常用的浅结制备技术是低能离子注入和快速热退火(RTA)。目前,浅结制备面临几个问题:首先是超低能注入存在技术上的困难,特别是对于形成浅p⁺-n结所需要的硼注入,因其原子量小,单靠降低注入能量来实现浅结是困难的。用二氧化硅作为注入阻挡层,可以降低注入离子的有效能量,它还可以抑制沟道效应^[1,2],但是反冲注入会增加注入层的氧杂质。其次是退火过程中的杂质异常扩散现象^[3-5]。快速热退火时硼的异常扩散可将结深推进几十毫微米^[3]。此外,杂质离子注入时产生的沟道效应,也使p-n结加深,硼注入时,该效应的影响很大。消除沟道效应和异常扩散的有效方法之一是预非晶化^[6,7],但预非晶化引起的射程端缺陷带往往与p-n结耗尽层相重,使结特性变坏。

浅结工艺要求与之相适应的金属化技术。常规工艺中使用的Al金属,合金化时与Si互溶,深度难以控制,甚至穿透p-n结,不适于浅结工艺。浅结制备中应运用自对准工艺。自对准工艺可以采用硅栅技术,但掺杂多晶硅的连线电阻过高。作为电极互联引线材料,难熔金属硅化物越来越受重视^[8,9],特别是TiSi₂,具有电阻率低、稳定性好、生成温度低等一系列优点,可用于自对准工艺^[8]。

已有一些报道讨论了以掺杂硅化物作为扩散源制备浅结的可能性^[10-13],但发现由于杂质与硅化物互作用,界面形成颗粒状化合物,阻碍了杂质向硅中扩散,致使掺杂效率过

低,接触电阻过高^[11],所以至今进展甚微.

Natsuaki 等曾用 WSi_2 为阻挡层,作过硼离子穿透注入,以获得浅结^[14].

本文报道利用 $TiSi_2$ 薄膜作为硼离子注入阻挡层在 n 型 Si 衬底上形成浅 p⁺-n 结的研究结果. 重点讨论了 $TiSi_2$ 界面状态及稳定性, 离子注入对 $TiSi_2/Si$ 界面的离子混合效应, 以及注入杂质在 $TiSi_2/Si$ 界面附近的分布等.

二、实验方法

实验中使用 n 型 <100> 晶向 Si 片作为衬底材料, 电阻率约为 $5-10\Omega cm$. 样品经严格的化学清洗, 在淀积 Ti 金属膜前再用稀释的氢氟酸溶液漂洗, 以去除表面的自然氧化层, 清洗甩干后立即装入淀积室. Ti 金属膜采用射频磁控溅射淀积, 厚度有约 300 \AA 和 700 \AA 两种. 应当说明, Ti 膜厚度较薄, 因而测试上可能有一定的误差.

在高纯 Ar 气保护下, 经 $800^\circ C$ 、30s 热处理, Ti 金属与 Si 衬底发生充分的固相反应, 生成 $TiSi_2$ 薄膜. 对应 300 \AA 及 700 \AA Ti 金属膜, 生成的 $TiSi_2$ 薄膜厚度经 α 台阶仪测量分别为 770 \AA 和 1700 \AA . 形成的 $TiSi_2/Si$ 样品进行 B 离子注入. 对两种不同厚度的 $TiSi_2$ 薄膜, 注入能量分别选为 30 keV 和 80 keV , 以使注入 B 杂质分布峰值落在 $TiSi_2/Si$ 界面附近. 注入剂量为 $1 \times 10^{15} \text{ cm}^{-2}$ 和 $1 \times 10^{16} \text{ cm}^{-2}$ 两种. 注入样品在不同条件下快速热退火. 然后利用背散射谱(RBS)、二次离子质谱(SIMS)、俄歇电子能谱(AEX)、X 射线衍射谱(XRD)、扩展电阻测试(SRP)及扫描电镜(SEM)等方法对硅化物、 $TiSi_2/Si$ 界面杂质及载流子的分布、接触电阻等作了全面的分析.

三、实验结果及分析

图1是经 $800^\circ C$ 30s 热处理形成的 1700 \AA $TiSi_2$ 的俄歇电子能谱深度分析曲线. 可以看出已形成了稳定的 $TiSi_2$ 相. 表面有一个含氧层, 这是由于硅衬底上自然氧化层的氧在 Ti

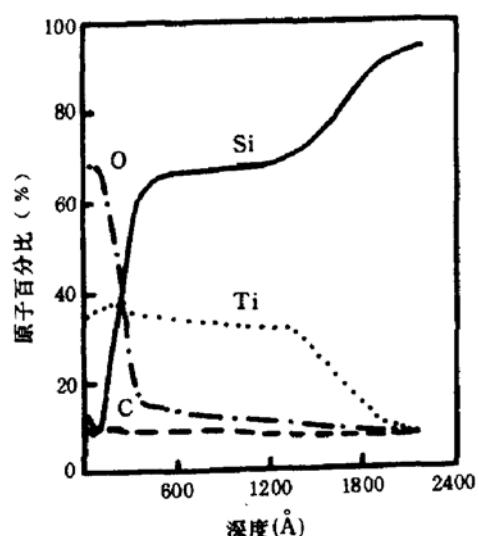


图1 1700 Å $TiSi_2/Si$ 样品的 AES 曲线

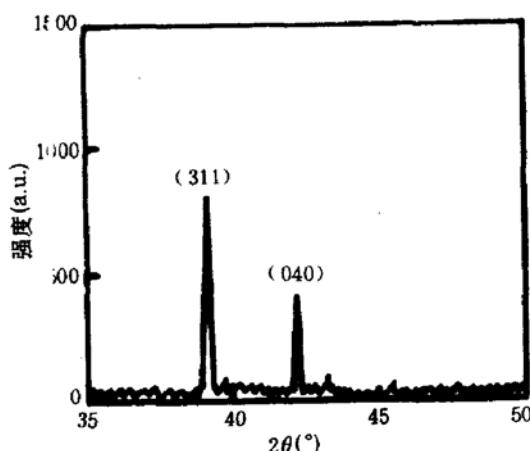


图2 1700 Å $TiSi_2/Si$ 样品的 X 射线衍射图

的硅化过程中移向表面。此外，在硅化前或硅过程中，表面仍有轻微的氧化。图2给出了硅化物X射线衍射分析结果。图中只能观察到 TiSi_2 的特征谱线，说明Ti的硅化反应是充分的。

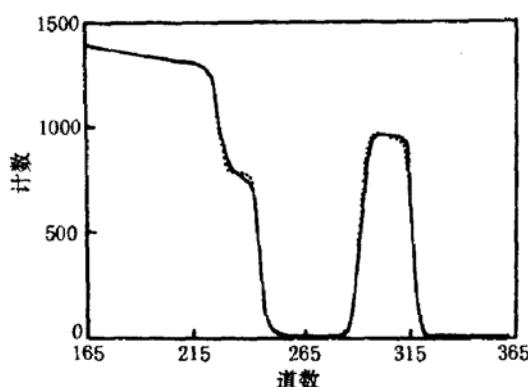


图3 1700 Å TiSi_2/Si 样品经 80keV、 $1 \times 10^{15} \text{ cm}^{-2}$ B 离子注入, 未退火(实线)及 1000°C 30sRTA 后(点线)的 RBS 随机谱

四探针测试表明, 经热处理后形成的1700 Å 厚的 TiSi_2 薄膜的薄层电阻约为 $1.1\Omega/\square$ 。B离子注入后, TiSi_2 薄膜的薄层电阻有所升高, 约为 $6.6\Omega/\square$, 这是因为B离子注入损伤了 TiSi_2 多晶薄膜的晶体结构, 致使电导率下降。经1000°C 30s 退火后, 由注入引起的损伤基本得到恢复, TiSi_2 薄膜的薄层电阻恢复到约 $1.2\Omega/\square$ 。

图3是1700 Å TiSi_2/Si 样品经 80keV、 $1 \times 10^{15} \text{ cm}^{-2}$ B 离子注入、未退火及 1000°C 30s RTA 后的背散射谱随机谱。由图可以看出, 经 B 离子注入后的 TiSi_2/Si 界面在高温下仍然是稳定的, 这为浅结的形成提供了必要的条件, 因为只有 TiSi_2/Si 界面

在注入、退火过程中是稳定的, 注入杂质的分布和结深才能精确控制。

图4是利用770 Å TiSi_2 作为注入阻挡层, 经30keV、 $1 \times 10^{15} \text{ cm}^{-2}$ B 离子注入后, 二次离子质谱测试给出的 B 杂质深度分布曲线, 为了比较, 图中还给出了同样条件下不经 TiSi_2 阻挡直接注入到单晶内的 B 杂质深度分布曲线。由图可见, 由于 TiSi_2 薄膜对 B 离子注入的阻挡作用, B 杂质进入 Si 衬底的深度明显变小。经 TiSi_2 注入的曲线与直接注入曲线比较, 还可以看出, 沟道效应引起的杂质分布尾部的推移明显减小, 也就是说, 由于 TiSi_2 薄膜的存在, 沟道效应也受到了抑制。由于合理地选择了 TiSi_2 厚度及与之相适应的杂质注入能量, 使注入杂质分布峰值落到了 TiSi_2/Si 界面附近。这样就在保持浅结的情况下获得了高表面杂质浓度, 达到了 $1 \times 10^{20} \text{ cm}^{-3}$ 。这既提高了掺杂效率, 又可以降低 TiSi_2/Si 的接触电阻。上述结果表明, 可以利用 TiSi_2 作为注入阻挡层, 在不很低的注入能量下实现更浅的掺杂。

图5是770 Å TiSi_2/Si 样品经 30keV、 $1 \times 10^{15} \text{ cm}^{-2}$ B 注入、未退火及 1000°C 10s 和 30sRTA 后的杂质分布 SIMS 曲线。可以看到, 经 10sRTA 后, 在 TiSi_2/Si 界面处峰值浓度较未退火时略有提高。就是说, 退火时 B 杂质有向 TiSi_2/Si 界面聚集的倾向, 但这一倾向并不严重, 经 1000°C 30sRTA 后峰值浓度即有所下降。退火过程中, Si 一侧 B 的分布变化不大, 说明已掺入 Si 中的 B 杂质没有向 TiSi_2/Si 界面聚集和沉淀的明显趋势。在杂质分布的尾部, 稍有推移,

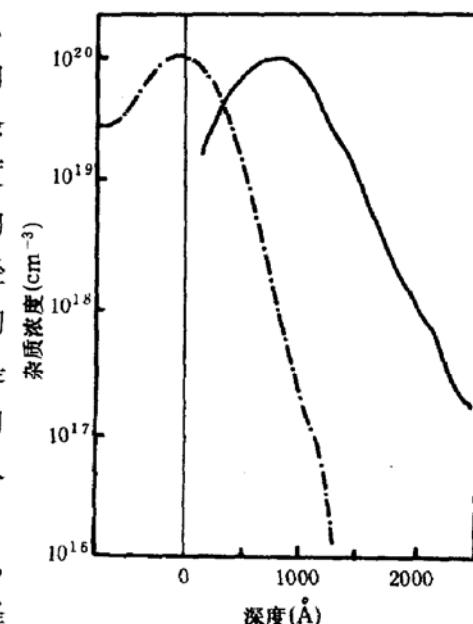


图4 770 Å TiSi_2/Si 样品经 30keV、 $1 \times 10^{15} \text{ cm}^{-2}$ B 注入后的 SIMS 测试曲线(点划线)及不经阻挡同样条件下注入 B 的分布曲线(实线)

表明异常扩散依然存在,但并不很大。而在 TiSi_2 一侧 B 杂质浓度有较明显的下降。有一些 B 可能与硅化物发生反应,并在 TiSi_2/Si 界面处聚集,外扩散可能也是引起 TiSi_2 中 B 浓度下降的一个重要原因。

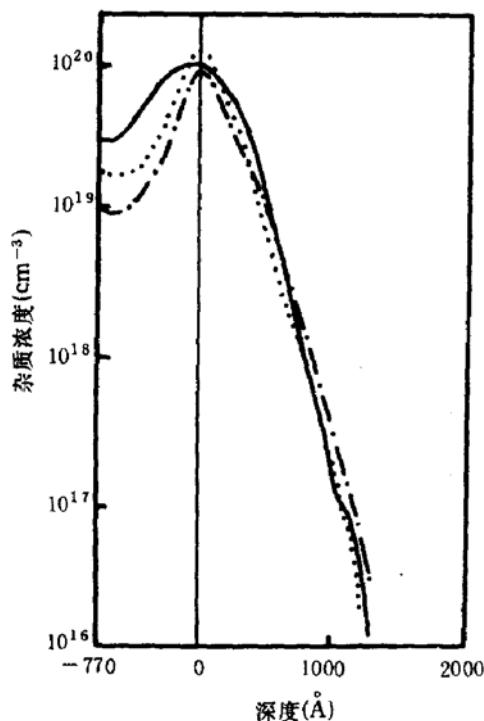


图5 770 Å TiSi_2/Si 样品经 $30\text{keV}, 1 \times 10^{15}\text{cm}^{-2}$ B 注入、未退火及 $1000^\circ\text{C} 10\text{s}, 30\text{s}$ RTA 后的 SIMS 测试曲线
——未退火 ………1000°C 10s
- - - - - 1000°C 30s

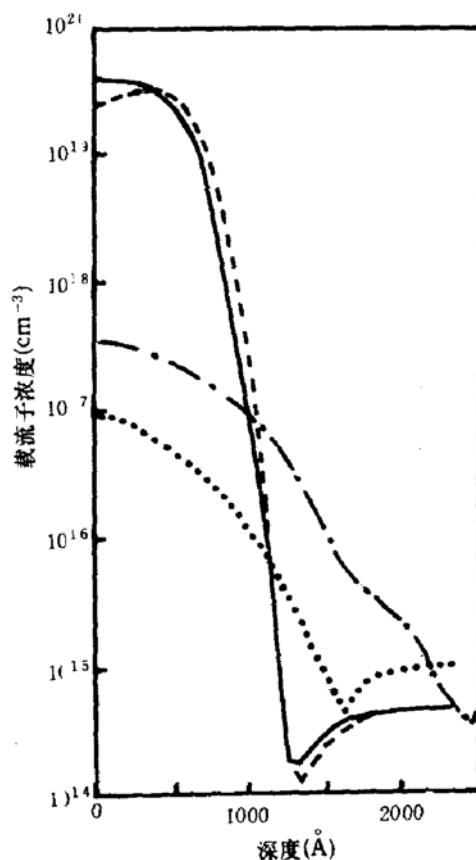


图6 770 Å TiSi_2/Si 样品经 $30\text{keV}, 1 \times 10^{15}\text{cm}^{-2}$ B 注入、 $1000^\circ\text{C} 10\text{s}$ (实线)、 $1000^\circ\text{C} 30\text{s}$ (虚线) RTA 后 SRP 测试曲线及 1700 Å TiSi_2/Si 样品同样条件注 B 经 $1000^\circ\text{C} 15\text{min}$ (点线)、 $1000^\circ\text{C} 30\text{min}$ (点虚线) 热扩散后 SRP 测试曲线

图6是770 Å TiSi_2/Si 样品经 $30\text{keV}, 1 \times 10^{15}\text{cm}^{-2}$ B 离子注入、 $1000^\circ\text{C} 10\text{s}$ 及 30s RTA 后 Si 衬底中载流子浓度分布的扩展电阻测试曲线(表面 TiSi_2 薄膜已经腐蚀掉)。由图可见,突变的 $p^+ - n$ 结已经形成。 $1000^\circ\text{C} 10\text{s}$ 与 30s RTA 后的最大载流子浓度分别为 $4 \times 10^{19}\text{cm}^{-3}$ 和 $2 \times 10^{19}\text{cm}^{-3}$ 。在去除 TiSi_2 层时,对含杂质浓度最高的表面层也稍有腐蚀,同时,扩展电阻测量方法本身深度分辨率是有限的,对最高表面杂质浓度有平均作用,考虑到这两点,可以认为已注入 Si 中的 B 杂质,激活率是很高的,与 SIMS 测试结果是相对应的。在 10^{17}cm^{-3} 浓度处的结深约为 1000 Å。进一步减小注入能量或适当增加 TiSi_2 薄膜厚度,可望获得 1000 Å 以内的浅结。

为了比较,以 1700 Å 厚的注 B TiSi_2 为源作了扩散实验,注入条件仍为 $30\text{keV}, 1 \times 10^{15}\text{cm}^{-2}$,注入的 B 杂质分布于 TiSi_2 层中。扩散条件为 $1000^\circ\text{C} 15$ 分钟和 30 分钟。SRP 测试结果也示于图6。经 $1000^\circ\text{C} 15$ 分钟扩散后,表面载流子浓度只有 $1 \times 10^{17}\text{cm}^{-3}$,经 $1000^\circ\text{C} 30$ 分钟也只达到 $5 \times 10^{17}\text{cm}^{-3}$,进一步增加扩散时间,表面载流子浓度反而下降。这说明以掺 B

的 $TiSi_2$ 作为扩散源确实难以获得高表面掺杂浓度.

根据 Probst 和 Maex 等^[11,12]的报道, 以掺杂硅化物作为扩散源形成浅结, 主要障碍在于杂质与硅化物反应, 构成化合物. 以掺 B 的 $TiSi_2$ 为扩散源, 在 $TiSi_2/Si$ 界面形成 $Ti-Si-B$ 颗粒状物体, 促使杂质沉淀, 阻止了杂质扩散, 致使 Si 中表面杂质浓度低、接触电阻大.

为了对 $TiSi_2/Si$ 界面上 $Ti-Si-B$ 化合物进行分析, 我们将 $TiSi_2$ 层腐蚀掉, 用扫描电镜观察了 Si 表面状态. 结果示于图 7(见图版 I). 观察表明, 未经退火(图 7(a))和穿透注入退火样品(图 7(b))表面均匀平坦, 在 SEM 分辨率范围内看不到化合物颗粒. 但以掺杂 $TiSi_2$ 为源, 扩散后的样品表面出现了许多斑迹图(c), 这可能是由 $Ti-Si-B$ 化合物沉淀引起的.

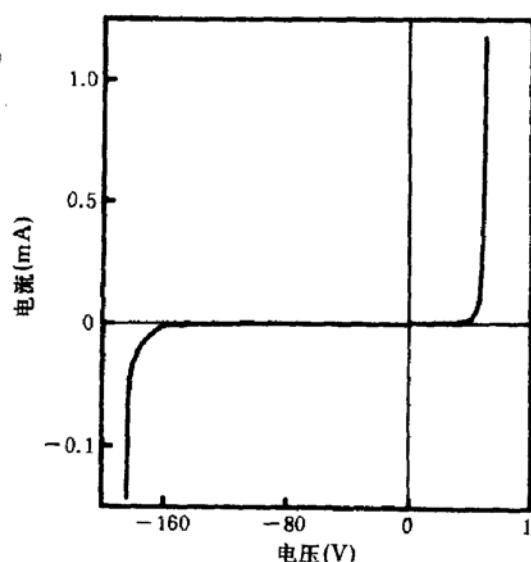


图 8 770 Å $TiSi_2/Si$ 样品经 $30keV 1 \times 10^{15} cm^{-2} B$ 注入、 $1000^\circ C 30s RTA$ 后制作的台面管的 V-I 特性

把掺杂硅化物作为杂质扩散源, 掺入的杂质与硅化物混在一起, 为两者反应创造了条件, 而硅化物/硅界面成份的骤然变化和各种缺陷及应力又为反应产物的沉淀提供了成核中心. 在穿透注入的情况下, 杂质离子注入穿过硅化物/硅界面, 分布峰值以远的杂质都已穿过了界面进入了 Si 体内, 不再与 $TiSi_2$ 直接混在一起, 在某种程度上避免了杂质与硅化物的直接反应. 图 5 的 SIMS 分析表明, 进入 Si 体内的 B 杂质在退火过程中没有因向 $TiSi_2/Si$ 界面聚集而发生明显的再分布, 而 $TiSi_2$ 中 B 的再分布却很为明显, 这表明 $TiSi_2/Si$ 界面少量的 B 聚集主要来自 $TiSi_2$, 这也符合 Probst^[11] 及 Maex^[12] 等的分析. 此外, 在穿透注入的情况下, 注入杂质对 $TiSi_2/Si$ 界面有一种离子混合效应, 破坏了金属-杂质反应生成物沉淀的成核中心, 对阻止反应的进行应有一定的作用. 曾有报道^[15] 穿透金属层离子注入对改善硅化物/硅界面平坦度是有利的.

硅化物自对准浅结技术成败的一个重要判据是硅化物与硅的接触电阻. $TiSi_2$ 与低阻硅的接触电阻是很低的. 以硅化物作为 B 扩散源, 硅表面杂质浓度很低, 必然导致高接触电阻. 在穿透注入的情况下, 当 B 注入剂量为 $1 \times 10^{15} cm^{-2}$ 时, Si 表面杂质浓度高达 $1 \times 10^{20} cm^{-2}$. 而且离子混合效应使 $TiSi_2/Si$ 界面均匀平整, 应当得到较低的接触电阻. 我们采用了四端结构测量了接触电阻, 测量单元的有效面积为 $3 \times 3 \mu m^2$. 测得的平均接触电阻为 3.26Ω . 用同样的方法对 B 注入剂量为 $1 \times 10^{16} cm^{-2}$ 的样品测得的接触电阻为 2.05Ω . 这些结果比掺 B $TiSi_2$ 作为扩散源的样品接触电阻约低了二个量级, 而和一般直接注入的样品相近^[11].

为了检验所形成的 p^+-n 结的结特性, 还作了台面管实验. 穿透 770 Å $TiSi_2$ 注 B 样品经 $1000^\circ C 30s RTA$, 然后蒸上厚 $1\mu m$ 的 Al 金属膜, 刻蚀出直径 $0.5mm$ 的台面管. 图 8 给出了台面管的电压-电流特性. 其正向压降为 $0.6V$, 反向击穿电压 $160V$. 台面管的制备直接

表明用 $TiSi_2$ 作阻挡层进行 B 注入形成 p^+-n 结是可行的.

四、结 论

1. $TiSi_2$ 薄膜作为注入阻挡层减小了 B 离子在 Si 衬底中的穿透深度, 并抑制了沟道现象, 以 $TiSi_2$ 作注入阻挡层制作 p^+-n 浅结是有效的.
2. 退火时, $TiSi_2$ 中 B 与硅化物可能发生反应, B 杂质有向 $TiSi_2/Si$ 界面聚集的倾向, 但注入到 Si 中的 B 杂质避免了与硅化物的反应, 没有向界面聚集的趋势, 分布没有明显变化.
3. 穿透注入可以得到较高的表面杂质浓度, 而且对 $TiSi_2/Si$ 界面有离子混合作用, 使界面均匀平坦, 从而获得较低的接触电阻.
4. 台面管的成功制备表明, 用上述工艺可以形成 p^+-n 浅结, 从而形成一套自对准浅结技术.

致谢: 本项工作得到中国科学院上海冶金研究所离子束开放实验室支持. 南京大学物理系高维忠、李联珠、华雪梅、曹惠忠等同志及聂旭临、郑虹同学曾在工作中给予帮助, 在此一并表示感谢.

参 考 文 献

- [1] A. E. Michel, R. H. Kastl, S. Mader, B. J. Masters and J. A. Gardner, *Appl. Phys. Lett.*, **44**, 404 (1984).
- [2] T. E. Seidel, D. J. Lischner, C. S. Pai, R. V. Knoell, D. M. Maher and D. C. Jacobson, *Nucl. Instrum. Methods*, **B7/8**, 251(1985).
- [3] A. E. Michel, W. Rausch, P. A. Ronsheim and R. H. Kastl, *Appl. Phys. Lett.*, **50**, 416(1987).
- [4] Qiang Guo, Xi-mao Bao, Jian-ming Hong, Yong Yan and Luan Feng, *Appl. Phys. Lett.*, **54**, 1433(1989).
- [5] Xi-mao Bao, Qiang Guo, Mei-sheng Hu and Duan Feng, *J. Appl. Phys.*, **66**, 1475(1989).
- [6] Xi-mao Bao and Xue-mei Hua, *Phys. Stat. Sol.*, (a)**123**, K89(1991).
- [7] Tom Sedgwick, *Mat. Res. Soc. Symp. Proc.*, **71**, 403(1986).
- [8] T. Brat, C. M. Osburn, T. Finstad, J. Liu and B. Ellington, *J. Electrochem. Soc.*, **133**, 1451(1986).
- [9] M. E. Alperin, T. C. Hollaway, R. A. Haken, C. D. Gosmeyer, R. V. Karnaugh and W. D. Parmantier, *IEEE Transactions on Electron Devices*, **ED-32**, 141(1985).
- [10] T. Tokyama, *Nucl. Instrum. Methods*, **B19/20**, 299(1987).
- [11] V. Probst, H. Schaber, P. Lippens, L. Van den hove and R. De Keersmaecker, *Appl. Phys. Lett.*, **52**, 1803(1988).
- [12] K. Maex, R. F. De Keersmaecker, G. Ghosh, L. Delaey and V. Probst, *J. Appl. Phys.*, **66**, 5327(1989).
- [13] D. X. Cao, H. B. Harrison and G. K. Reeves, *Mat. Res. Soc. Symp. Proc.*, **100**, 737(1988).
- [14] N. Natsuaki, K. Ohya, T. Suzuki, N. Kobayashi, N. Hashimoto and Y. Wada, Extended Abstract of 17th conf. Solid State Devies and Materials, Tokyo, 325(1985).
- [15] E. Nagasawa, M. Morimoto and H. Okabayashi, Symp. VLSI Technology, Oiso, Japan (Sept. 1982) Digest of Tech. Papers, P26.

Formation of Shallow Junctions by Implantation through Silicide Screen

Bao Ximao

*Department of Physics and Lab. of Solid State Microstructure,
Nanjing University, Nanjing 210008*

Yan Hai and Mao Baohua

Nanjing Electronics Devices Institute, Nanjing 210008

(Received 10 December 1991; Revised manuscript received 26 February 1992)

Abstract

A method of formation of shallow p⁺-n junction on n-type Si substrate is presented. Through TiSi₂ layers formed by solid-state reaction on Si substrates, boron was implanted, followed by rapid thermal annealing. The TiSi₂ layers are used as B implantation screen to reduce the junction depth, as well as the device electrode and interconnection material. This is a kind of self-aligned technology.

PACC: 6170T, 7340L, 7390.