

集成三漏 CMOS 磁敏传感器

张维新 楼利民 毛赣如

天津大学电子工程系, 天津 300072

(1992 年 1 月 27 日收到; 1992 年 3 月 18 日收到修改稿)

本文介绍了一种新颖的集成三漏 CMOS 磁敏传感器. 报道了该传感器的电路原理、版图设计及其研制结果. 它具有结构简单、磁灵敏度高和使用方便等特点, 且制造工艺与标准铝栅 CMOS 工艺完全兼容, 成本低、易于批量生产, 具有高的性能/价格比.

EEACC: 7230

1. 电路与版图设计

三漏 MOSFET 是磁敏传感器的核心元件. 它由一个源、一个栅和三个相等电极宽度的漏组成, 三个漏加以相等电压. 在无磁场作用时, 三个漏电流相等. 当施加垂直于器件表面的磁场时, 沟道中的载流子受洛仑兹力的作用, 加之漏源控制电极的短路作用, 使用沟道中的载流子发生偏转, 因而使三漏 MOSFET 两侧两个漏电流 I_{D_1}, I_{D_3} 发生变化, 一个漏电流增加, 另一个漏电流减小. 由于其对称性, 中间漏极电流保持不变^[1].

集成三漏 CMOS 磁敏传感器的电路原理如图 1 所示, 它由三个部分组成.

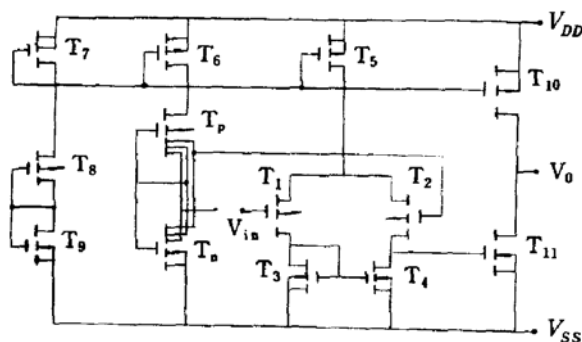


图 1 集成三漏 CMOS 磁敏电路

(1) 磁敏部分: 由互补三漏 n MOSFET 和三漏 p MOSFET 以及 T_6 组成. 该部分对磁场敏感, 把信号转变成电信号, 并初步加以放大.

(2) 信号放大及阻抗变换电路. 它实际上是一 CMOS 运算放大器, 由两级放大组成, T_1-T_5 构成有源负载差分输入级, T_{10}, T_{11} 构成共源输出级. 该部分对电信号进一步放大, 它具有很大的开环增益, 也可以通过外接反馈电路形成闭环放大.

(3) 偏置电路, 由 T_7, T_8, T_9 组成. 在实际电路中, CMOS 磁敏部分的输出接运放的同相输入端. 运放的反相输入端用 V_{in} 表示, 供输出调零磁场失调时用.

该集成电路按单电源 $V_{DD}=12V$ 设计, 其它主要工艺参数为: n 管的阈值电压 $V_{TN}=1.5V$; p 管的阈值电压 $V_{TP}=-1.5V$; 栅氧厚度 $t_{ox}=1000 \text{ \AA}$; 电子迁移率 $\mu_n=360 \text{ cm}^2/\text{V}$.

s; 空穴迁移率 $\mu_p = 180 \text{cm}^2/\text{V} \cdot \text{s}$.

器件的版图按标准 $4\mu\text{m}$ 铝栅 CMOS 工艺设计. 此外, 通过合理布置电流接触孔, 采用伪收集极, 保护环等方法有效地抑制了 Latch-up 效应. 为了防止栅击穿, 设计了输入栅保护电路.

2. 结果与讨论

集成磁敏传感器的主要特点是具有高磁灵敏度. 磁敏特性如图 2 所示. 图中 A_m 表示 CMOS 运放的放大倍数.

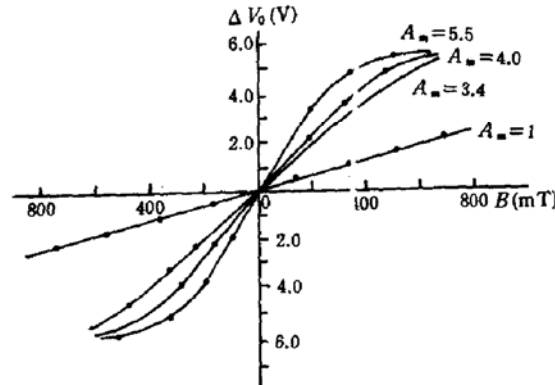


图 2 传感器的磁敏特性

由图分析可知, 集成磁敏传感器具有良好的线性度, 且磁灵敏度具有可调性.

磁敏部分 (CMOS 磁敏电路) 单端输出时, 具有较高的磁灵敏度, 灵敏度可达 $3.5 \text{V}/\text{T}$. 此值比文献 [2] 报道的双漏磁敏电路的 $1.2 \text{V}/\text{T}$ 要高得多. 主要是由于三漏 MOS 管比双漏 MOS 管具有更高的相对磁灵敏度. 另外, 三漏 CMOS 磁敏电路具有很宽的线性范围, 当工作电源为 12V 时, 磁感应强度可达 $\pm 1.5 \text{T}$.

集成磁敏传感器的磁灵敏度与 CMOS 运放的闭环放大倍数有关, 放大倍数 A_m 越大, 磁灵敏度越大, 但线性范围变窄. 随着磁场强度的不断增大, 磁灵敏度下降, 最后 ΔV_{out} 趋向于饱和. 灵敏度趋于饱和有两方面的原因: 一是当磁场强度较大时, 三漏 MOS 磁敏管开始进入线性区, 输出动态电阻 r_n, r_p 减小; 二是因 CMOSOPA 随着磁场强度的增大引起差分输入信号增大, 导致放大倍数减小, 最后因受电源电压的限制而趋于饱和. 另外, 加正向磁场时的正向磁灵敏度与加负向磁场时的负向磁灵敏度不完全一样, 这主要是由三漏 MOS 管侧漏电流在正负磁场作用下, 其变化量不完全一样所致.

集成磁敏传感器除了具有较高的灵敏度和良好的线性特性, 还有以下特点:

- (1) 具有较宽的工作电源范围, 一般可取 $6 \sim 16 \text{V}$.
- (2) 功耗低. 当工作电源为 12V 时, 功耗小 $< 10 \text{mW}$.
- (3) 良好的磁开关特性, 逻辑摆幅大, 状态转换区较陡, 噪声容限大等特点.
- (4) 具有较好的温度特性. 在 $-30 \sim 60^\circ\text{C}$ 温度范围内, 磁灵敏度变化很小, 磁灵敏度随温度上升稍有下降, 其温度系数小于 $4 \times 10^{-3}/^\circ\text{C}$.

参 考 文 献

- [1] A. Nathan, A. M. J. Huizer, H. P. Balts and H. G. Schmidt-Weinmar, *Can. J. Phys.*, **63**, 696 (1985).
- [2] R. S. Popovic and H. P. Baltes, *IEEE J. of Solid-Circuits*, **SC-18**(4), 426 (1983).

Integrated Triple-Drain CMOS Magnetic-Field Sensitive Transducer

Zhang Weixin, Lou Limin and Mao Ganru

Tianjin University, Tianjing 300072

(Received 27 January 1992; revised manuscript received 18 March 1992)

Abstract

A description of the principle of circuit and layout design for a novel integrated triple-drain CMOS magnetic-field sensitive transducer is presented, and experimental results for the device are also given. It is noted for its simple circuit structure, high magnetic-field sensitivity and convenience in use. Due to adopting standard CMOS process, it has low price and is suitable for mass-production. It is estimated that the transducers have a good rate of performance and considerably low price.

EEACC: 7230