

氮注入多晶硅栅对超薄 SiO₂ 栅介质性能的影响*

许晓燕 谭静荣 黄如 张兴

(北京大学微电子所, 北京 100871)

摘要: p⁺ 多晶硅栅中的硼在 SiO₂ 栅介质中的扩散会引起栅介质可靠性退化, 在多晶硅栅内注入 N⁺ 的工艺可抑制硼扩散。制备出栅介质厚度为 4.6nm 的 p⁺ 栅 MOS 电容, 通过 SIMS 测试分析和 I-V、C-V 特性及电应力下击穿特性的测试, 观察了多晶硅栅中注 N⁺ 工艺对栅介质性能的影响。实验结果表明: 在多晶硅栅中注入氮可以有效抑制硼扩散, 降低了低场漏电和平带电压的漂移, 改善了栅介质的击穿性能, 但同时使多晶硅耗尽效应增强、方块电阻增大, 需要折衷优化设计。

关键词: 栅介质; 氮注入; 硼扩散

PACC: 7340Q; 7360H; 8160 EEACC: 2530F

中图分类号: TN 386 文献标识码: A 文章编号: 0253-4177(2003)01-0076-04

1 引言

深亚微米的 CMOS 工艺中, 要采用 p⁺ 栅的 PMOSFET, 因为 p⁺ 栅可以将 PMOSFET 转化为表面沟道器件, 抑制短沟道效应, 使器件具有良好的开关特性。但是 p⁺ 栅内注入的硼在 SiO₂ 栅介质中很容易扩散, 多晶硅掺杂后的激活退火和其它热处理过程, 在激活硼杂质的同时会使硼穿过 SiO₂ 扩散到硅衬底, 导致器件阈值电压的漂移、沟道载流子迁移率下降、亚阈斜率增大等, 从而使器件性能下降。此外, 硼扩散还会使 FN 应力下栅介质内电子俘获阱和界面态产生速率增加、栅介质击穿性能下降、可靠性退化。因此在工艺中有效抑制硼向 SiO₂ 栅介质和硅衬底的扩散, 对提高栅介质可靠性和改善器件性能是非常重要和必要的。氮化 SiO₂ 栅介质具有很好的抗硼扩散能力, 其制备可通过如下工艺方法实现: 栅氧化前在硅衬底内注氮^[1,2]; 栅氧化后在 N₂O 或 NO 退火氮化^[3]; 在 p⁺ 多晶硅栅中注入氮离子后退火^[4,5]以及对栅氧进行 RPN(remote plasma nitridation) 处理^[6]等。N₂O 或 NO 退火工艺会使沟道热

载流子损伤效应增强, 沟道载流子迁移率下降, 氧化物固定电荷增加, 并且要求复杂的高温热处理, 栅氧厚度还会随着氮化程度的不同而改变。栅氧化前在硅衬底注氮可以抑制栅氧化速率, 得到厚度较薄的栅氧化膜, 但是由于离子注入引起的 Si 衬底内晶格损伤和缺陷的存在, 该工艺所制得的栅介质的击穿特性较差, 电应力下测得的 Q_{BD} 值较小。此外, 注入的氮存在于沟道里会引起阈值电压的漂移。RPN 工艺可以有效抑制硼扩散, 减少栅介质泄漏电流^[6], 但需要特定的等离子体设备。本文采用向 p⁺ 多晶硅栅中注入氮离子工艺抑制硼向栅介质和硅衬底的扩散, 通过 SIMS 测试分析和 I-V、C-V 特性及电应力下击穿特性的测试, 研究了该工艺对超薄 SiO₂ 栅介质性能的影响。

2 实验

初始材料为 Φ100mm (100) 晶向, 电阻率为 2.7 ~ 4Ω·cm 的 n 型硅片。采用 LOCOS 工艺和 MOS 工艺流程制备出场氧隔离的不同面积的 p⁺ poly Si/SiO₂/n 型 Si 电容样品。在 850°C 下干氧氧化制得

* 国家自然科学基金(批准号: 69976001) 及国家重点基础研究专项基金(No. 20000365) 资助项目

许晓燕 女, 1976 年出生, 工程师, 目前从事超薄栅介质制备及特性研究。

谭静荣 女, 1976 年出生, 硕士研究生, 目前从事超薄栅介质制备及特性研究。

2002-03-23 收到, 2002-07-12 定稿

© 2003 中国电子学会

4.6nm 的 SiO₂ 栅介质后, LPCVD 生长 250nm 多晶硅。在多晶硅栅内注入 N⁺, 注入剂量为 $2 \times 10^{15} \text{ cm}^{-2}$, 注入能量为 35~45keV, 然后将样片在氮气气氛中快速退火, 为了进行比较, 部分样片注氮后不进行该步退火工艺。注氮后的多晶硅掺杂是在注入能量为 40keV、注入剂量为 $5 \times 10^{15} \text{ cm}^{-2}$ 的条件下注 BF₂⁺, 掺杂后在 1050°C 下氮气气氛中进行激活退火。同时制备了多晶硅栅内不注氮的样品作为对比。对各类样品的 I-V、C-V、恒流应力下的击穿特性等电学性能进行了测试; 通过 SIMS 测试, 观察了硼和氮在样品中的分布。各样片对应的注氮工艺条件如表 1 所示。

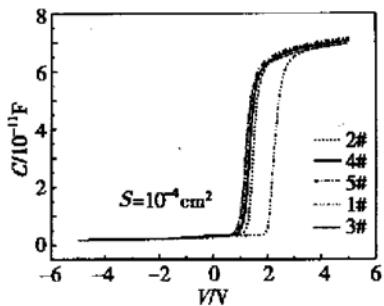
表 1 注氮的具体工艺条件

Table 1 N⁺ implantation energy and dose of samples

样品号	注氮剂量/cm ⁻²	注氮能量/keV	氮注入后是否退火
1#	0		
2#	2×10^{15}	35	是
3#	2×10^{15}	35	否
4#	2×10^{15}	45	是
5#	2×10^{15}	45	否

3 结果及讨论

图 1 是 1MHz 下 MOS 电容样品的高频 C-V 曲线, 可以看出注氮样品较未注氮样品平带电压漂移量减少; 注氮后退火的样品平带电压漂移量较不退火样品略有增加; 注氮的能量越高, 平带电压的漂移量越少。平带电压的漂移量可以反映硼扩散的程度,

图 1 p⁺ 栅 MOS 电容样品的高频 C-V 曲线Fig. 1 HF C-V curves of p⁺-gate MOS capacitors

样品内硼扩散越弱, 平带电压的漂移量越少。Nakayama 和 Sakai^[7]等人认为氮注入多晶硅抑制了硼扩散的原因是: 氮原子对硼的吸纳和束缚, 使硼在多晶硅内的扩散能力降低。注氮的能量越高, 就会有更多的硼在向二氧化硅界面扩散时通过氮的高浓

度区, 从而有效地抑制了硼扩散^[8]。图 2 是 1# 和 4# 样品中硼的 SIMS 测试分析图, 未注氮的 1# 样品中的硼经过激活退火后在多晶硅内均匀分布, 由于杂质分凝作用, 在多晶硅和二氧化硅界面处有浓度峰出现; 而多晶硅内注氮的 4# 样品中, 相当数量的硼存在于注入的最大浓度处, 在二氧化硅和硅衬

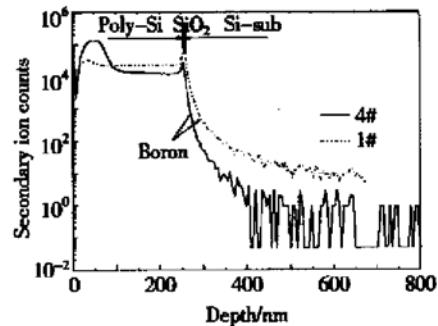


图 2 1# 样品和 4# 样品中硼的 SIMS 分析图

Fig. 2 SIMS analysis of boron depth profiles in 1# and 4# samples

底内硼的含量较未注氮样品大为降低, 但多晶硅和二氧化硅界面附近硼浓度的降低使多晶硅耗尽效应增强。图 3 是 4# 和 5# 样品的 SIMS 测试分析图, 可以看出在多晶硅和二氧化硅界面, 注氮后退火的 4# 样品较不退火的 5# 样品的氮的浓度要高。而两种样品中硼的分布相差不大, 说明氮注入后是否退

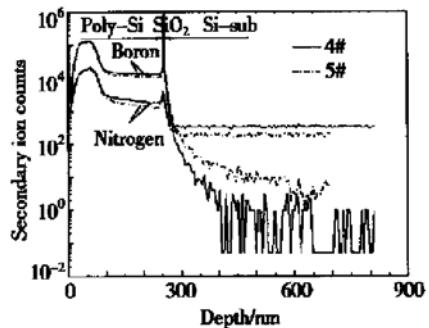


图 3 4# 和 5# 样品中硼及氮的 SIMS 分析图

Fig. 3 SIMS analysis of boron and nitrogen depth profiles in 4# and 5# samples

火对抑制硼扩散影响不大, 这是因为硼注入后的激活退火对氮也起到了退火作用。多晶硅内氮原子的存在使硼在其中的扩散系数降低是硼扩散得到抑制的主要原因, 退火后氮在多晶硅和二氧化硅界面的堆积使栅介质的顶层氮化, 形成的氮化栅介质也起到屏障作用, 抑制了硼向二氧化硅内部的扩散^[9]。

在正栅压的条件下测试了样品的 I-V 特性, 测

试电容面积为 $3 \times 10^{-4} \text{ cm}^2$, 如图 4 所示.

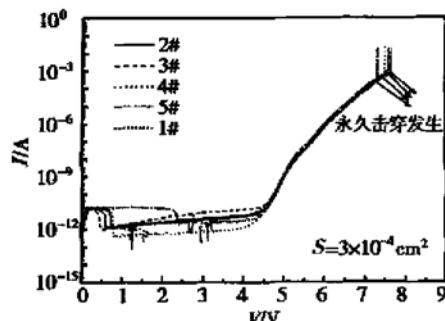


图 4 p^+ 棚 MOS 电容样品的 $I-V$ 特性曲线

Fig. 4 Current voltage characteristics of p^+ -gate MOS capacitors

每个样片上测 50 个电容, 计算出各自的平均击穿场强(累积失效概率为 50% 时对应的击穿场强), 结果如表 2 所示. 在 0.1 A/cm^2 恒流应力下测试了样品的击穿特性, 测试电容面积为 $1 \times 10^{-4} \text{ cm}^2$, 每个样片上测 30 个电容, 得到累积失效概率-击穿电荷关系图, 如图 5 所示; 用四探针法测试了样片的多晶硅方块电阻. 各样片的平均击穿电荷(累积失效概率为 50% 时对应的击穿电荷)和方块电阻值见表 2. 图 4 结果显示: 注氮样品较未注氮样品低场下的泄漏电流要低, 这是因为注氮很好地抑制了硼向棚介质的扩散, 使因硼扩散而引起的二氧化硅内正电荷和 Si—O 应力键等缺陷的产生减少. 注氮后退火的样品较未退火样品低场泄漏电流低, 原因是注氮后进行退火改善了可能存在的因注入而引起的对棚介质的损伤. 在测试 $I-V$ 特性的过程中发现, 注氮后没有进行退火的 3# 和 5# 样片上所测电容样品的击穿电压值变化范围较大, 不如未注氮的和注氮后退火的片子均匀性好, 所以其平均击穿场强值最低, 但也不小于 12 MV/cm , 说明制备的棚介质具有较好的耐压性. 由图 5 及表 2 的平均击穿电荷值可以看出多晶硅内注氮样品的可靠性要优于未注氮样品. 这是因为硼扩散到热 SiO_2 过渡层内产生的 Si—O 应力键或弱键在电应力下较容易断裂^[10], 多晶硅内注氮可以有效的抑制硼向 SiO_2 的扩散, 从而使棚介质的可靠性提高. 表 2 中样品的多晶硅方块电阻测试结果显示: 注氮样品较未注氮样品的方块电阻增大, Chao^[11] 等把方块电阻的增大归因于氮和硼的相互作用中有 B-N 配合物的形成, 造成了硼电学性质的不活泼.

表 2 样品电学性能测试结果

Table 2 Electrical measurement results of samples

样品号	平均击穿场强 $(\text{MV} \cdot \text{cm}^{-1})$	平均击穿电荷 $(\text{C} \cdot \text{cm}^{-2})$	方块电阻 $(\Omega \cdot \square^{-1})$
1#	16.2	5.4	131
2#	16.5	6.5	487
3#	12.8	7.6	466
4#	16.3	8	365
5#	12	7.7	443

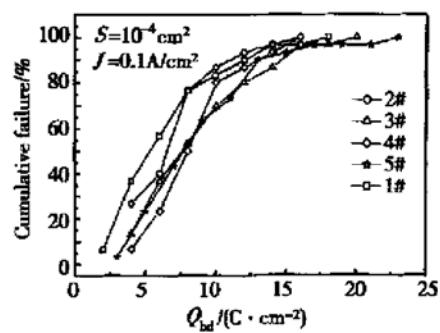


图 5 累积失效概率同击穿电荷的关系曲线

Fig. 5 Cumulative failure of charge-to-breakdown for different samples stressed at 0.1 A/cm^2

4 结论

本文研究了多晶硅内注氮的 p^+ 棚 MOS 电容 $I-V$ 、 $C-V$ 及击穿特性, 并对样品进行了 SIMS 分析和多晶硅方块电阻的测量. 结果显示: 在多晶硅棚内注氮可以有效抑制硼在激活退火等热过程中向二氧化硅和硅衬底的扩散. 注氮样品较未注氮样品低场漏电流低、平带电压漂移量少, 恒流应力下的击穿电荷高, 但多晶硅耗尽效应增强、方块电阻增大, 因此该注氮工艺需要折衷优化设计. 在本实验所选择的注氮工艺条件下, 注入能量越高, 对硼扩散的抑制越明显; 氮注入后是否退火对抑制硼扩散影响不大. 多晶硅内注氮抑制了硼扩散的主要机理是多晶硅内氮的存在使硼在多晶硅内的扩散能力降低, 相当数量的硼在退火后仍停留于注入的最大浓度附近.

参考文献

- [1] Liu C T, Ma Y, Oh M, et al. Multiple gate oxide thickness for 2GHz system-on-a-chip technologies. IEDM, 1998: 627
- [2] Kamgar Avid, Clemens J T, Ghetti A, et al. Reduced electron mobility due to nitrogen implant prior to the gate oxide growth. IEEE Electron Device Lett, 2000, 21(5) : 227

- [3] Lai P T, Xu J P, Cheng Y C. Interface properties of NO-annealed N₂O-grown oxynitride. *IEEE Trans Electron Devices*, 1999, 46(12): 2311
- [4] Yu Bin, Ju DongHyuk, Kepler Nick, et al. Impact of nitrogen (N₁₄) implantation into polysilicon gate on high-performance dual-gate CMOS transistors. *IEEE Electron Device Lett*, 1997, 18(7): 312
- [5] Wang Yanfeng, Liu Zhongli. Characteristics of thin gate oxide nitrided by implantation. *Chinese Journal of Semiconductors*, 2001, 22(7): 881(in Chinese) [王延峰, 刘忠立. 离子注入氮化薄 SiO₂ 栅介质的特性. 半导体学报, 2001, 22(7): 881]
- [6] Chen C H, Fang Y K, Yang C W, et al. Thermally-enhanced remote plasma nitrided ultrathin (1.65nm) gate oxide with excellent performance in reduction of leakage current and boron diffusion. *IEEE Electron Device Lett*, 2001, 22(8): 378
- [7] Nakayama S, Sakai T. The effect of nitrogen in a p⁺ polysilicon gate on boron penetration through the gate oxide. *J Electrochem Soc*, 1997, 144(12): 4326
- [8] Chou A I, Lin C, Kumar K, et al. The effects of nitrogen implant into gate electrode on the characteristics of dual-gate MOSFETs with ultra-thin oxide and oxynitrides. *IEDM*, 1997: 174
- [9] Yasuoka Akihiko, Kuroi Yakashi, Shimizu Satoshi, et al. The effects on metal-oxide semiconductor field effect transistor properties of nitrogen implantation into p⁺ polysilicon gate. *Jpn J Appl Phys*, 1997, 36(2): 617
- [10] Gao Wenyu, Liu Zhongli, Liang Xiuqin, et al. Degradation of thin gate oxide reliability due to boron penetration. *Chinese Journal of Electronics*, 1999, 27(8): 144(in Chinese) [高文钰, 刘忠立, 梁秀琴, 等. 硼扩散引起薄 SiO₂ 栅介质的性能退化. 电子学报, 1999, 27(8): 144]
- [11] Chao T, Liaw M, Chu C H, et al. Mechanism of nitrogen coimplant for suppressing boron penetration in p⁺-polycrystalline silicon gate of P metal-oxide semiconductor field effect transistor. *Appl Phys Lett*, 1996, 69(12): 1781

Effects of Nitrogen Implantation into Gate Electrode on Characteristics of Ultra-Thin Gate Oxide^{*}

Xu Xiaoyan, Tan Jingrong, Huang Ru and Zhang Xing

(Institute of Microelectronics, Peking University, Beijing 100871, China)

Abstract: p⁺ polysilicon gate MOS capacitors with nitrogen implantation into gate electrode are manufactured. The influence of nitrogen on the penetration of boron through 4.6nm gate oxide into substrate is investigated by electrical and SIMS measurements. Boron is effectively prevented from diffusion because of the retardation effect in bulk polysilicon with the presence of nitrogen. Samples with nitrogen implantation have lower leakage current, smaller V_{FB} shift and higher Q_{bd} under constant current stress than the sample without nitrogen implantation. In return, increased sheet resistivity and gate depletion have to be taken into account for incorporating nitrogen within the polysilicon gate electrode.

Key words: gate oxide; nitrogen implantation; boron penetration

PACC: 7340Q; 7360H; 8160 **EEACC:** 2530F

Article ID: 0253-4177(2003)01-0076-04

* Project supported by National Natural Science Foundation of China(No. 69976001) and Major State Basic Research Program (No. 20000365)

Xu Xiaoyan female, was born in 1976. She is currently working on the fabrication and investigation of ultra-thin gate dielectrics.

Tan Jingrong female, was born in 1976, postgraduate for MSc. She is currently working on the fabrication and investigation of ultra-thin gate dielectrics.