

多孔硅外延转移技术制备以氮化硅为绝缘埋层的 SOI 新结构*

谢欣云 刘卫丽 门传玲 林 青 沈勤我 林成鲁

(中国科学院上海微系统与信息技术研究所 信息功能材料国家重点实验室, 上海 200050)

摘要: 为减少自加热效应, 利用多孔硅外延转移技术成功地制备出一种以氮化硅为埋层的 SOI 新结构。高分辨率透射电镜和扩展电阻测试结果表明得到的 SOI 新结构具有很好的结构和电学性能, 退火后的氮化硅埋层为非晶结构。

关键词: 氮化硅薄膜; SOI 结构; 多孔硅外延转移

PACC: 6855; 7340T

中图分类号: TB383

文献标识码: A

文章编号: 0253-4177(2003)02-0189-05

1 引言

SOI(silicon-on-insulator)器件与体硅器件相比具有高速、低压和低功耗等优越性能^[1], 目前的 SOI 材料均采用 SiO₂ 作为绝缘埋层。由于 SiO₂ 导热性能差, 在很大程度上限制了 SOI 材料在高温与大功耗电路中的应用^[2]。Si₃N₄ 薄膜具有热导率高(与 SiO₂ 薄膜热导率之比为 30W·m⁻¹·K⁻¹比 1.4W·m⁻¹·K⁻¹)以及在氢氟酸溶液中的腐蚀速率低、结构性能良好等特点, 是一种很好的绝缘材料。因此, 如果用 Si₃N₄ 取代 SiO₂ 用作 SOI 的绝缘埋层可以显著提高 SOI 材料在高温、大功耗电路方面的应用。

以前的研究表明: 采用氮离子注入方法, 由于氮在硅中扩散率很低(退火后的绝缘埋层中存在氮气泡)以及退火后氮化硅埋层会重结晶(从而引起漏电流, 导致绝缘性能不好以及容易机械损伤等缺点), 因而很难得到质量好的以氮化硅为埋层的 SOI 新结构^[3~5]。Yonehara 等人^[6]利用化学气相沉积方法在多孔硅上外延生长单晶硅, 然后利用键合和背面腐蚀的方法得到以二氧化硅为埋层的 SOI 结构。本

文利用超高真空电子束蒸发在多孔硅上外延生长单晶硅, 并通过键合和剥离, 腐蚀残余多孔硅方法最后得到以氮化硅为埋层的新 SOI 结构。本文采用这种新的技术制备出能减少自加热效应的新型 SOI 结构。利用高分辨率透射电镜(XTEM)和扩展电阻(SPR)测试得到的 SOI 样品, 实验结果表明采用这种方法制备的这种新结构具有很好的结构性能, 埋层氮化硅为非晶态, 并具有很好的绝缘性能。

2 实验

采用 p 型 Φ75mm (100)、电阻率为 0.003~0.007Ω·cm 的重掺杂硅片。其中一片用低压化学气相沉积法在 800℃条件下生长一层 Si₃N₄ 薄膜, 薄膜厚度为 80nm。另一片利用阳极氧化的方法在其表面形成多孔硅。实验条件为: 电介质采用 HF/C₂H₅OH, 溶液的浓度比为 HF:C₂H₅OH=1:1, 电流密度为 4mA/cm², 时间为 5min, 制备时均无光照。为了保证多孔硅结构的稳定性, 在外延前将多孔硅在 400℃的氧气氛下预氧化 1h, 将表面的氧化层去除后在超高真空电子束蒸发室中外延硅, 衬底温度为 800℃, 外延生长的硅的厚度为 200nm。将外延

* 国家重点基础研究专项经费(No. G20000365)与国家自然科学基金(批准号: 69976034)资助项目

谢欣云 男, 1973 年出生, 博士研究生, 现从事微电子学与固体电子学研究工作。

2002-04-03 收到, 2002-09-12 定稿

©2003 中国电子学会

片与长有 Si_3N_4 的硅片在室温下键合, 为了增强键合界面的强度, 将键合片在 1100°C 下退火 1h . 将刀片插入硅片和氮化硅片的间隙后, 键合片在多孔硅处分离, 这样外延层就转移到氮化硅片上了. 为了将外延层上的残余多孔硅去除, 将试样放入一定浓度 $\text{HF}/\text{H}_2\text{O}_2$ 溶液, 加上超声波振荡, 多孔硅很快溶解.

在对键合片表面进行清洗时, 由于氮化硅片的表面粗糙度受清洗液中氨水浓度影响很大, 因此与一般的硅片清洗液不同. 此处所用到的氨水浓度应该是标准 RCA 清洗液中氨水浓度的 25%. 在键合之前把清洗后的氮化硅片还需放入 1% 的 HF 溶液中浸泡 10s 进行亲水化处理.

在本实验中用原子力显微镜(AFM) 测试键合面的粗糙度; 用透射电镜对所得到的 SOI 样品进行结构和外延单晶硅质量分析, 低分辨率透射电镜图像表征样品的三层结构, 高分辨率透射电镜图像结果显示各层之间的界面情况; 卢瑟福背散射/沟道谱(RBS/C) 表明外延硅的单晶质量. 扩展电阻测试(SRP) 用来测量样品电学性质随厚度变化情况.

3 结果和讨论

表面粗糙度对键合的影响很大, 当粗糙度大于一定值时, 两个表面就无法键合. 比较厚的氮化硅薄膜表面由于粗糙度很高, 在键合之前一般需要化学机械抛光, 当氮化硅薄膜厚度少于 200nm 时, 不需要抛光就可以进行与其它表面的键合. 在本实验中, 用原子力显微镜测试经修改的 RCA 液清洗后的氮化硅表面粗糙度, 表面形貌如图 1(a) 所示, 表面粗糙度为 0.338nm . 经标准 RCA 液清洗后的外延单晶硅表面粗糙度为 0.374nm , 表面形貌如图 1(b) 所示. 因此, 可以看出用以上方法得到的氮化硅和外延单晶硅薄膜可以不经过 CMP 抛光而直接进行键合.

图 2 是单晶 Si/ Si_3N_4 /Si 衬底结构的低分辨率透射电镜照片. 从照片中可以看出顶层硅和埋层氮化硅的厚度分别约为 200nm 和 80nm . 键合界面很清楚, 上界面和下界面非常平坦和陡峭. 图 3(a) 是该 SOI 结构中顶层硅的表面处高分辨率照片, 从图中可以看出转移过来的外延硅表面处的单晶质量并不是很理想, 这是因为开始外延时, 由于多孔硅表面的凹凸不平引入了一些缺陷. 随着外延过程的进一步继续, 表面上的凹陷逐渐被外来硅原子填满, 从而使

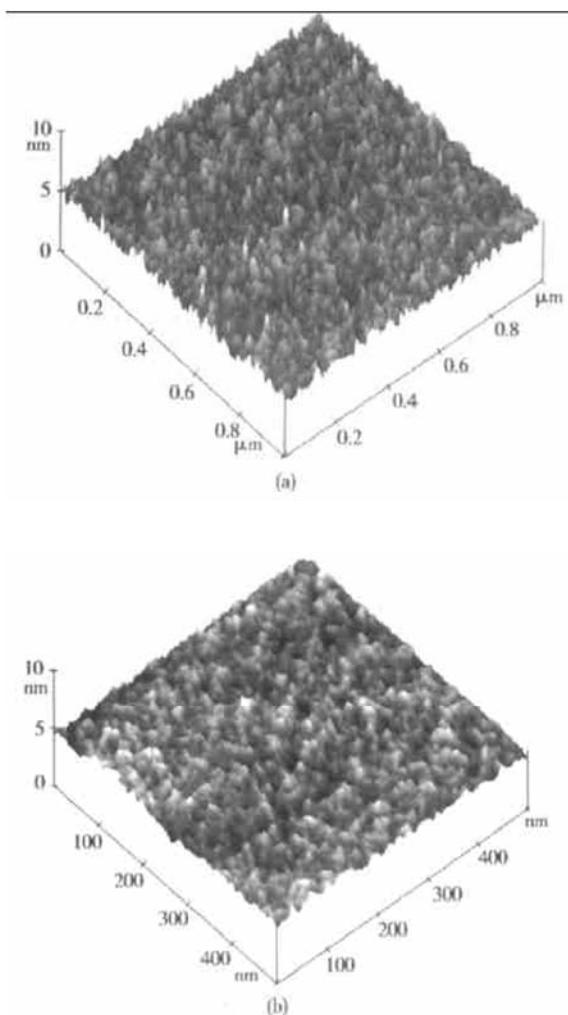


图 1 原子力显微镜照片 (a) $\text{Si}_3\text{N}_4(1\mu\text{m} \times 1\mu\text{m})$; (b) 外延单晶硅($0.5\mu\text{m} \times 0.5\mu\text{m}$)

Fig. 1 Photo of AFM (a) $\text{Si}_3\text{N}_4(1\mu\text{m} \times 1\mu\text{m})$; (b) Epitaxial monocrystalline silicon ($0.5\mu\text{m} \times 0.5\mu\text{m}$)

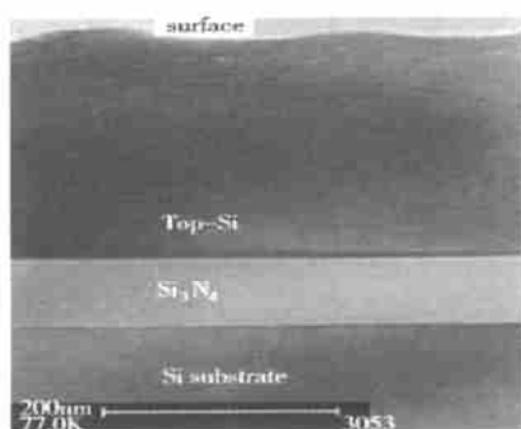


图 2 SOI 结构的低分辨率透射电镜照片
Fig. 2 Cross-sectional TEM image of SOI structures

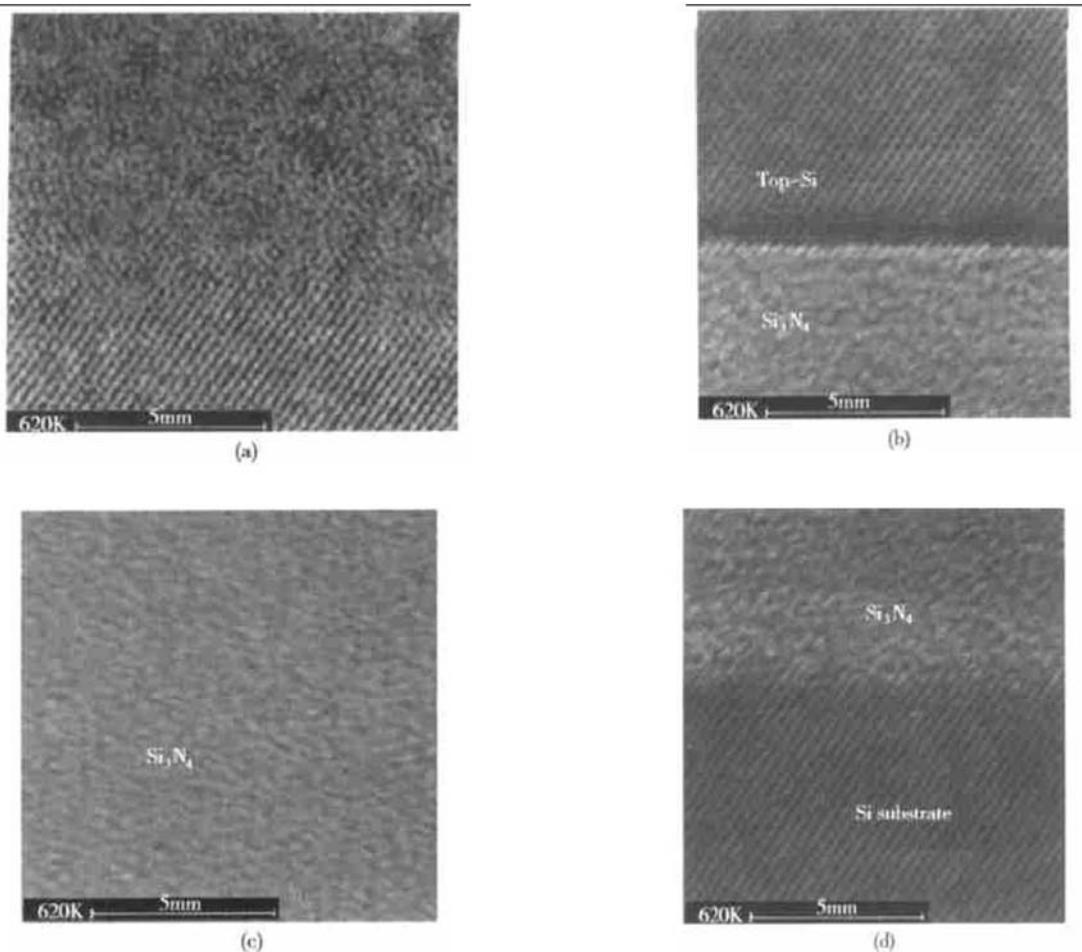


图3 SOI结构的高分辨率透射电镜照片 (a) 顶层硅表面附近; (b) 顶层 Si/Si₃N₄ 界面; (c) 埋层 Si₃N₄; (d) Si₃N₄/Si 衬底
Fig. 3 High-resolution XTEM images of SOI structures (a) Near the surface of top-Si; (b) Near the upper Si/Si₃N₄ interface; (c) Buried Si₃N₄; (d) Near the below Si₃N₄/Si substrate

得引入的缺陷减少,这个过渡层的厚度大约为10nm,接下来就可以得到图3(a)下面所示的质量很好的外延单晶硅。图3(b)、(c)和(d)分别为上界面、氮化硅层和下界面的高分辨率透射电镜照片。从图中可看出Si₃N₄薄膜为非晶态,并且没有发现空洞或者气泡存在于该层中。非晶态的Si₃N₄非常适合作为SOI结构的绝缘埋层,这是由于非晶态Si₃N₄可以避免多晶态Si₃N₄存在的漏电和容易机械碎裂等问题。图4为转移过来的顶层单晶硅的衍射照片,从图3(a)和图4可以看出外延单晶硅晶格取向为(100)。另外,图5是P型衬底的多孔硅上的外延样品的卢瑟福背散射的随机谱和沟道谱,可以看到多孔硅和外延层之间有明显的界面。在沟道谱中,多孔硅的产额减少,但仍还很高,而外延层有明显的沟道,其中最小沟道产额为5%,这些实验结果说明外延层硅单晶性能接近体硅。

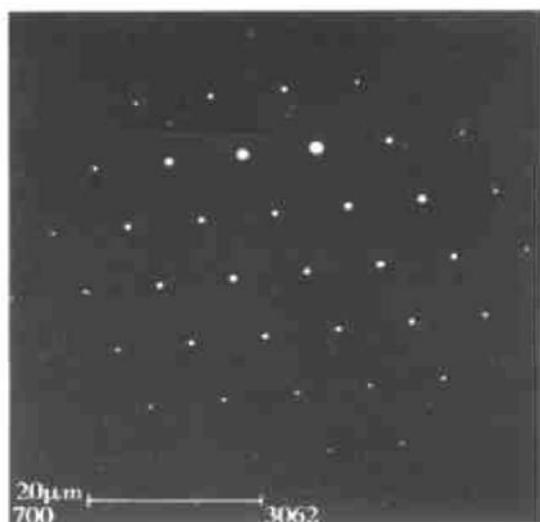


图4 顶层硅电子衍射照片
Fig. 4 Electron diffraction image of top-Si

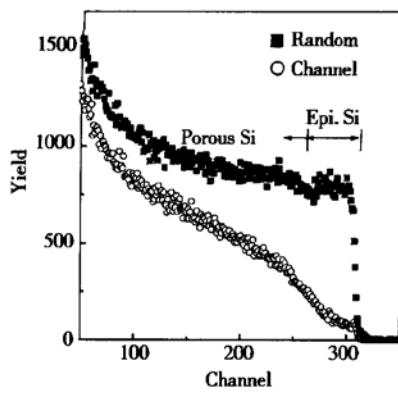


图 5 外延硅/多孔硅的 RBS/C 谱

Fig. 5 RBS/C spectra of epitaxial Si/porous silicon

为研究这种新结构的电学性能, 我们测试了样品的扩展电阻(SRP), 结果如图 6 所示。从图中可看出, 这个样品的三层结构, 包括顶层硅、氮化硅埋层以及衬底硅能被清晰地区分出来, 在 $0.21\mu\text{m}$ 处电阻值的突变, 表明顶层 $\text{Si}/\text{Si}_3\text{N}_4$ 界面是非常陡峭的。顶层硅的扩展电阻值大约为 $2 \times 10^3\Omega$, 氮化硅埋层的电阻值约为 $5.6 \times 10^8\Omega$ 。这个扩展电阻测试结果表明外延硅具有均匀的电学性能, 埋层氮化硅具

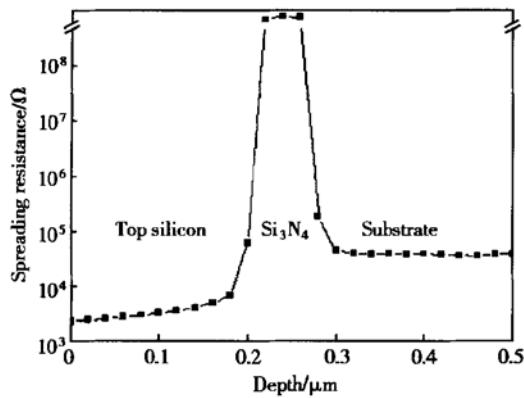


图 6 SOI 材料的扩展电阻曲线

Fig. 6 Spreading resistance profile of SOI structures

有很好的绝缘性能。另外, 在这个图中所得到的顶层硅和氮化硅层的厚度值与 XTEM 所显示的厚度值是相同的。

4 结论

本文成功地利用多孔硅外延转移技术制备出以氮化硅为埋层的 SOI 新结构。实验结果表明用电子束外延方法在多孔硅上外延得到的单晶硅以及用低压化学气相沉积法得到的氮化硅薄膜是适合于用该方法来制备这种 SOI 新结构的。XTEM 测试结果表明制备的 SOI 样品具有很好的结构性能。SRP 实验结果表明这种新结构的电阻率分布均匀, 顶层硅与绝缘埋层之间的界面陡直, 绝缘埋层具有很好的绝缘性能。因此, 用多孔硅外延转移方法制备这种新结构是很有前途的。

参考文献

- [1] Yamaguchi H, Hmi H, Fujino S, et al. Intelligent power IC with partial SOI structure. *Jpn J Appl Phys*, 1995, 34: 864
- [2] Arnod E, Pein H, Herko S P. Comparison of self-heating effects in bulk-silicon and SOI high-voltage devices. *Proc IEDM '94*, 1994: 813
- [3] Reeson K J. Fabrication of buried layer of SiO_2 and Si_3N_4 using ion synthesis. *Nucl Instrum Methods Phys Res B*, 1987, 19/20: 269
- [4] Petruzzello J, McGee T F, Frommer M H, et al. Transmission electron microscopy and Auger electron spectroscopy of silicon-on-insulator structures prepared by high dose implantation of nitrogen. *J Appl Phys*, 1985, 58: 4605
- [5] Reeson K J, Hemment P L F, Meekison C D, et al. Buried layers of silicon oxy-nitride fabricated using ion beam synthesis. *Nucl Instrum Methods Phys Res B*, 1988, 32: 427
- [6] Yonehara T, Sakaguchi K, Sato N. Epitaxial layer transfer by bond and etch back of porous Si. *Appl Phys Lett*, 1994, 64: 2108

Fabrication of Silicon-on-Insulator Structure with Si₃N₄ as Buried Insulating Films by Epitaxial Layer Transfer*

Xie Xinyun, Liu Weili, Men Chuanling, Lin Qing, Shen Qinwo and Lin Chenglu

(State Key Laboratory of Functional Material for Informatics, Shanghai Institute of Microsystem and Information Technology,
The Chinese Academy of Sciences, Shanghai 200050, China)

Abstract: The single-crystalline Si/Si₃N₄/substrate-Si structures are successfully formed using electron beam evaporation of silicon on porous silicon and epitaxial layer transfer. The SOI structures are investigated by high-resolution cross-sectional transmission electron microscopy (XTEM) and spreading resistance profile (SRP). Experimental results show the buried Si₃N₄ layer is amorphous structure and the new SOI sample has good structural and electrical properties.

Key words: Si₃N₄ films; SOI; epitaxial layer transfer

PACC: 6855; 7340T

Article ID: 0253-4177(2003)02-0189-05

* Project supported by State Key Development Program for Basic Research of China(No. G20000365) and National Natural Science Foundation of China(No. 69976034)

Xie Xinyun male, was born in 1973. He is engaged in the research on microelectronics and solid electronics.

Received 3 April 2002, revised manuscript received 12 September 2002

© 2003 The Chinese Institute of Electronics