

# a-Si : H TFT 的寄生效应\*

宋 跃<sup>1,2</sup> 邹雪城<sup>2</sup>

(1 湘潭师范学院物理与信息工程系, 湘潭 411201)

(2 华中科技大学电子科学与技术系, 武汉 430074)

**摘要:** a-Si : H TFT 的栅源几何交迭会引起几何寄生电容, 实验研究表明它并不能完全表征 TFT 的寄生效应, 研究发现由栅极和源极形成的电场的电力线交迭也会导致物理寄生效应且这种效应始终存在. 从 LCD 的结构、材料、制备工艺等普遍性出发, 依据交迭电力线建立了物理寄生效应模型并对其进行了详细的分析和计算, 实验结果表明该方法是有效可行的, 从而使 LCD 寄生效应有了一个较完美的理论表征和分析计算方法.

**关键词:** 寄生效应; 电力线; 物理寄生电容; 补偿电容

PACC: 7340; 6855

EEACC: 2520F

中图分类号: TN 304

文献标识码: A

文章编号: 0253-4177(2003)04-0391-05

## 1 引言

a-Si : H TFT 作为有源矩阵液晶显示屏中的开关元件, 因能使液晶屏显示质量达到与 CRT 相媲美而倍受人们的青睐<sup>[1]</sup>, 作为手提电脑显示屏和高档显示器的竞争者, 它已在平板显示中独占鳌头<sup>[2]</sup>. 然而 a-Si : H TFT 的寄生效应造成的图像闪烁, 严重地影响了显示器的显示质量. 目前普遍认为 LCD 的寄生效应主要是由栅源几何交迭引起的, 为提高显示质量人们依此和经验加补偿电容. 对寄生效应进行较系统全面的分析研究一直未见报道. 在实验中我们发现: 当采用自对准工艺时寄生效应依然存在, 同时发现由栅源极形成的电场的电力线交迭而导致的物理寄生电容是寄生效应存在的又一主要原因. 本文从 LCD 的制备工艺、结构、材料等普遍性出发, 讨论一种物理寄生效应模型及其分析计算方法.

## 2 LCD 寄生效应与栅源几何寄生电容

图 1 是有源矩阵像素单元的截面图. 很明显,

LCD 像素单元的电光特性直接影响到 LCD 显示质量, 它主要由 TN 液晶盒的电光特性和 TFT 的电特性决定, 对 TN 液晶盒, 其液晶材料的透光率决定于所加电压的均方根值. 我们知道, 有源矩阵液晶显示

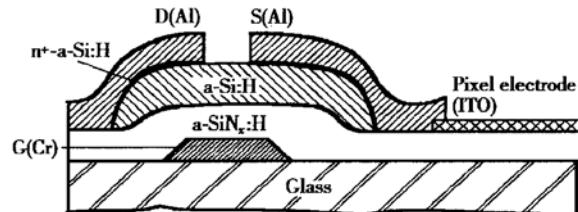


图 1 a-Si TFT 有源矩阵像素单元截面图

Fig. 1 Pixel unit section picture of a-Si TFT active matrix

器中采用的是一种准静态显示模式, 在一帧时间内液晶电容  $C_{LC}$  上的电压值基本上保持不变, 我们可将 TFT 像素单元简单地等效为图 2 所示的电路<sup>[3,4]</sup>. 当图 3 的电压波形驱动 a-Si : H TFT 时<sup>[4]</sup>, 可以看出, 对应于  $V_G$  的下跳, 将通过栅源寄生电容  $C_{gs}$  的耦合作用引起液晶电容  $C_{LC}$  上的电压  $V_{LC}$  有一个  $\Delta V_{LC}$  的跳变<sup>[4-6]</sup>.

$$\Delta V_{LC} = \frac{C_{gs}}{C_{LC} + C_{gs}} (V_{GH} - V_{GL}) \quad (1)$$

\* 国防基金资助项目(No. 99J2.4.1.JW0514)

宋 跃 男, 1963 年出生, 副教授, 硕士生导师, 从事薄膜晶体管-有源矩阵液晶显示器的研究工作.

邹雪城 男, 1964 年出生, 博士, 教授, 博士生导师, 从事薄膜晶体管-有源矩阵液晶显示器的研究工作.

2002-06-11 收到, 2002-10-07 定稿

©2003 中国电子学会

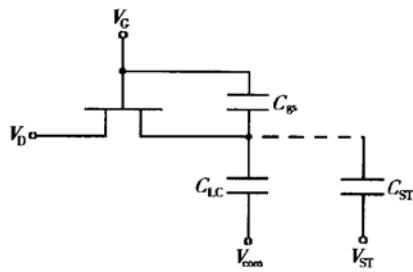


图 2 a-Si TFT 像素单元等效电路

Fig. 2 Equivalent circuit of a-Si TFT pixel unit

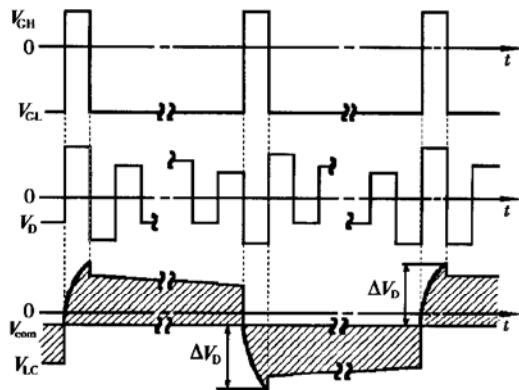


图 3 a-Si TFT 像素单元电压驱动波形

Fig. 3 Voltage wave driving a-Si TFT pixel unit

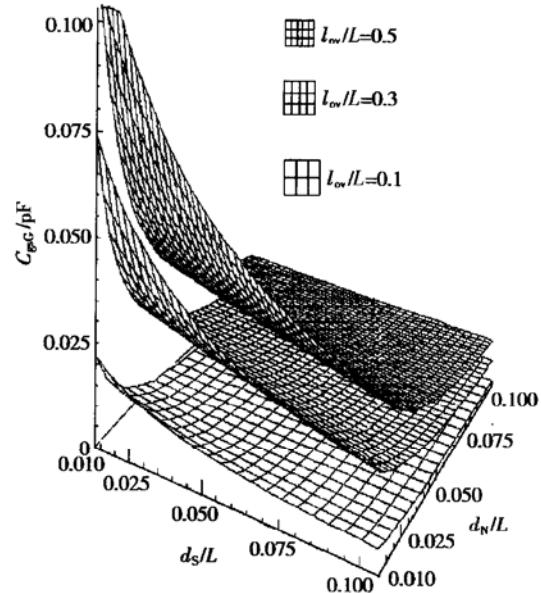
$\Delta V_{LC}$  的存在使液晶电容上的电压均方根值在前后半帧不再对称, 从而影响液晶材料的透过率, 使图像存在一个与帧频同频率的闪烁, 破坏了显示器的显示质量<sup>[6]</sup>. 所以为了改善显示屏的闪烁现象希望  $C_{gs}$  尽量小, 再者为提高像素的分辨率和显示屏的频率响应速度也要求  $C_{gs}$  和  $C_{LC}$  要尽量小, 可见  $C_{gs}$  是 LCD 性能的一个非常重要的参数.

目前 a-Si:H TFT 的  $C_{gs}$  主要考虑的是栅极和源极的几何交迭效应引起的几何寄生电容  $C_{gsG}$ , 它可看作栅源交迭部分的 a-SiN<sub>x</sub>:H 层电容和 a-Si:H 层电容的串联<sup>[7]</sup>.

$$\begin{aligned} C_{gsG}^{-1} &= C_{gsG(a-Si)}^{-1} + C_{gsG(a-SiN_x)}^{-1} \\ &= \frac{1}{\epsilon_0 l_{ov} W} \left( \frac{d_s}{\epsilon_{r(a-Si)}} + \frac{d_n}{\epsilon_{r(a-SiN_x)}} \right) \\ C_{gsG} &= \left( \frac{d_s}{\epsilon_{r(a-Si)}} + \frac{d_n}{\epsilon_{r(a-SiN_x)}} \right)^{-1} \epsilon_0 l_{ov} W \quad (2) \end{aligned}$$

式中  $l_{ov}$  为栅源几何交迭宽度;  $W$  为沟道宽度;  $d_s$ 、 $d_n$  为 a-Si:H 和 a-SiN<sub>x</sub>:H 薄膜的厚度. 可见  $C_{gsG}$  由其几何交迭宽度决定, 所以在设计 a-Si:H TFT 有源矩阵的版图时, 应尽量减小 a-Si:H TFT 的栅

源几何交迭宽度  $l_{ov}$ , 但  $l_{ov}$  的减小要受到光刻精度工艺水平的限制. 图 4 明确地反映了几何交迭寄生电容受  $d_s$ 、 $d_n$  和  $l_{ov}$  影响的情况, 很明显  $C_{gsG} \propto l_{ov}/d$ . 本文中取  $\epsilon_{r(a-Si)} = 12$ ,  $\epsilon_{r(a-SiN_x)} = 4$ ,  $W = 100\mu m$ ,  $d_s = 200nm$ ,  $d_n = 400nm$ ,  $L = 10\mu m$ , 其中  $L$  为 TFT 的沟道长度.

图 4 a-Si:H TFT 几何交迭电容与  $d_s$ 、 $d_n$  和  $l_{ov}$  的关系Fig. 4 Geometric overlap capacitance as a function of  $d_s$ ,  $d_n$  and  $l_{ov}$ 

### 3 棚源物理寄生电容

实验研究表明: 当采用自对准工艺制备 a-Si:H TFT 时, 则  $C_{gsG} = 0$ , 但 a-Si:H TFT 有源矩阵的寄生效应依然存在, 由此可见几何寄生电容并不能完全表征 TFT 有源矩阵的寄生效应, 我们发现栅极和源极形成的电场的电力线的存在, 其交迭也会形成寄生效应, 我们定义为物理寄生效应.

为简单而不失一般性, 我们只考虑沟道长度  $x$  方向的情形. 根据电磁学理论得到图 5 中栅极在源极 H 点处产生的电场, 其  $x$ 、 $y$  分量可以表述如下<sup>[7]</sup>:

$$\begin{aligned} E_x &= \frac{\lambda}{4\pi\epsilon_0} \left[ \frac{1}{\sqrt{d^2 + (x + \frac{L}{2})^2}} - \frac{1}{\sqrt{d^2 + (x - \frac{L}{2})^2}} \right] \\ E_y &= \frac{\lambda}{4\pi\epsilon_0 d} \left[ \frac{x + \frac{L}{2}}{\sqrt{d^2 + (x + \frac{L}{2})^2}} - \frac{x - \frac{L}{2}}{\sqrt{d^2 + (x - \frac{L}{2})^2}} \right] \quad (3) \end{aligned}$$

式中  $\lambda$  为栅电极上的线电荷密度, 上式对源极在栅极  $Q$  点处产生的电场同样适用。

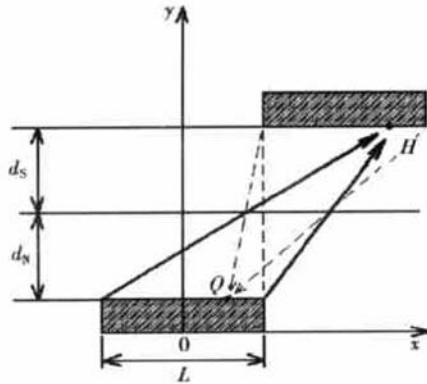


图 5 棚源电场交迭导致的物理寄生效应

Fig. 5 Physical parasitic effect caused by overlap of electric field in source and grid

图 6 是棚源电极产生的电场分布。我们看到棚源极的电场在  $x$  和  $y$  方向上均有交迭, 但只有电场的  $y$  分量  $E_y$  在  $x$  方向的交迭才会导致寄生电容的产生。

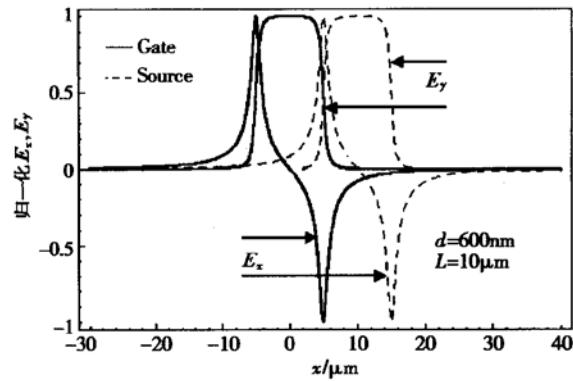


图 6 棚源电极产生的电场分布

Fig. 6 Electric field distribution caused by source and grid electrodes

$E_y$  在  $x$  方向上的交迭与  $d_s, d_n$  密切相关, 厚度越大, 则这种交迭长度越大, 但电场强度相应地有所降低。从(3)式中可见,  $E_y = 0$  发生在  $x \rightarrow \infty$  处。

令  $\frac{dE_y}{dx} = 0$ ,  $x$  有唯一解  $x = 0$  且

$$\left. \frac{d^2E_y}{dx^2} \right|_{x=0} = -\frac{3}{4} \times \frac{ld\lambda}{\pi\epsilon_0(d^2 + l^2/4)^{\frac{5}{2}}} < 0$$

所以在  $x = 0$  时有

$$E_{y\max} = \frac{\lambda}{4\pi\epsilon_0 d(n^2 + \frac{1}{4})^{\frac{1}{2}}} \quad (4)$$

式中  $n = d/L$ , 设在交迭长度  $x$  处电场强度为  $E_{y\max}$  的  $p$  倍 ( $p < 1$ ), 设  $m = x/L$ , 由(3)式可得

$$\frac{m + \frac{1}{2}}{\sqrt{n^2 + (m + \frac{1}{2})^2}} - \frac{m - \frac{1}{2}}{\sqrt{n^2 + (m - \frac{1}{2})^2}} = \frac{p}{\sqrt{n^2 + \frac{1}{4}}} \quad (5)$$

当  $p$  值足够小时 ( $p < 0.4$ ), 有  $m > 1/2$ , 故有  $m \gg n$ , 解得

$$m \approx \frac{1}{2} \left[ \frac{n}{p} (4n^2 + 1)^{\frac{1}{2}} + 1 \right]^{\frac{1}{2}} \quad (6)$$

我们得到棚极电场离开棚极边缘  $x = L/2$  处的伸展长度为  $X_{ovG} = mL - L/2$ 。

假设源极在  $x$  方向的线度也为  $L$ , 同理也得到源极电场离开源极边缘处的伸展长度  $X_{ovS} = X_{ovG}$ , 故棚源极电场的  $y$  分量在  $x$  方向的交迭效应导致的棚源交迭宽度  $X_{ov} = 2X_{ovG}$ 。

$$\frac{X_{ov}}{L} = \left[ \frac{d}{pL} \left( 4 \frac{d^2}{L^2} + 1 \right)^{\frac{1}{2}} + 1 \right]^{\frac{1}{2}} - 1 \quad (7)$$

然而在交迭区的电场强度不是均匀分布的, 其平均值为

$$E_{yp} = X_{ovG}^{-1} \int_{L/2}^{X_{ovG} + L/2} E_y dx$$

设它为电场强度  $E_y$  最大值的  $K$  ( $K < 1$ ) 倍, 则

$$K = \frac{E_{yp}}{E_{y\max}}$$

$$\text{所以 } K = \frac{\sqrt{n^2 + 1/4}}{m_{ov} - \frac{1}{2}} \left( \sqrt{n^2 + (m_{ov} + \frac{1}{2})^2} - \sqrt{n^2 + (m_{ov} - \frac{1}{2})^2} \right) \quad (8)$$

式中  $m_{ov} = X_{ovG}/L + \frac{1}{2}$ , 可见随着  $p$  值的减小,  $X_{ov}$

和  $m_{ov}$  会随之增大, 而  $K$  随之减小, 这样 a-Si:H TFT 中棚源物理寄生电容为

$$C_{gsA} = \left( \frac{d_s}{\epsilon_{r(a-Si)}} + \frac{d_n}{\epsilon_{r(a-SiN_x)}} \right)^{-1} \epsilon_0 X_{ov} W K \quad (9)$$

(9) 式表明物理寄生电容由 a-Si:H 和 a-SiN<sub>x</sub>:H 薄膜的厚度及参数  $p$  决定, 总的趋势是  $C_{gsA}$  随  $d_s$ 、 $d_n$  的增加而下降, 如图 7 所示。可以看出, 在  $d/L$  较小时, 有源层厚度的微弱减小可以引起  $C_{gsA}$  的急剧增加, 而  $p$  的微小变化对  $C_{gsA}$  的影响不大。

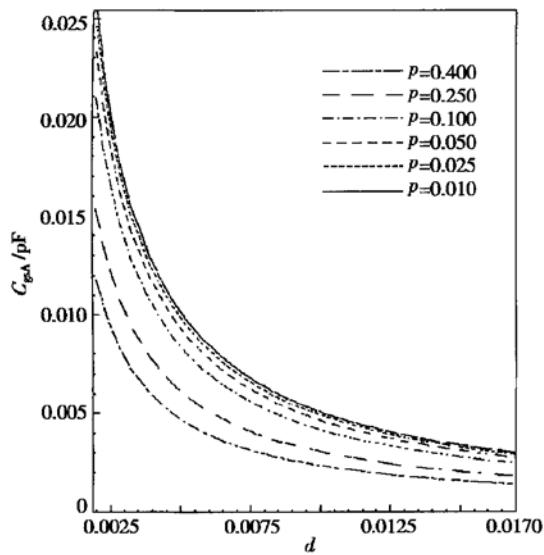


图 7 不同  $p$  值下物理寄生电容  $C_{gsA}$  随  $d$  的变化情况  $d = (ds/12 + dn/4)/L$

Fig. 7 Physical parasitic capacitance  $C_{gsA}$  versus  $d$  for different  $p$   $d = (ds/12 + dn/4)/L$

## 4 实验结果

要减小  $\Delta V_{LC}$ , 除了降低  $C_{gs}$  之外, 另一个重要途径就是在液晶电容上并联一个存储电容, 如图 2 中所加的  $C_{ST}$ <sup>[4,5]</sup>, 以改善电压保持特性。因为尽管几何寄生效应可以克服, 但物理寄生效应依旧存在, 在并联了  $C_{ST}$  后  $\Delta V_{LC}$  的值变为

$$\Delta V_{LC} = \frac{C_{gs}}{C_{LC} + C_{ST} + C_{gs}} (V_{GH} - V_{GL})$$

一般说来在 a-Si:H TFT 有源矩阵 LCD 中,  $V_{GH} - V_{GL} = 20V$ , 为保证显示器的显示质量, 要求液晶电容上的电压跳变量  $\Delta V_{LC} \leq 1V$ , 则应有<sup>[8]</sup>

$$C_{ST} \geq 19C_{gs} - C_{LC} \quad (10)$$

a-Si:H TFT 有源矩阵 LCD 采用的 N<sub>P</sub>型液晶盒当使用 Merck 公司的 ZLI-3449-000 型液晶材料时,  $C_{LC}$  的值与盒厚  $d_{LC}$  的关系如表 1 所示。在  $ds = 200nm$ ,  $dn = 400nm$  时为保证足够的设计允许性, 我们取  $p = 0.01$ , 从图 7 中可知  $C_{gsA} = 0.0044pF$ , 且总的寄生电容  $C_{gs} = C_{gsA} + C_{gsG}$ , 根据(2)、(9)和(10)式以及表 1, 得到在  $p = 0.01$  时存储电容  $C_{ST}$  随几何覆盖长度  $l_{ov}$ 、液晶盒厚度  $d_{LC}$  变化的等值线图, 如图 8 所示。当  $d_{LC} = 10\mu m$ ,  $l_{ov} = 1.0\mu m$  时, 从图 8 中可见  $C_{ST}$  应取  $0.18pF$ 。根据这个数值, 我们成功地设计了 75mm 220×240 像素的 a-Si:H TFT 有源矩阵板,

取得了良好的应用效果, 实现了视频信号的动态显示, 实验结果表明物理寄生效应的理论模型和分析计算方法是有效可行的。

表 1  $d_{LC}$ 、 $C_{LC}$  关系表  $ds = 200nm$ ,  $dn = 400nm$

Table 1  $C_{LC}$  versus  $d_{LC}$   $ds = 200nm$ ,  $dn = 400nm$

$d_{LC}/\mu m$	$C_{LC}/pF$
12.0	0.060
10.0	0.079
8.0	0.089
6.0	0.119
4.0	0.179

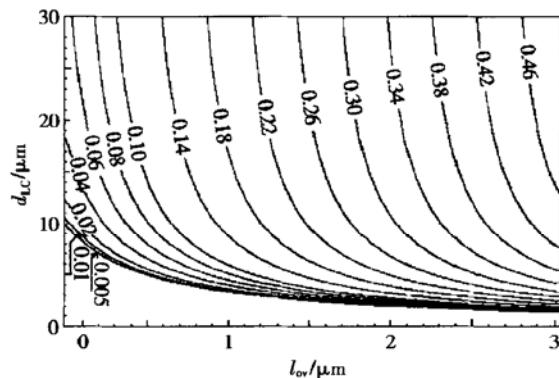


图 8 存储电容  $C_{ST}$  随  $l_{ov}$ 、 $d_{LC}$  变化的等值线图  $p = 0.01$

Fig. 8 Storage capacitance isogram versus  $l_{ov}$  and  $d_{LC}$  with  $p = 0.01$

## 5 结论

a-Si:H TFT 的寄生效应主要来自几何寄生电容  $C_{gsG}$  和物理寄生电容  $C_{gsA}$ ,  $C_{gsG}$  主要取决于栅极几何交迭宽度  $l_{ov}$ ,  $C_{gsA}$  主要取决于薄膜厚度  $d$ 。值得一提的是当 TFT/LCD 的尺寸变小时, 根据我们建立的模型和计算结果,  $C_{gsA}$  会变大, 这对于高分辨率 LCD 中的小尺寸 TFT 器件而言显得尤为重要。再者, 随着工艺水平的提高,  $l_{ov}$  会愈来愈小,  $C_{gsG}$  也会愈来愈小, 二者之间会有可比性甚至  $C_{gsA}$  有可能成为  $C_{gs}$  的主要来源。所以本研究为 a-Si TFT/LCD 提供了一种较完美的物理寄生效应模型和实用的分析方法, 尤其对未来的高分辨率 LCD 中的小尺寸 TFT 器件研究有较大的意义。

## 参考文献

- [1] Xiong Shaozhen, Meng Zhiguo, Dai Yongping, et al. High on/

- off current ratio of a-Si TFT. Chinese Journal of Semiconductors, 1994, 15(2): 130(in Chinese) [熊绍珍, 孟志国, 代永平, 等. 高开关比( $I_{on}/I_{off}$ ) a-Si TFT. 半导体学报, 1994, 15(2): 130]
- [2] Zhao Ying, Xiong Shaozhen, Li Jing, et al. a-Si TFT/PIN image sensor. Chinese Journal of Semiconductors, 2001, 22(1): 83(in Chinese) [赵颖, 熊绍珍, 李景, 等. a-Si TFT/PIN 图象传感器件. 半导体学报, 2001, 22(1): 83]
- [3] 山本 祐平. TFT 基板の欠陥検査とリペア. オブトロニクス, 1991, 116(8): 77
- [4] Kaneko Y, Tanaka Y, Kabuto N, et al. A new address scheme to improve the display quality of a-Si TFT/LCD panels. IEEE Trans Electron Devices, 1989, 36(12): 2949
- [5] Suzuki K, Aoki T, Ikeda M, et al. A 220×240 pixel a-Si TFT matrix transmission liquid crystal display. Proceedings of the SID, 1984, 25(1): 11
- [6] Xu Zhongyang, Fu Hui, Zou Xuecheng, et al. Optimum technology of the 372×276 pixel a-Si TFT active matrix. Chinese Letters of Liquid Crystals, 1995, 3(1): 33(in Chinese) [徐重阳, 符晖, 邹雪城, 等. 10万像素 a-Si TFT 有源矩阵的优化技术. 液晶通讯, 1995, 3(1): 33]
- [7] Liang Canbin, Qin Guangrong, Liang Zhujian. Electromagnetism. Beijing: High Education Press, 1991: 147(in Chinese) [梁灿彬, 秦光戎, 梁竹健. 电磁学. 北京: 高等教育出版社, 1991: 147]
- [8] Tickle A C. Thin-film transistors a new approach to microelectronics. New York: John Wiley & Sons, 1969: 25

## Parasitic Effect of a-Si : H TFT<sup>\*</sup>

Song Yue<sup>1,2</sup> and Zou Xuecheng<sup>2</sup>

(1 Department of Physics and Information Engineering, Xiangtan Normal University, Xiangtan 411201, China)

(2 Department of Electronic Science & Technology, Huazhong University of Science and Technology, Wuhan 430074, China)

**Abstract:** The geometric parasitic capacitance exists because of the geometric overlap of source and grid. Experiment studies show that this can not completely describe parasitic effect. The overlap of electrolines in the electric field caused by source and grid electrodes also gives rise to physical parasitic effect, which exists from the beginning to the end. With generality consideration of LCD's preparation technology, material, structure etc., its model is set up, and its analysis and calculating method are given in detail in the line of overlap electrolines. Experimental results show it is effective and feasible, so a better theoretical description and analysis calculation method is acquired about LCD parasitic effect.

**Key words:** parasitic effect; electrolines; physical parasitic capacitance; compensating capacitance

PACC: 7340; 6855      EEACC: 2520F

Article ID: 0253-4177(2003)04-0391-05

\* Project supported by National Defence Fund (No. 99J2.4.1.JW0514)

Song Yue male, was born in 1963, associated professor. His researching work is focusing on the TFT-AMLCD.

Zou Xuecheng male, was born in 1964, professor. He is now focusing on the study of TFT-AMLCD.

Received 11 June 2002, revised manuscript received 7 October 2002

© 2003 The Chinese Institute of Electronics