

# 用新的电路形式提高 HBT 光调制器 驱动电路的传输速率及性能\*

石瑞英<sup>1,2</sup> 刘训春<sup>2</sup>

(1 四川大学物理系, 成都 610064)

(2 中国科学院微电子中心, 北京 100029)

**摘要:** 在传统光调制器驱动电路中, 所用 HBT 截止频率的大小要达到驱动电路传输速率的 4 倍以上. 文中在输出级采用共射共基 HBT 形式后, 其器件的截止频率只需大于电路传输速率的 2 倍即可, 从电路设计的角度降低了对所用器件的要求. 文中分析了新的电路结构提高传输速率的原因并给出了模拟结果. 同时新的电路结构也具有良好的热稳定性.

**关键词:** 光调制器驱动电路; 共射共基 HBT; 传输速率

**EEACC:** 1350F; 1350H; 2570

**中图分类号:** TN 385

**文献标识码:** A

**文章编号:** 0253-4177(2003)05-0534-05

## 1 引言

随着光纤通信系统的飞速发展, 其系统的传输容量和传输速率在不断地提高. 1988 年 280Mbit/s 的传输速率已经能够满足需要, 这是很容易实现的. Si 三极管、GaAs MESFET 和先进的 CMOS 工艺均可满足要求. 而目前 10Gbit/s 密集型波分复用 (DWDM) 系统正成为长途超大容量传输网的首选选择, 40Gbit/s 的传输网已成为人们的研究热点, 100Gbit/s 甚至更高速率的传输网将成为人们下一个研究目标<sup>[1-3]</sup>. 光调制器驱动电路是 DWDM 光纤通信系统光发射机中制作难度最大的重要部件. 它的传输速率受所用 HBT 截止频率( $f_T$ )的限制, 在传统光调制器驱动电路中,  $f_T$  要达到驱动电路传输比特率的 4 倍以上<sup>[4]</sup>, 也就是说, 对于传输速率为 10Gbit/s 的光调制器驱动电路, 其所用 HBT 的截止频率  $f_T$  至少要达到 40GHz<sup>[5]</sup>, 否则, 将无法达到所要求的传输速率. 要想提高驱动电路的传输速率, 必须设法提高 HBT 的截止频率, 但这要受 HBT 所

用材料、器件结构及当前工艺水平的制约. 提高光调制器驱动电路传输速率的另一种有效途径是采用新的电路结构以减少对所用器件截止频率  $f_T$  的要求. 作者采用共射共基 HBT 形式去提高驱动电路的传输速率. 选用同样的器件, 传统光调制器驱动电路输出电压的上升、下降时间为 40ps/43ps, 仅能满足 10Gbit/s 光调制器驱动电路的需要; 而采用共射共基 HBT 电路形式后, 其输出电压的上升、下降时间仅为 20ps/20ps, 可以满足 20Gbit/s 光调制器驱动电路的设计要求. 全文分析了新的电路形式提高光调制器驱动电路传输速率的原因并给出了模拟结果. 新的电路结构不仅提高了电路的传输速率, 而且也改善了其热稳定性.

## 2 HBT 传统光调制器驱动电路

传统光调制器驱动电路拓扑结构如图 1 所示. 设计要求输出电压眼图张开形状良好, 具有可调节的 3V 峰-峰电压, 输出电压为 10%~90% 的上升、下降时间不超过 40ps. 为了满足其上升、下降时间

\* 国家重点基础研究发展规划资助项目(编号: G200006830403)

石瑞英 女, 副教授, 博士研究生, 目前主要从事化合物半导体器件和微波单片集成电路等方面的研究.

刘训春 男, 教授, 研究兴趣是半导体器件、电路和微细加工.

2002-06-17 收到, 2002-09-06 定稿

的要求, 在传统光调制器驱动电路中, HBT 的截止频率  $f_T$  要达到 40~50GHz, 否则, 将无法满传输速率的要求. 图 1 所示的驱动电路输出电压波形如图 2(a) 所示, 眼图如图 2(b) 所示. 峰-峰电压  $V_{pp}$  大于 3V, 输出电压 10%~90% 的上升、下降时间为 40ps/43ps, 可以满足 10Gbit/s 光调制器驱动电路的设计要求.

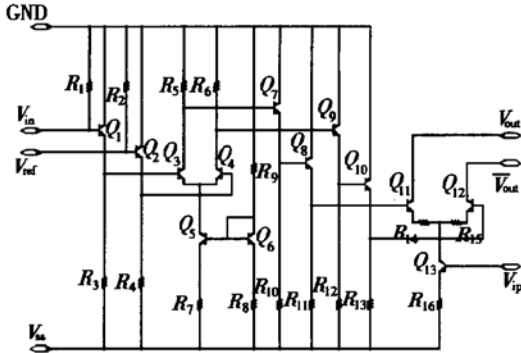


图 1 HBT 传统光调制器驱动电路的拓扑结构

Fig. 1 HBT modulator driver circuit schematics

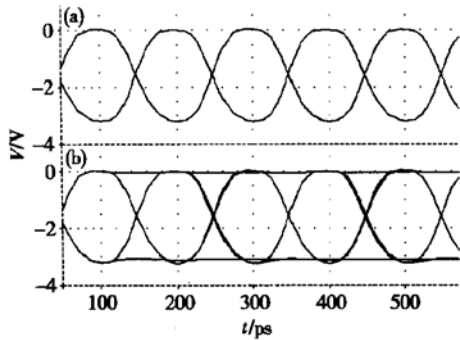


图 2 (a) 传统 HBT 光调制器驱动电路的输出电压波形; (b) 传统 HBT 光调制器驱动电路眼图

Fig. 2 (a) HBT modulator driver circuit output voltage; (b) HBT modulator driver circuit output eye diagrams

对于 20Gbit/s 光调制器驱动电路, 要求其输出电压 10%~90% 的上升、下降时间为 20ps/20ps, 否则将无法达到所需要的传输速率. 传统光调制器驱动电路在传输速率为 20Gbit/s 时的输出电压及眼图分别如图 3(a) 和(b) 所示. 从图中可以看出, 其输出电压的上升、下降时间分别为 33ps/33ps, 输出电压摆幅降为 -0.4~ -2.65V. 尽管其输出电压的上升、下降时间比传输速率为 10Gbit/s 时有所下降, 但它是以降低输出电压的幅度为代价的. 输出电压的上升、下降时间和幅度两项指标均无法达到

20Gbit/s 光调制器驱动电路的设计要求.

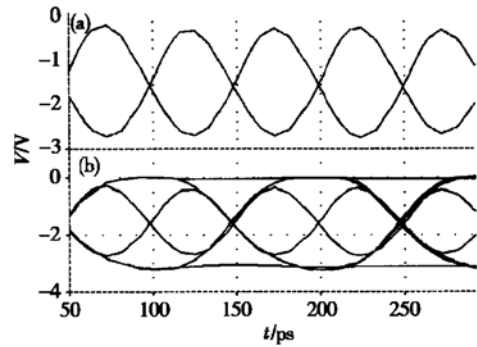


图 3 (a) 传统光调制器驱动电路在 20Gbit/s 时的输出电压波形图; (b) 传统光调制器驱动电路在 20Gbit/s 时的眼图

Fig. 3 (a) HBT modulator driver circuit output voltage at rate 20Gbit/s; (b) HBT modulator driver circuit output eye diagrams at rate 20Gbit/s

在用图 1 所示传统电路形式设计和制备 20Gbit/s 或 40Gbit/s 传输速率的 HBT 光调制器驱动电路时, 其所用 HBT 的截止频率要分别达到 80~100GHz 和 160~200GHz. 当然, 现在器件的设计和制备水平是可以满足这个要求的. 但是, 要想设计和制备 100Gbit/s 甚至更高传输速率的光调制器驱动电路时, 所用 HBT 的截止频率至少要达到 400GHz, 这给器件的设计和制备提出了很大的挑战, 这个截止频率是目前很难达到的. 另一方面, 光调制器驱动电路的输出电压高, 这就要求所用 HBT 的击穿电压也必须高, 而提高 HBT 的截止频率和提高其击穿电压是互相矛盾的. 在设计器件结构时, 要想提高 HBT 的截止频率, 就必须牺牲击穿电压, 反之亦然. 当前器件的设计和制备水平限制了 HBT 光调制器驱动电路的传输速率. 如果改进电路结构, 使光调制器驱动电路对所用器件截止频率的要求降低, 就可以减少器件的设计和制备水平对电路传输速率的制约作用.

### 3 共射共基 HBT 光调制器驱动电路

基于上述讨论, 文中从改进电路结构入手去降低电路对器件性能的要求, 在不增加器件设计和制造难度的前提下使电路的传输速率和性能得到全面提高. 在传统光调制器驱动电路中, 它的输出级为普通差分输出. 在新的电路结构中, 用共射共基 HBT 形式取代传统光调制器驱动电路的共射输出, 其差分输出形式不变. 改进后的光调制器驱动电路如图

4 所示, 其中, HB<sub>18</sub>和 HB<sub>19</sub>是共射共基 HBT 单胞, 如图 5(a) 所示, 它的 SPICE 宏模型如图 5(b) 所示. 共射极 HBT 中每个器件(Q<sub>1</sub>、Q<sub>2</sub>……Q<sub>9</sub>) 的集电极分别与共基极 HBT (Q<sub>10</sub>、Q<sub>11</sub>……Q<sub>18</sub>) 的发射极相连, 共基极 HBT 的基极具有共同的偏压 V<sub>b2</sub>, 用电容将交流信号接地, 起到电压嵌位作用.

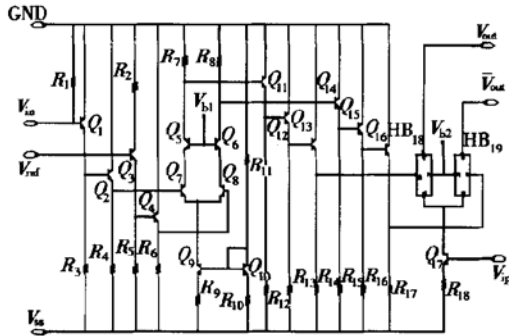


图 4 共射共基 HBT 光调制器驱动电路  
Fig. 4 Cascode HBT modulator driver circuit

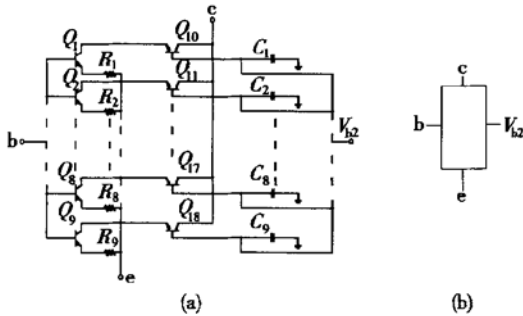


图 5 (a) 共射共基 HBT 单胞; (b) SPICE 宏模型  
Fig. 5 (a) Cascode HBT cell; (b) SPICE module

共射共基 HBT 的交流小信号等效电路<sup>[6]</sup>如图 6 所示. 图中 C<sub>i</sub> 为考虑密勒效应后折合到输入端的等效电容, 它的大小直接影响电路的传输速率, C<sub>i</sub> 越小, 其电路的传输速率越高, 反之则越低. C<sub>i</sub> 的大小为  $D/r_e\omega_T$ , 其中  $D = 1 + R_L C_{bc}\omega_T$ <sup>[7]</sup>. R<sub>L</sub>、 $\omega_T$ 、C<sub>bc</sub> 分别为共射极 HBT 的负载电阻、截止角频率和 BC 结电容. 其中共射极 HBT 的负载电阻 R<sub>L</sub> 为共基 HBT 的输入电阻,  $R_L = r_e + r_e/\beta_0$ . 一般情况下,  $\beta_0$  为几十量级, 发射极电阻 r<sub>e</sub> 为几欧姆量级, 因此, 共基 HBT 的输入电阻只有几欧姆量级, 也就是说, 在共射共基连接方式中,  $D = 1 + R_L C_{bc}\omega_T$  中的 R<sub>L</sub> 值只有几欧姆量级. 在传统光调制器驱动电路中, 输出级为共射连接方式, 它的负载电阻为 50Ω. 要远大于几欧姆. 因

此, 共射共基 HBT 电路的 D 值要小于共射电路的.

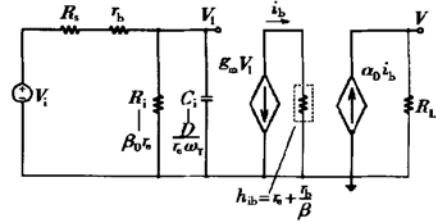


图 6 共射共基 HBT 的等效电路  
Fig. 6 Equivalent circuit of cascode HBT

由 3dB 带宽与 D 值的关系  $2\pi f_{3dB} = \omega_b(R_L + r_b + R_i)/[D(R_L + r_b)]$ <sup>[7]</sup> 可知, 电路的 3dB 带宽与 D 成反比. D 越大, 3dB 带宽越小, 反之, 3dB 带宽则越大. 因为共射共基电路的 D 值要小于共射电路的, 因此, 它的 3dB 带宽要大于共射电路的, 这已经在文献[8, 9]中得到了证实. 而 3dB 带宽与电路输出电压上升时间的乘积又为常数<sup>[10]</sup>, 因此, 它的输出电压的上升时间要小于共射电路的, 也就是说, 它的传输速率要比共射电路的高.

从上面的分析可以看出, 共射共基 HBT 正是利用共基极电路输入阻抗小的特点, 作为共发射极电路的负载电阻, 使共射极 HBT 的集电极电位基本不变, 从而减小共射 HBT 的 BC 结电容的反馈作用, 借以降低密勒效应, 去有效地提高共发射极电路的 3dB 带宽. 又由于共基极电路的 3dB 带宽和上限频率远大于共发射极电路, 因此该组合电路的上限频率主要取决于共发射极电路. 也就是说, 整个共射共基混合连接的上限频率比单个共射极电路的上限频率高. 而电路的传输速率与电路所应用的 3dB 带宽成正比, 因此, 新的电路结构可以提高传输速率.

为了验证以上分析的正确性及精确计算共射共基 HBT 光调制器驱动电路对传输速率的提高, 本文用与 10Gbit/s 光调制器驱动电路相同的器件参数对图 4 所示的共射共基 HBT 光调制器驱动电路进行了模拟, 其输出电压波形如图 7(a) 所示, 眼图如图 7(b) 所示. 从图中可以看出, 它的输出电压 10%~90% 的上升、下降时间仅为 20ps/20ps. 当电源电压为 6.5V 时, 其输出电压可达 4V, 并且它的眼图张开状况良好. 与传统 HBT 光调制器驱动电路用同样的器件, 传统的光调制器驱动电路的上升、下降时间为 40ps/43ps, 仅能满足 10Gbit/s 光调制器驱动电路的需求; 而采用共射共基 HBT 形式后,

电路的上升、下降时间为 20ps/20ps, 可以达到 20Gbit/s 光调制器驱动电路的设计指标. 新的电路结构从电路设计的角度降低了对器件的要求, 要达到同样的传输速率, 共射共基 HBT 光调制器驱动电路要求器件的截止频率更低, 同样的器件参数, 它可以达到更高的传输速率.

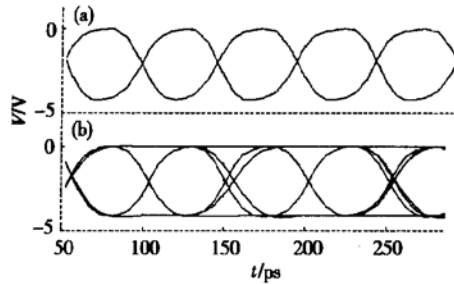


图 7 (a) 共射共基 HBT 光调制器驱动电路输出电压波形图; (b) 共射共基 HBT 光调制器驱动电路眼图

Fig. 7 (a) Cascode HBT modulator driver circuit output voltage; (b) Cascode HBT modulator driver circuit eye diagrams

新的电路形式将消耗功率的部分(共基极)和控制电流的部分(共射极)从物理位置上分开, 有效地消除了 HBT 器件中强烈的电热反馈效应, 使器件达到热稳定状态<sup>[11]</sup>, 从电路设计的角度解决了电路的散热问题, 因此, 这种电路形式也叫无条件热稳定 HBT (TSC-HBT) 光调制器驱动电路. 从图 4 可以看出, 共射极和共基极 HBT 中均包含九个器件, 之所以用如此多的单胞而不用一个共射共基 HBT 单元代替, 其目的是为了更好的散热, 避免出现电流坍塌现象, 从版图设计的角度使电路具有更好的热稳定性. 采用 TSC-HBT 形式和多个 TSC-HBT 单胞从电路设计和版图设计两个角度解决了电路的热稳定问题, 为将 TSC-HBT 引入到高速电路的应用中提供了可能.

## 4 结论

由上面的分析可知, 在光调制器驱动电路中采用共射共基 HBT 电路形式后, 降低了对电路中所用 HBT 截止频率的要求. 在传统的电路结构中,  $f_T$  的大小要达到驱动电路传输速率的 4 倍以上, 而在新的电路形式中, 它的截止频率只需大于其传输速率的 2 倍. 也就是说, 用于 10Gbit/s 传统光调制器

驱动电路中的 HBT, 在新的电路结构中可以满足 20Gbit/s 的设计要求. 如果设计传输速率为 100Gbit/s 的光调制器驱动电路, 其所用 HBT 的截止频率只需大于 200GHz 即可, 这比传统光调制器驱动电路要求器件的截止频率需大于 400GHz 要容易实现的多. 在同样的工艺条件下, 使电路在更高频率、更快速度下的应用成为可能. 同时, 新的电路形式的热稳定性也比传统光调制器驱动电路好得多. 由此可见, 共射共基 HBT 光调制器驱动电路的传输速率及其它性能均得到了明显地改善.

## 参考文献

- [1] Murata K, Otsuji T, Sano E, et al. 70-Gbit/s decision IC modules using InAlAs/InGaAs/InP HEMTs. *IEICE Trans Electron*, 2000, E83-C(7): 1166
- [2] Kauffmann N, Blayac S, Abboun M, et al. InP HBT driver circuit optimization for high-speed ETDM transmission. *IEEE J Solid-State Circuits*, 2001, 36(4): 639
- [3] Blayac S, Riet M, Benchimol J L, et al. InP HBT self-aligned technology for 40Gbit/s ICs: fabrication and CAD geometric model. *11th International Conference on Indium Phosphide and Related Materials*, 1999: 483
- [4] Meyer M. GaAs remains a hot topic at Mantech. *Compound Semiconductor*, 2001, 7(4): 41
- [5] Qian Yongxue, Liu Xunchun, Wang Runmei, et al. Self-aligned GaInP/GaAs HBT. *Chinese Journal of Semiconductors*, 2002, 23(5): 513 (in Chinese) [钱永学, 刘训春, 王润梅, 等. 自对准 GaInP/GaAs HBT 器件. *半导体学报*, 2002, 23(5): 513]
- [6] Ghauri M S. *Electronic devices and circuit-discrete and integrated*. CBS College Publishing, 1985, Chapter 8
- [7] Ghauri M S. *Electronic devices and circuit-discrete and integrated*. CBS College Publishing, 1985, Chapter 7
- [8] Tanaka H, Suematsu E, Handa S, et al. 60GHz-band high-gain MMIC cascode HBT amplifier. *2001 IEEE GaAs Digest*, 2001: 79
- [9] Rodwell M, Jensen J F, Stanchina W E, et al. 33-GHz monolithic cascode AlInAs/GaInAs heterojunction bipolar transistor feedback amplifier. *IEEE J Solid-State Circuits*, 1991, 26(10): 1378
- [10] Ghauri M S. *Electronic devices and circuit-discrete and integrated*. CBS College Publishing, 1985, Chapter 12
- [11] Bayraktaroglu B, Salib M. Unconditionally thermally stable cascode GaAs HBT's for microwave applications. *IEEE Microwave and Guided Wave Lett*, 1997, 7(7): 187

## Improvement of Transmit Data Bit Rate and Characteristic of Optical Modulator Driver Circuit by Cascode HBT\*

Shi Ruiying<sup>1,2</sup> and Liu Xunchun<sup>2</sup>

(1 Department of Physics, Sichuan University, Chengdu 610064, China)

(2 Microelectronics R&D Center, The Chinese Academy of Sciences, Beijing 100029, China)

**Abstractor:** In generally, the transistor technology chosen must provide the cut-off frequency  $f_T$  better than four times the bit rate of the network in order to achieve the required speeds and proper system margins. A novel cascode circuit reduces the cut-off frequency requirement to twice the bit rate. The reason why the transmit data bit rate of the cascode HBT circuit rises is analyzed. At the same time, the novel cascode circuit also provided an effective solution to the thermal runaway issue.

**Key words:** optical modulator driver circuit; novel cascode circuit; transmit data bit rate

**EEACC:** 1350F; 1350H; 2570

**Article ID:** 0253-4177(2003)05-0534-05

---

\* Project supported by State Key Development Program for Basic Research of China(No. G200006830403)

Shi Ruiying female, was born in 1963, associate professor. Her research interests are compound semiconductor devices and MMICs.

Liu Xunchun male, was born in 1943, professor. His research interests are compound semiconductor devices and high density plasma etching technology.

Received 17 June 2002, revised manuscript received 6 September 2002

©2003 The Chinese Institute of Electronics