

# 在薄硅外延片上制备高频肖特基势垒二极管

张海燕 叶志镇 黄靖云 李 蓓 谢靓红 赵炳辉

(浙江大学硅材料国家重点实验室, 杭州 310027)

**摘要:** 采用超高真空化学气相沉积技术, 在 n 型重掺 Si 衬底上生长了轻掺的薄硅外延层, 利用扩展电阻和原子力显微镜对外延层进行了检验. 结果表明, 重掺 Si 衬底与薄硅外延层之间的界面过渡区陡峭, 外延层厚度在亚微米级, 掺杂浓度为  $10^{17} \text{cm}^{-3}$ . 在此外延片上制备了高频肖特基二极管的原型器件, 与传统的硅基肖特基二极管相比截止频率有了大幅提高.

**关键词:** 肖特基势垒; 二极管; 硅外延层; 截止频率

**PACC:** 7340; 6855; 7230

**中图分类号:** TN311+.7      **文献标识码:** A      **文章编号:** 0253-4177(2003)06-0622-04

## 1 引言

随着移动通信技术和军事高科技的发展, 人们对微波器件的速度和性能的要求越来越高, 市场对它们的需求也越来越大. 肖特基势垒二极管(Schottky barrier diode, SBD)是利用金属与半导体的直接接触势垒进行工作的一种多数载流子器件, 它具有频率高、正向压降小等一系列特点, 广泛地应用于微波混频、检波及超高速开关电路中. 目前一般使用 GaAs、SiC 等材料制作高频肖特基势垒二极管<sup>[1-4]</sup>, 这使得二极管的制作成本较高、工艺复杂.

硅在高频领域的应用受到硅外延工艺的限制, 高性能的高频硅肖特基二极管对外延片的质量有更高的要求<sup>[5]</sup>: 外延片过渡区要窄, 缺陷密度要低, 外延层为亚微米超薄层. 材料是器件的基础, 因此, 生长出高质量的超薄外延层成了制作高频肖特基二极管的关键. 而一般常温常压 CVD 技术的外延温度在  $1100^\circ\text{C}$  左右, 自掺杂和外扩散非常严重, 过渡区很宽. 外延层厚度很难控制在亚微米范围内, 因此串联电阻和结电容无法降低, 从而限制了器件的高频性能.

超高真空化学气相沉积技术(UHV-CVD)具有超高真空的优点, 具备超净生长环境, 避免了氧、碳

等有害气体对硅片表面的玷污, 保持高质量的生长界面, 能够实现低温外延生长<sup>[6,7]</sup>, 从而消除了传统外延工艺中自掺杂和外扩散难以控制的缺点, 而且生长速度可以控制在很慢的水平, 利于生长薄层材料<sup>[8]</sup>. UHV-CVD 能够生长亚微米的薄硅外延片, 可获得过渡区很窄的外延层, 使决定器件性能水平的串联电阻很小, 从而优值频率得到提高. 这样, 在某些高频领域中, 完全可以由硅基高频肖特基二极管取代现有的由 GeSi 及 GaAs 等材料制作的相关器件. 对拓宽 Si 基器件在高频领域的应用是非常重要的.

本文利用 UHV-CVD 技术于低温下在重掺的衬底上生长轻掺外延层, 用亚微米级的外延薄膜作为有源层制作了肖特基二极管, 并对材料和器件的性能进行了研究.

## 2 实验

二极管的结构如图 1 所示, 衬底为 n 型重掺 Si (100), 电阻率  $\rho = 0.001 \Omega \cdot \text{cm}$ . 经过反复实验发现衬底的晶向对外延层的质量是有影响的, 在 Si (100) 上生长的外延层质量明显优于 Si (111). 外延层掺杂浓度  $N_D = 1 \times 10^{17} \text{cm}^{-3}$ . 势垒金属为 Al, 势垒直径为  $20 \mu\text{m}$ . 该二极管的主要工艺流程为:

张海燕 男, 硕士研究生, 从事 Si 材料的低温外延生长及其原型器件的研制工作.

2002-07-01 收到, 2003-01-06 定稿

硅片外延→外延片氧化→一次光刻→蒸势垒金属  
 属→二次光刻→衬底减薄→欧姆接触

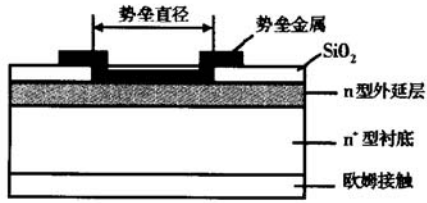


图1 二极管结构剖面图

Fig. 1 Structural profile of Schottky diodes

外延生长采用 UHV-CVD 方法, 衬底经改进的 RCA 清洗方法完成清洗后置入超高真空反应室, 系统本底真空度为  $10^{-7}$  Pa, 生长压力为  $10^{-3}$  Pa, 生长温度为  $600^{\circ}\text{C}$ , Si 的气源气体为硅烷 ( $\text{SiH}_4$ ), 掺杂气源磷烷 ( $\text{PH}_3$ ). 外延层的掺杂浓度可控, 掺杂浓度过高会使势垒区宽度过窄, 载流子的隧穿效应增大, 这将影响到肖特基二极管的理想因子; 若掺杂浓度太低或者外延层太厚, 将导致中性区的串联电阻过大, 会影响到肖特基二极管的高频性能. 出于对器件性能的优化考虑, 我们将掺杂浓度设定在  $10^{17} \text{cm}^{-3}$ . 高频应用的肖特基二极管要求将外延层做的很薄, 这对常规的 CVD 技术来说是很难实现的, 而我们的 UHV-CVD 技术可以生长亚微米的外延层, 并且可精确控制外延层的厚度. 外延结束后进行氧化工艺. 本文采用室温射频溅射的方法制备氧化膜, 克服了传统热氧化方法制备  $\text{SiO}_2$  过程中由于温度过高所造成的重掺衬底向轻掺外延层的扩散问题, 氧化膜的厚度为  $0.2 \mu\text{m}$ . 然后依次经过后继的相关器件工艺制备出高频肖特基二极管的原型器件.

### 3 结果与讨论

#### 3.1 外延片的测试结果

使用 SSM 350 型扩展电阻仪<sup>[9]</sup>测量外延片的电阻分布及载流子浓度分布. 图 2 是外延片的扩展电阻 (SRP) 图, 图中横坐标是样品从表面向体内的深度, 纵坐标分别是载流子浓度和电阻率. 由图 2 可以得出, 外延层的掺杂浓度为  $1 \times 10^{17} \text{cm}^{-3}$ , 外延层厚度为  $0.5 \mu\text{m}$ , 过渡区很窄, 宽度为  $0.15 \mu\text{m}$ .

图 3 是样品的原子力显微 (AFM) 照片, 它表征样品的表面光洁、平整.

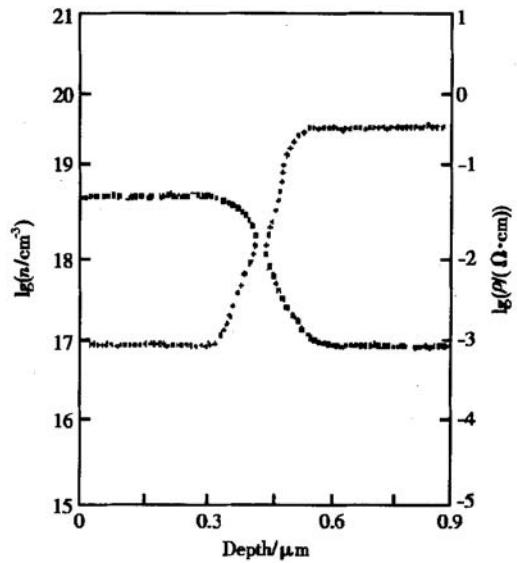


图2 外延片的扩展电阻

Fig. 2 SRP of n-Si epilayer

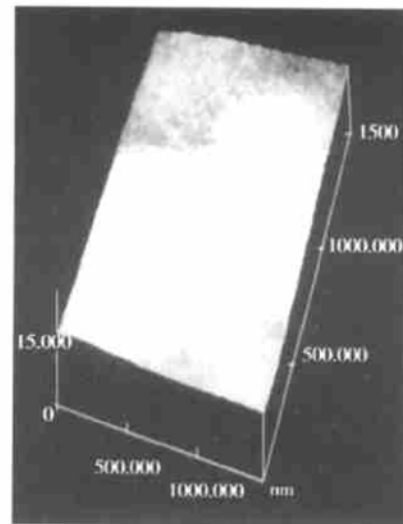


图3 样品的原子力显微照片

Fig. 3 AFM of n-Si epilayer

#### 3.2 二极管的相关电参数

在考虑串联电阻影响时, 二极管的电流-电压关系可由下式表示<sup>[10]</sup>

$$I = I_s \exp\left[\frac{q(V - IR_s)}{nkT}\right] \left[1 - \exp\left[-\frac{q(V - IR_s)}{kT}\right]\right] \quad (1)$$

式中  $V$  为外加电压;  $k$  为玻尔兹曼常数;  $q$  为电子电荷;  $n$  为二极管理想因子;  $T$  为工作温度. 当测量电压大于  $3kT/q$  时, 公式(1)可简化为:

$$I = I_s \exp\left[\frac{q(v - IR_s)}{nkT}\right] \quad (2)$$

本文二极管的串联电阻及理想因子根据公式(2)进行拟合而计算得到. 图 4 为室温下(298K)二极管的正向  $I-V$  曲线, 图 5 为室温下二极管的反向  $I-V$  曲线. 由图 4 可以看出, 由于所测样品的串联电阻较小, 使得  $I-V$  曲线在较宽的电压范围内都具有线性特征. 用公式(2)对实验数据进行拟合, 得到该肖特基二极管的串联电阻  $R_s$  为  $10\Omega$ , 理想因子  $n$  为 1.5, 肖特基势垒高度  $V_b$  为 0.51V, 零偏压下内建电势  $V_{bi}$  为 0.36V. 由图 5 可以得到二极管的反向击穿电压为 16V.

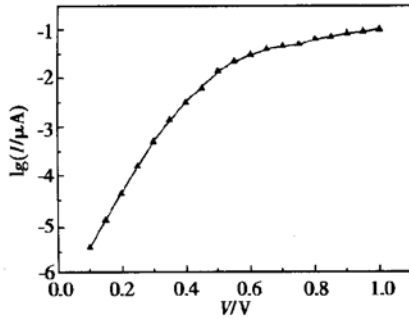


图 4 二极管的正向  $I-V$  曲线

Fig. 4  $I-V$  curve of Schottky diodes at forward bias

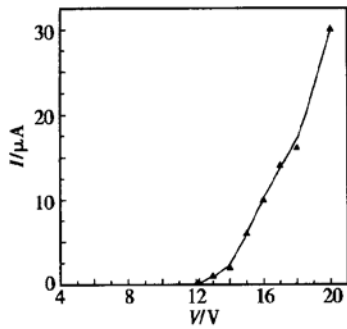


图 5 二极管的反向  $I-V$  曲线

Fig. 5 Reverse characteristics of Schottky diodes

零偏压下肖特基二极管的结电容  $C_j$  可用下式表示:

$$C_j = \frac{\partial Q}{\partial V} = - \frac{\partial Q}{\partial V_A} = A \left[ \frac{\epsilon_s q N_D}{2V_{bi}} \right]^{1/2} \quad (3)$$

式中  $A$  为结面积;  $\epsilon_s$  为半导体的介电常数;  $N_D$  为外延层掺杂浓度. 代入相关数据可得零偏压下肖特基二极管的结电容  $C_j$  为  $5.07 \times 10^{-13} \text{F}$ .

二极管的截止频率( $f_c$ )可以表示为<sup>[11]</sup>:

$$f_c = \frac{1}{2\pi R_s C_j} \quad (4)$$

把  $R_s$  及  $C_j$  的值代入(4)式, 得二极管的截止频率为 31GHz.

## 4 总结

利用 UHV-CVD 方法在重掺杂衬底上生长出优质轻掺杂的薄硅外延片, 外延层厚度仅为  $0.5\mu\text{m}$ , 掺杂浓度为  $1 \times 10^{17} \text{cm}^{-3}$ , 外延层过渡区为  $0.15\mu\text{m}$ , 较为陡峭. 在此外延片上制备出高频肖特基二极管的原型器件, 器件的理想因子为 1.5, 反向击穿电压为 16V, 截止频率为 31GHz.

## 参考文献

[ 1 ] Hudait M K, Vankateswarlu P, Krupanidhi S B. Electrical transport characteristics of Au/n-GaAs Schottky diodes on n-Ge at low temperatures. *Solid-State Electron*, 2001, 45: 133

[ 2 ] Crowe T W, Hesler J L, Weikle R M. GaAs devices and circuits for terahertz applications. *Infrared Physics & Technology*, 1999, 40: 175

[ 3 ] Zhang Yuming, Zhang Yimen, Alexandrov P, et al. Fabrication of 4H-SiC merged PN Schottky diodes. *Chinese Journal of Semiconductors*, 2001, 22(3): 265

[ 4 ] Wang Shurui, Liu Zhongli, Xu Ping, et al. 6H-SiC High-voltage schottky barrier diodes. *Chinese Journal of Semiconductors*, 2001, 22(8): 1052 (in Chinese) [王姝睿, 刘忠立, 徐萍, 等. 6H-SiC 高压肖特基势垒二极管. *半导体学报*, 2001, 22(8): 1052]

[ 5 ] Yang Shuren, Ding Moyuan. *Epi-growth technology*. Beijing: Defence Industry Press, 1992 [杨树人, 丁墨元, 编著. 外延生长技术. 北京: 国防工业出版社, 1992]

[ 6 ] Ye Zhizhen, Cao Qing, Zhang Kan, et al. Characterization of silicon epitaxial layers growth at low temperature by UHV-CVD. *Chinese Journal of Semiconductors*, 1998, 19(8): 565 (in Chinese) [叶志镇, 曹青, 张侃, 等. UHV-CVD 低温生长硅外延层的性能研究. *半导体学报*, 1998, 19(8): 565]

[ 7 ] Ye Zhizhen. High resolution TEM characterization of silicon epitaxial layers growth at very low temperature under low pressure by ultrahigh vacuum/chemical vapor deposition. *Chinese Journal of Semiconductors*, 1994, 15(12): 832 (in Chinese) [叶志镇. 超高真空 CVD 极低温低压硅外延与高分辨 TEM 分析研究. *半导体学报*, 1994, 15(12): 832]

[ 8 ] Meyerson B S, Uram K J, LeGoues F K. *Appl Phys Lett*, 1988, 53(25): 2555

[ 9 ] SSM350 spreading resistance instruction manual. *Solid State Measurements Inc*, 1999: 3

[ 10 ] Rhoderick E H. *Metal-semiconductor contacts*. Second Edition. Oxford University Press, 1988

- [11] Yang Xianglin. Microwave devices principles. Beijing: Electronic Industrial Press, 1994[ 杨祥林. 微波器件原理. 北京: 电子工业出版社, 1994]

## Fabrication of Schottky Barrier Diodes of High Frequency Based on Thin Silicon Epilayer

Zhang Haiyan, Ye Zhizhen, Huang Jingyun, Li Bei, Xie Jinghong and Zhao Binghui

(State Key Laboratory of Silicon Materials, Zhejiang University, Hangzhou 310027, China)

**Abstract:** Light-doped Si epilayers are grown on heavy-doped n-type Si substrates by ultra-high vacuum chemistry vapor deposition. Spreading resistance profile and atomic force micro-spectra are used to investigate the depth and surface profiles of Si epilayers. The results show that there is a sharp transitional region between n-Si epilayers and  $n^{++}$ -Si substrates. The thickness and carrier concentration of n-Si epilayers were about  $0.5\mu\text{m}$  and  $1 \times 10^{17} \text{cm}^{-3}$ , respectively. Prototype Schottky barrier diodes with high frequency response are fabricated using Si epilayers, which have higher cut-off frequency than the conventional SBD.

**Key words:** Schottky barrier; diodes; silicon epilayer; cutoff frequency

**PACC:** 7340; 6855; 7230

**Article ID:** 0253-4177(2003)06-0622-04

---

Zhang Haiyan male. He is engaged in the research on epitaxial growth of Si material at low temperature and fabrication of devices.

Received 1 July 2002, revised manuscript received 6 January 2003

©2003 The Chinese Institute of Electronics