

# CMOS 宽动态范围的可变增益放大器\*

郑吉华 李永明 陈弘毅

(清华大学微电子学研究所, 北京 100084)

**摘要:** 采用 CMOS 工艺, 针对超外差结构的无线宽带接收器, 提出了一个新结构的可变增益放大器, 并对该放大器进行了仿真和测试。测试和仿真结果表明: 该放大器能够工作在 50~600MHz 的频率上, 增益为 -28~42dB, 最大增益的噪声系数为 7.65dB, 最小增益的 IIP3 为 20dBm, 而且具有良好的鲁棒性, 在 3V 的电源电压下, 电流消耗只有 12mA。

**关键词:** CMOS 射频集成电路; 可变增益放大器; 中频解调器

**EEACC:** 1220

**中图分类号:** TN4

**文献标识码:** A

**文章编号:** 0253-4177(2003)08-0871-06

## 1 引言

虽然超外差接收器的复杂度比其他几种结构的接收器如低中频接收器要高, 但是由于其具有很高的性能, 在 CDMA 和 WLAN 等无线应用中, 超外差接收器仍然占据主导地位。在图 1 所示的超外差结构的接收器中, 主要由两个芯片来实现: RF (radio frequency) 芯片和 IF (intermediate frequency) 芯片。前者实现 RF 到 IF 的频率变换, 后者则实现 IF 到基带 (baseband) 的频率变换。根据图 1, IF 芯片由如下的模块构成: 可变增益放大器 (VGA)、中频混频器和基带处理电路。因为中频混频器的动态范围一般比较小, 所以把可变增益放大器放在中频混频器之前, 可以大大减小对中频混频器和后面基带处理电路的动态范围。这样可变增益放大器的工作频率必须在中频工作, 典型的工作频带是 300MHz 左右。如果该超外差接收器需要适合宽带的应用, 那么离散的增益变化不能被高阶的正交幅度调制 (QAM,

quadrature amplitude modulation) 检测到。所以需要可变增益放大器随控制电压呈连续变化。为了使外部控制信号能够有效方便地控制增益, 往往需要可变增益放大器的增益能够随控制电压在 dB 上线性变化, 也就是增益和控制电压呈指数关系。

最近几年提出了各种可变增益放大器。文献 [1] 提出了一种能够工作到 85MHz 的可变增益放大器, 其主要工作原理是改变放大管的偏置电流, 从而增益在 dB 上近似线性化。但是这种放大器的增益调节范围较小, 如果增益调节范围增大, 那么偏置电流就会改变很大, 从而使得功耗增大。文献 [2] 利用一个巧妙的指数发生器和乘法器, 提出了一个可变增益放大器, 但是该 VGA 的工作频率很低 (6.3MHz), 同时其噪声也比较大。文献 [3] 利用 BiCMOS 工艺提出了一个可变增益放大器, 工作频率和增益控制范围都很好, 但它采用的是 BiCMOS 工艺, 利用了双极晶体管的集电极电流和基极电压呈指数关系的特性, BiCMOS 工艺的制造成本比 CMOS 工艺昂贵; 另外该可变增益放大器的线性度

\* 国家重点基础研究专项经费 (G2000036508), 上海清华晶芯微电子有限公司及美国 RF 集成公司资助项目

郑吉华 男, 1978 年出生, 硕士研究生, 主要研究兴趣包括模拟射频集成电路设计, 包括低噪声、高动态范围可变增益放大器电路设计, 中频调制解调电路设计。

李永明 男, 1945 年出生, 研究员, 主要研究领域包括大规模模拟集成电路设计、无线局域网芯片组设计和语音信号处理技术。

陈弘毅 男, 1942 年出生, 博士生导师, 教授, 主要研究领域包括语音处理、图像压缩编码算法等多媒体芯片的设计以及无线局域网芯片组的设计。

比较差, 最小增益的输入三阶交调点(IIP3)仅为 $-2\text{dBm}$ .

本文提出了一种基于 CMOS 工艺的新结构的可变增益放大器, 在低电源电压和低功耗下, 具有很高的工作频率、宽的动态范围以及良好的鲁棒性. 第

2 部分给出了有参考意义的基本源级简并放大器的分析. 第 3 部分给出了可变增益放大器的结构和分析. 第 4 部分给出了仿真结果、测试结果以及两者之间的分析比较. 第 5 部分给出了结论.

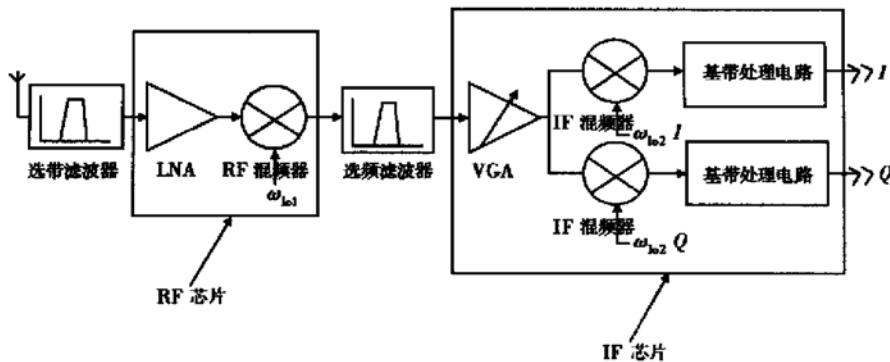


图 1 超外差接收器结构示意图

Fig. 1 Block diagram of superheterodyne receiver

## 2 基本简并放大器的跨导分析

为了实现增益在 dB 上线性变化, 传统的可变增益放大器往往采用双级型工艺, 利用双级型晶体管的特殊性质: 集电极电流和基极电压有指数关系, 也就是在 dB 上和控制电压呈线性关系. 而在 CMOS 工艺中, MOS 管不具有这样的指数性质, 所以只能用近似的方法来逼近指数性质, 也就是 dB 上线性变化的性质.

最简单的可变增益放大器是利用 MOS 管的源级简并放大器, 如图 2 所示, 其等效跨导为:

$$G_m = \frac{g_m}{1 + \frac{g_m R_s}{2}} \quad (1)$$

其中  $g_m$  是 M1 管的跨导;  $R_s$  是 MC 管处于线性区上的等效电阻.

当  $x \ll 1$  时,

$$\frac{1}{1+x} \approx 1-x \approx e^{-x} \quad (2)$$

从而(1)式可以近似于:

$$G_m = \frac{g_m}{1 + \frac{g_m R_s}{2}} \approx g_m e^{-\frac{g_m R_s}{2}} \quad (3)$$

同时考虑(3)式成立的条件是  $g_m R_s \ll 1$ , 也就

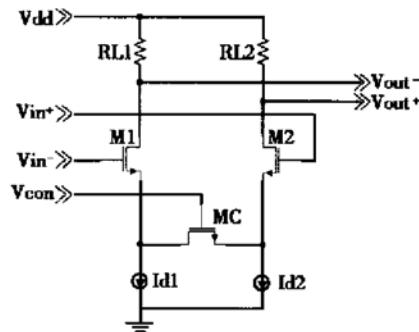


图 2 最简单的可变增益放大器

Fig. 2 Simplest VGA

是  $g_m$  相对较小, 同时  $R_s$  也要相对较小. 这个条件可以根据实际的  $g_m$  和  $\mu C_{ox}$  的大小来设置处于线性区的 MC 管的宽长比来满足.

而当 MOS 管 MC 处于线性区时, 有:

$$R_s = \frac{1}{\mu C_{ox} \frac{W}{L} (V_{GS} - V_{TH})} \quad (4)$$

所以(3)式有可以改写为:

$$G_m(\text{dB}) \propto -\frac{g_m R_s}{2} = -\frac{g_m}{2 \mu C_{ox} \frac{W}{L} (V_{GS} - V_{TH})} \quad (5)$$

当  $x \approx 1$  的时候,  $\frac{1}{x} \approx 2 - x$ , 所以

$$G_m(\text{dB}) \propto \frac{-g_m \beta}{\mu C_{\text{ox}} \frac{W}{L}} (2 - \beta(V_{GS} - V_{TH})) \quad (6)$$

其中  $\beta$  满足如下条件:

$$\beta(V_{GS} - V_{TH}) \approx 1 \quad (7)$$

对于固定的  $V_{GS} - V_{TH}$ , 总是存在适当的  $\beta$  使得(6)式成立。但是  $V_{GS} - V_{TH}$  变化在 0~3V 之间(以 3V 为电源电压), 是一个较大的变化范围, 因此要使(6)式成立,  $\beta$  的值只能满足某一个较小的  $V_{GS} - V_{TH}$  变化范围。因此, 只有当控制电压在一个小范围变化的时候, (6)式才成立。利用 EDA 软件进行仿真, 可以知道, 当控制管 MC 处于刚开启的状态时, 对应的  $V_{GS} - V_{TH}$  范围为 0.2~0.3V, 在这个范围内(6)式成立。

尽管  $g_m$  是 M1 管的跨导, 但是可以认为  $g_m$  就是固定增益放大器对应的跨导。因此上述推断(2)~(7)式仍然成立。也就是说, 当把图 2 中的偏置电流源换成电阻, 上述结论仍然成立。

由此得出结论: 图 2 中的基本可变增益放大器只有在控制管 MC 处于刚开启的状态时, 这个放大

器的增益在 dB 上才是线性的。

事实上, 也由此限制了这个基本可变增益放大器的应用范围, 因为它的控制电压的控制范围太小。同时, 由于采用了尾电流(tail current source)作偏置, 该放大器的线性度也比较低。

### 3 可变增益放大器的设计

为了利用图 2 的电路在控制电压小范围上的指数特性, 同时将其拓展到大的控制电压范围上去, 对于电源电压是 3V 的系统而言, 一般也需要控制电压范围为 0~3V。因此就设想在不同的电压范围上让不同的控制管开启并处于线性区。图 3 是本文提出的可变增益放大器的核心电路。

电路中采用了四个源级简并电路并联在相同的负载电阻上, 这样可以形成较大的跨导, 使得最大增益较大。为了提高图 2 电路的线性度, 用固定电阻代替了尾电流源。利用固定电阻还有一个很大的优点是: 它们形成本地(local)负反馈, 从而稳定电路的工作点和偏置电流, 使得电路的鲁棒性得到较大的提高。

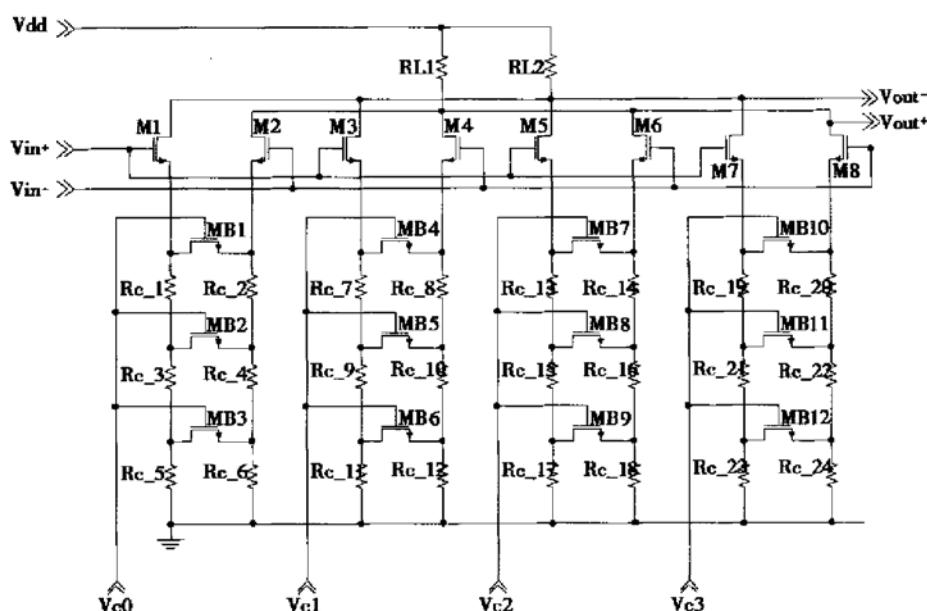


图 3 可变增益放大器的核心单元电路

Fig. 3 Core cell of VGA

每一个简并电路的结构、电阻值和管子尺寸都一样。同时, 单个简并电路的所有控制管都连接相同

的控制电压, 四个简并电路就有四个不同的控制电压  $V_{c0}$ 、 $V_{c1}$ 、 $V_{c2}$  和  $V_{c3}$ 。这四个电压就有如下的分

配:

$$\begin{aligned}V_{c0} &= V_{con} \\V_{c1} &= V_{con} + \delta \\V_{c2} &= V_{con} + 2\delta \\V_{c3} &= V_{con} + 3\delta\end{aligned}$$

其中  $V_{con}$  是外部输入给可变增益放大器的控制电压;  $V_{c0}$ 、 $V_{c1}$ 、 $V_{c2}$  和  $V_{c3}$  是由控制电压产生模块产生的内部控制电压;  $\delta$  是电压差值, 在 3V 的电源电压的典型值是 0.4V.

对于同一个简并单元而言, 每一个控制管子开启时, 需要的栅极电压是不一样的. 比如对第一个简并单元, MB1、MB2 和 MB3 这三个控制管的源级电压依次相差电阻上的电压降, 因此这些管子上的栅极电压(就是控制电压  $V_{c0}$ )从 0V 变到 3V 时, MB3 先开启, 其次是 MB2, 最后是 MB1. 对于整体而言, 当外部控制电压从 0V 变到 3V, 图 3 中的控制管 MB12、MB11、MB10、…、MB3、MB2 和 MB1 依次开启. 所以每个控制管依次贡献开启部分的指数性质给整个每个小段的控制电压, 从而在整个控制电压范围上, 跨导和控制电压近似成指数关系.

该电路的主极点是由输出节点的寄生电容和负载电阻决定. 负载电阻的阻值可以取得相对较小, 这样可以获得高的截止频率. 而四组跨导管 M1 和 M2、…、M7 和 M8 的尺寸过大, 那么输出节点的寄生电容就增大, 从而减小该电路的截止频率; 但是如果它们的  $W/L$  过小, 则放大器的最大增益就会减小. 所以这是一个增益和截止频率的折衷.

由于电路工作频率大于 50MHz, 所以在低频有显著影响的 Flicker 噪声不会对噪声系数有贡献, 因此主要考虑热噪声. 而在放大器中, 由热噪声决定的噪声系数和跨导成反比关系: 增大跨导可以降低以输入端为参考的噪声系数. 因此, 这是一个增益/跨导和噪声系数的折衷考虑.

当大信号输入的时候, 外部控制电压  $V_{con}$  调节到最小 0V, 这时所有的控制管子都截止, 因此对于每一个简并单元而言, 相当于是差分两路被“分割”、“断开”, 差分增益最小, 从而跨导管的源端电阻最大, 所以反馈量最大, 线性度也最高. 在小信号输入的时候, 当外部控制电压  $V_{con}$  调节到最大 3V 时, 所有的控制管子都导通, 差分增益最大, 从而对于每一个简并单元而言, 相当于是差分两路被“连接”、“导通”, 从而跨导管的源端电阻最小, 所以反馈量最小,

线性度也最小.

功耗主要是由每个简并单元上的偏置电流决定. 这个偏置电流的选择与两个因素有关: (1) 同一个简并单元中的电阻值有关, 正如上面分析导通原理所说, 同一个简并单元的控制管的开启的栅极控制电压是不同的, 是由控制管的源级电压决定的, 而源级电压是由电阻上的电压降决定的, 电压降取决于电阻值和偏置电流. 所以偏置电流的选取和电阻值的选取需要在仿真中综合考虑决定. (2) 和截止频率有关, 因为流过输出节点的电流大, 那么驱动电容的能力就强, 当然这时功耗就大. 因此功耗和工作频率也是需要折衷考虑的问题.

把四个这样的核心单元级联起来, 如图 4 所示, 就形成了具有高动态范围、高增益范围的可变增益放大器. 图 5 为芯片照片. 在直接耦合一级之后, 添加了一对耦合电容, 主要是用来消除因为差分对上的跨导管子的不匹配而引起的直流失调.

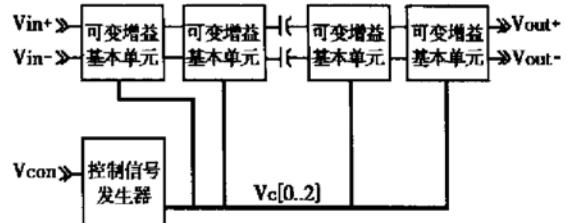


图 4 可变增益放大器的结构

Fig. 4 Structure of VGA

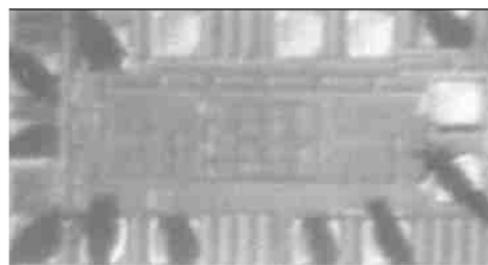


图 5 可变增益放大器芯片照片

Fig. 5 Photograph of VGA chip

## 4 仿真、测试结果的分析

本文设计的可变增益放大器采用了 TSMC 0.18μm CMOS 混合工艺来进行制造. 电路的测试结果见表 1. 测试条件: 信号频率为 355MHz, 温度为 27°C.

在测试的时候, 调节控制电压, 对每个增益的设

置进行芯片的测试, 测试结果拟合成的增益曲线和仿真结果能够很好地吻合。图 6 为增益随控制电压的变化情况。图 7 是噪声系数和输入 IIP3 随增益变化的曲线。在噪声和线性度的测量上, 测试结果比仿真结果好, 这表明实际该电路的动态范围比仿真的动态范围大。测试的截止频率在考虑了 PCB 板和压焊点引入的寄生电容之后能够达到 600MHz, 与仿真的结果一致。

表 1 测试结果

Table 1 Measurement results

工作电压/V	3
增益变化/dB	- 28~ 42
工作频率/MHz	50~ 600
NF/ dB	最大增益 7.65
	最小增益 50
输入 IIP3/ dBm	最大增益 - 40
	最小增益 20
控制电压/V	0~ 3
直流功耗/ mA	12
芯片面积/ mm <sup>2</sup>	0.18

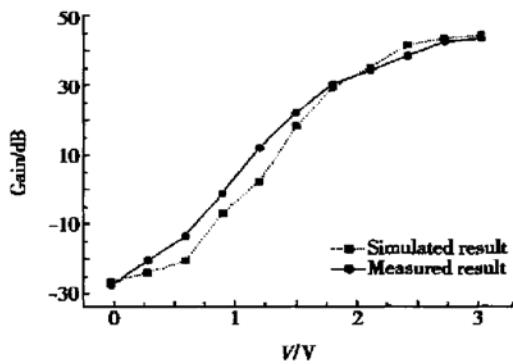


图 6 增益随控制电压的变化曲线

Fig. 6 Voltage gain versus control voltage

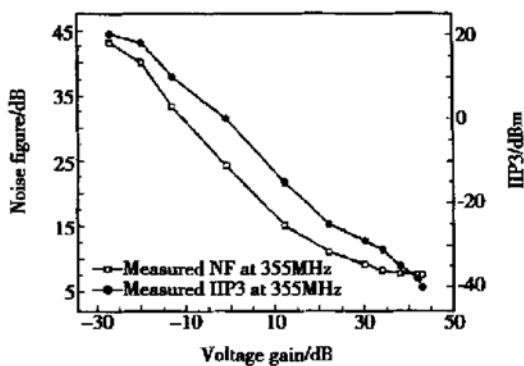


图 7 NF 和 IIP3 随增益的变化曲线

Fig. 7 NF and IIP3 versus voltage gain

## 5 结论

本文给出了基于 CMOS 工艺的可变增益放大器的分析、设计和测试结果。测试结果表明: 实际测得的可变增益放大器的技术指标能够与仿真结果较好地吻合, 并且由于其宽的动态范围和高的工作频率, 使得该可变增益放大器能够适应于各种可变增益的应用, 特别是无线超外差接收器的中频接收部分。

## 参考文献

- [1] Harjani R. A low-power CMOS VGA for 50Mb/s disk drive read channels. IEEE Trans Circuits Syst II, 1995, 42: 370
- [2] M otamed A, Hwang Changku, Ismail M . A low-voltage low-power wide-range CMOS variable gain amplifier. IEEE Trans Circuits Syst II, 1998, 45: 800
- [3] Sahota G S, Persico C J. High dynamic range variable gain amplifier for CDMA wireless applications. ISSCC Dig Tech Papers, 1997: 374

# A CMOS High Dynamic Range Variable Gain Amplifier\*

Zheng Jihua, Li Yongming and Chen Hongyi

(Institute of Microelectronics, Tsinghua University, Beijing 100084, China)

**Abstract:** A CMOS novel variable gain amplifier (VGA) suitable for wireless broadband receiver with superheterodyne architecture is presented. The prototype chip is implemented in TSMC 0.18 $\mu$ m technology. Simulations and measurements show that the VGA's gain control range is -28~42dB; the operation frequency is up to 600MHz; the minimum noise figure (NF) is 7.65dB, and the IIP3 at the minimum gain setting is 20dBm. The VGA dissipates 12mA under a single 3V power supply.

**Key words:** CMOS RFIC; variable gain amplifier; IF demodulator

**EEACC:** 1220

**Article ID:** 0253-4177(2003)08-0871-06

\* Project supported by Special Funds of National Key Basic Research Plan of China (No. G2000036508), Shanghai Tsinghua Chip Microelectronics Corporation Limited, and RF Integrated Corporation

Zheng Jihua male, was born in 1978, MS candidate. His research interests include low-noise, high dynamic range VGA, and analog IF modem.

Li Yongming male, was born in 1945, professor. His research interests include design of VLSI, wireless LAN chipsets, and voice processing techniques.

Chen Hongyi male, was born in 1942, professor. His research interests include multimeida IC related to voice processing techniques, image compression and encoding algorithm, and wireless LAN chipsets.